

Pedro Manuel Antunes Faria Lopes

DIAGNÓSTICO DE AVARIAS E TOLERÂNCIA A
FALHAS EM FILTROS ACTIVOS DE POTÊNCIA
DE 3 E 4 FIOS, BASEADOS NA TOPOLOGIA
MULTINÍVEL NPC

Setembro 2012



UNIVERSIDADE DE COIMBRA



UNIVERSIDADE DE COIMBRA
FACULDADE DE CIÊNCIAS E TECNOLOGIA
DEPARTAMENTO DE ENGENHARIA ELECTROTÉCNICA E DE COMPUTADORES

Dissertação de Mestrado Integrado em Engenharia Electrotécnica e de Computadores

Diagnóstico de Avarias e Tolerância a Falhas em Filtros Activos de Potência de 3 e 4 Fios, Baseados na Topologia Multinível NPC

Pedro Manuel Antunes Faria Lopes

Júri:

Professor Doutor António José Ribeiro Ferreira (Presidente)
Professor Doutor André Manuel dos Santos Mendes (Orientador)
Professor Doutor Mário João Simões Ferreira dos Santos (Vogal)

Coimbra, Setembro de 2012

Agradecimentos

A realização desta dissertação de mestrado não seria possível sem a preciosa ajuda de diversas pessoas. A elas queria deixar aqui uma mensagem de agradecimento, ainda que estas palavras sejam curtas para demonstrar a minha verdadeira gratidão.

Em primeiro lugar queria expressar o meu sincero agradecimento ao meu orientador Professor Doutor André Manuel dos Santos Mendes pela confiança depositada na minha pessoa, pela sua permanente disponibilidade, pelas metodologias de trabalho e conhecimentos transmitidos e pelas pertinentes sugestões e correcções que foi sugerindo ao longo deste trabalho.

Aos meus colegas do Laboratório de Electrónica de Potência, com quem convivi diariamente durante os últimos meses, pela preciosa entreaajuda demonstrada. Em especial queria agradecer ao meu colega e amigo Luís Caseiro, pela constante troca de ideias e ajuda na implementação experimental deste trabalho.

Aos Engenheiros Nuno Freire, Jorge Estima e Rui Ventura pela disponibilidade demonstrada e ajuda prestada durante a realização deste projecto.

Quero agradecer à minha família, em especial aos meus pais e à minha irmã que possibilitaram a minha formação e me apoiaram incondicionalmente ao longo destes 5 anos. À minha namorada, a Joana, pelo apoio emocional, compreensão e presença nos momentos mais difíceis. A todos eles queria ainda pedir perdão pelo tempo em que não pude estar presente.

Agradeço também a todos os meus colegas e amigos que me acompanharam durante os últimos 5 anos, sem os quais a minha vida académica não teria feito sentido. Irão certamente deixar saudades...

Por fim agradeço ainda à instituição Universidade de Coimbra que permitiu a minha formação, não só académica mas também humana, bem como a execução deste trabalho.

Pedro Faria Lopes

Resumo

Nos últimos anos, o mundo tem assistido a um grande desenvolvimento tecnológico marcado sobretudo pela proliferação de sistemas informáticos e de accionamentos eléctricos. No entanto, a utilização massiva deste tipo de cargas, ditas não-lineares, acarreta grandes problemas no que toca à qualidade da energia eléctrica, criando uma elevada poluição harmónica. Na tentativa de minimizar estes efeitos nocivos surgiram os filtros activos de potência, tradicionalmente compostos por um conversor de 2 níveis. Porém, devido aos recentes desenvolvimentos nas topologias multinível, estas começaram a integrar os sistemas de filtragem, conferindo-lhes um melhor desempenho. Contudo, uma vez que é usado um maior número de semicondutores, a probabilidade de ocorrência de uma falha de circuito aberto ou de curto-circuito num deles aumenta consideravelmente. Deste modo, surge a necessidade de desenvolver estratégias que permitam identificar estas avarias e actuar imediatamente de forma a que o sistema possa permanecer em funcionamento.

No seguimento desta problemática, na presente dissertação irão ser propostos métodos de diagnóstico e de tolerância a falhas para filtros activos de potência paralelos de 3 e 4 fios, baseados num conversor NPC de 3 níveis. A validade das técnicas apresentadas irá ser comprovada através de simulações computacionais e de ensaios experimentais.

Palavras-chave: Filtros Activos de Potência Paralelos de 3 e 4 Fios, Conversor *Neutral Point Clamped* (NPC), Modulação por Largura de Pulso Vectorial (SVPWM), Diagnóstico de Avarias, Tolerância a Falhas

Abstract

In the past few years, the world has witnessed a great technological development, where the computer systems and the electric drives play an important role. However, the massive widespread of this so called non-linear loads brings many problems regarding the electric power quality, creating a high harmonic pollution. In order to mitigate this harmful effect, the active power filters have appeared, traditionally composed by a 2 level converter. Nevertheless, due to recent development of multilevel topologies, they are becoming to integrate these filtering systems, improving their performance. However, since it is needed a greater number of switching devices, the probability of an open circuit or a short-circuit failure in one of them is significantly higher. Thus, it is important to develop strategies to identify these faults and act immediately in order to keep the system operational.

Then, in this dissertation will be proposed fault diagnosis and fault tolerance methods for 3 and 4 wire shunt active power filters, based on a 3 level NPC converter. The effectiveness of these techniques will be demonstrated by simulation and experimental results.

Keywords: 3 and 4 Wire Shunt Active Power Filters, Neutral Point Clamped (NPC) Converter, Space Vector Pulse Width Modulation (SVPWM), Fault Diagnosis, Fault Tolerance

Índice

Lista de Figuras	vii
Lista de Tabelas	xii
Lista de Símbolos e Abreviaturas	xiii
1. Introdução	1
1.1 Causas e Consequências dos Harmônicos	3
1.2 Princípios dos Filtros Activos de Potência	4
1.3 Conversores Multinível.....	5
1.4 Consequências de uma Falha	6
1.5 Estado da Arte.....	8
2. Implementação dos Filtros Activos de 3 e 4 Fios	9
2.1 Filtro Activo de Potência Paralelo de 3 Fios.....	9
2.2 Filtro Activo de Potência Paralelo de 4 Fios.....	10
2.3 Estratégia de Controlo.....	10
2.4 O Modulador	13
2.4.1 Filtro activo de potência de 3 fios.....	13
2.4.2 Filtro activo de potência de 4 fios.....	16
3. Diagnóstico de Avarias	19
3.1 Circuito Aberto	19
3.1.1 Diagnóstico pelo erro das tensões na entrada ac do conversor	19
3.1.2 Diagnóstico pelos erros dos valores médios normalizados do módulo das correntes	21
3.1.3 Diagnóstico pelos erros das correntes de referência	23
3.2 Curto-Circuito	25
4. Tolerância a Falhas	29
4.1 Tolerância a Falhas de Circuito Aberto	29
4.1.1 Filtro activo de potência de 3 fios.....	29
4.1.2 Filtro activo de potência de 4 fios.....	32
4.2 Tolerância a Falhas de Curto-Circuito	33

4.2.1	Filtro activo de potência de 3 fios	33
4.2.2	Filtro activo de potência de 4 fios	35
5.	Resultados	36
5.1	Parâmetros de Avaliação do Filtro Activo	36
5.2	Resultados de Simulação Computacional	37
5.2.1	Filtro activo de potência de 3 fios	37
5.2.2	Filtro activo de potência de 4 fios	46
5.3	Validação Experimental	51
5.3.1	Filtro activo de potência de 3 fios	52
5.3.2	Filtro activo de potência de 4 fios	56
6.	Conclusão e Sugestões para Trabalhos Futuros	59
6.1	Conclusão	59
6.2	Sugestões para Trabalhos Futuros	60
	Referências	61

Anexo I - Transformada de Park

Anexo II - Tabelas de Modulação SVPWM

 II.1. Tabelas de Sequência de Comutação do Modulador SVPWM 2-D

 II.2. Tabelas de Sequência de Comutação do Modulador SVPWM 3-D

Apêndice A - Considerações Sobre Componentes do Filtro Activo

Apêndice B - Simulação

 B.1. Modelos de Simulação em Matlab/Simulink®

 B.1.1. Filtro Activo de Potência de 3 Fios

 B.1.2. Filtro Activo de Potência de 4 Fios

 B.2. Parâmetros de Simulação

Apêndice C - Material Utilizado na Validação Experimental

 C.1. Material Desenvolvido

 C.1.1. Sensores de tensão e corrente

 C.1.2. Acondicionadores de sinal digital para o comando de IGBTs

C.1.3. Conversor NPC

C.2. Material Já Existente

C.3. Monitorização do Sistema

Apêndice D - Efeitos de uma Falha na Corrente do Filtro

D.1. Simulação Computacional

D.2. Validação Experimental

Lista de Figuras

Figura 1.1 – Aparecimento de harmónicos de tensão e corrente num sistema eléctrico.....	3
Figura 1.2 – Princípio de funcionamento do filtro activo paralelo; a) Esquemáticamente, b) Ao nível da frequência	4
Figura 1.3 – Diagrama básico de um filtro activo de potência paralelo.....	5
Figura 1.4 – Conversor de 2 níveis	6
Figura 1.5 – Conversor NPC de 3 níveis.....	6
Figura 2.1 – Esquemático do filtro activo de potência de 3 fios a implementar	9
Figura 2.2 – Esquemático do filtro activo de potência de 4 fios a implementar	10
Figura 2.3 – Esquemático da estratégia de controlo utilizada.....	13
Figura 2.4 – Representação dos vectores de estado para um conversor NPC de 3 níveis	14
Figura 2.5 – Divisão do Sector I tendo em conta a sugestão referida em [19]	15
Figura 2.6 – Esquema do modulador SVPWM usado	16
Figura 2.7 – Representação tridimensional dos vectores de estado em coordenadas de tensão $\alpha\beta 0$ [25]	17
Figura 2.8 – Representação tridimensional dos vectores de estado em coordenadas de tensão abc [24]	17
Figura 2.9 – Tetraedros existentes no interior de um subcubo e os respectivos vectores de estado[24].....	18
Figura 2.10 – Algoritmo para a selecção do tetraedro mais adequado	18
Figura 3.1 - Diagrama do método de diagnóstico baseado nos erros dos valores médios normalizados do módulo das correntes.....	23
Figura 3.2 – Diagrama do método de diagnóstico baseado nos erros das correntes de referência.....	25
Figura 3.3 – Malha percorrida pela corrente de defeito no caso de estarem activos os primeiros três IGBTs da fase a	26
Figura 3.4 – Circuito obtido ao substituir cada semiconductor pela sua resistência interna considerando o estado PON	27
Figura 4.1 – Estados disponíveis após a ocorrência de uma avaria de circuito aberto. a) Falha em S_{1a} ; b) Falha em S_{2a} seguida da ligação da fase a ao ponto neutro do conversor.....	31
Figura 4.2 – Ligação das 3 fases ao ponto médio do conversor controlada por triacs.....	31
Figura 4.3 – Circuito de potência usado para a tolerância a falhas do filtro de 4 fios	32
Figura 4.4 – Estados disponíveis após a ocorrência de uma avaria de curto-circuito. a) Falha em S_{1a} ; b) Falha em S_{2a}	34

Figura 4.5 – Localização dos fusíveis de acção rápida no conversor	35
Figura 5.1 – Corrente na fase a da fonte (I_{Sa})	38
Figura 5.2 – Corrente na fase a da carga (I_{La}).....	38
Figura 5.3 – Corrente na fase a do filtro (I_{Fa}).....	38
Figura 5.4 – Tensão no barramento dc.....	39
Figura 5.5 – Tensão aos terminais de C_1 e C_2	39
Figura 5.6 – Potências na fonte e FP.....	39
Figura 5.7 – Potências na carga e FP	39
Figura 5.8 – Potências no filtro.....	39
Figura 5.9 – Correntes na fonte antes e após a falha em S_{1a}	40
Figura 5.10 – Correntes na fonte antes e após a falha em S_{2a}	40
Figura 5.11 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{1a}	40
Figura 5.12 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{2a}	40
Figura 5.13 – Tensão V_{Fab} e V_{Fab}^* , estado de comutação da fase a e instante da detecção da falha para uma avaria em S_{1a}	41
Figura 5.14 – Tensão V_{Fbc} estimada e de referência numa falha em S_{1a}	41
Figura 5.15 – Tensão V_{Fab} estimada e de referência, estado de comutação da fase a e instante da detecção e identificação da falha em S_{2a}	41
Figura 5.16 – Tensão V_{Fbc} estimada e de referência numa falha em S_{2a}	41
Figura 5.17 – Variáveis de diagnóstico j_a, j_b e j_c e instante da detecção da falha para uma avaria em S_{1a}	42
Figura 5.18 – Variável de diagnóstico k_a e instante da identificação da falha para uma avaria em S_{1a}	42
Figura 5.19 – Variável de diagnóstico l_a e instante da identificação da falha para uma avaria em S_{1a}	42
Figura 5.20 – Variáveis de diagnóstico j_a, j_b e j_c e instante da detecção da falha para uma avaria em S_{2a}	42
Figura 5.21 – Variável de diagnóstico k_a e instante da identificação da falha para uma avaria em S_{2a}	42
Figura 5.22 – Variável de diagnóstico l_a e instante da identificação da falha para uma avaria em S_{2a}	42
Figura 5.23 – Corrente que atravessa o condensador afectado calculada a partir da equação (3.6)	43

Figura 5.24 – Variáveis de diagnóstico e momento da detecção do curto-circuito	43
Figura 5.25 – Corrente na fase a da fonte (I_{Sa}) quando um circuito aberto ocorre em S_{1a} e o regime de tolerância é activado	44
Figura 5.26 – Corrente na fase a da fonte em regime de tolerância durante uma falha de circuito aberto em S_{1a}	45
Figura 5.27 – Progresso da tensão no barramento dc e aos terminais de cada condensador	45
Figura 5.28 - Corrente na fase a da fonte (I_{Sa}) quando ocorre um curto-circuito em S_{1a} e o regime de tolerância é activado	46
Figura 5.29 - Corrente na fase a da fonte em regime de tolerância durante uma falha de curto-circuito em S_{1a}	46
Figura 5.30 – Corrente no condensador C_1 , dando-se a falha de curto-circuito em S_{1a} aos 0,2s ..	46
Figura 5.31 – Progresso da tensão no barramento dc e aos terminais de cada condensador	46
Figura 5.32 – Correntes de fase na fonte antes e após a ligação do filtro activo de 4 fios aos 0,1s	47
Figura 5.33 – Valor eficaz da corrente de neutro na fonte antes e após a ligação do filtro aos 0,1s	47
Figura 5.34 – Tensão no barramento dc (V_{dc})	47
Figura 5.35 - Tensão aos terminais de C_1 e C_2	47
Figura 5.36 – Correntes na fonte antes e após a falha em S_{4a}	48
Figura 5.37 – Correntes na fonte antes e após a falha em S_{3a}	48
Figura 5.38 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{4a}	48
Figura 5.39 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{3a}	48
Figura 5.40 – Variáveis de diagnóstico d_a , d_b e d_c e instante da detecção da falha para uma avaria em S_{4a}	49
Figura 5.41 – Variáveis de diagnóstico d_a , d_b e d_c e instante da detecção da falha para uma avaria em S_{3a}	49
Figura 5.42 – Variável de diagnóstico d_{at} e instante da identificação da falha para uma avaria em S_{4a}	50
Figura 5.43 – Variável de diagnóstico d_{at} e instante da identificação da falha para uma avaria em S_{3a}	50
Figura 5.44 – Correntes de fase na fonte quando um circuito aberto ocorre em S_{3a} e o sistema de tolerância é activado	50

Figura 5.45 – Corrente eficaz no neutro da fonte quando um circuito aberto ocorre em S_{3a} e o sistema de tolerância é activado.....	50
Figura 5.46 – Esquema do sistema implementado experimentalmente	51
Figura 5.47 – Correntes na fonte.....	52
Figura 5.48 – Correntes na carga	52
Figura 5.49 – Tensão no barramento dc.....	53
Figura 5.50 – Tensão aos terminais dos condensadores	53
Figura 5.51 – Correntes na fonte antes e após a falha em S_{1a}	53
Figura 5.52 – Correntes na fonte antes e após a falha em S_{2a}	53
Figura 5.53 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{1a}	53
Figura 5.54 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{2a}	53
Figura 5.55 – Variáveis de diagnóstico j_a, j_b e j_c e instante da detecção da falha para uma avaria em S_{1a}	54
Figura 5.56 – Variável de diagnóstico k_a e instante da identificação da falha para uma avaria em S_{1a}	54
Figura 5.57 – Variável de diagnóstico l_a e instante da identificação da falha para uma avaria em S_{1a}	54
Figura 5.58 – Variáveis de diagnóstico j_a, j_b e j_c e instante da detecção da falha para uma avaria em S_{2a}	54
Figura 5.59 – Variável de diagnóstico k_a e instante da identificação da falha para uma avaria em S_{2a}	54
Figura 5.60 – Variável de diagnóstico l_a e instante da identificação da falha para uma avaria em S_{2a}	54
Figura 5.61 – Tensão V_{Fab} estimada e de referência, estado de comutação da fase a e instante da detecção da falha em S_{1a}	55
Figura 5.62 - Tensão V_{Fab} e V_{Fab}^* , estado de comutação da fase a e instante da detecção e identificação da falha em S_{2a}	55
Figura 5.63 – Correntes na fonte em regime de tolerância	56
Figura 5.64 – Tensão V_{dc} e aos terminais dos condensadores.....	56
Figura 5.65 – Correntes de fase na fonte	56
Figura 5.66 – Correntes de fase na carga	56
Figura 5.67 – Tensão no barramento dc.....	57
Figura 5.68 – Tensão aos terminais dos condensadores	57

Figura 5.69 – Correntes na fonte antes e após a falha em S_{4a}	57
Figura 5.70 – Correntes na fonte antes e após a falha em S_{3a}	57
Figura 5.71 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{4a}	58
Figura 5.72 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{3a}	58
Figura 5.73 – Variáveis de diagnóstico d_a , d_b e d_c e instante da detecção da falha para uma avaria em S_{4a}	58
Figura 5.74 – Variáveis de diagnóstico d_a , d_b e d_c e instante da detecção da falha para uma avaria em S_{3a}	58
Figura 5.75 – Variável de diagnóstico d_{al} e instante da identificação da falha para uma avaria em S_{4a}	58
Figura 5.76 – Variável de diagnóstico d_{al} e instante da identificação da falha para uma avaria em S_{3a}	58

Lista de Tabelas

Tabela 1.1 – Estados de comutação de um conversor NPC.....	6
Tabela 3.1 – Relação entre as tensões de linha com erro e a fase do conversor NPC em avaria .	20
Tabela 3.2 – Relação entre o estado de comutação em que se dá um desvio no par de tensões e o IGBT em falha	20
Tabela 3.3 – Identificação do IGBT em curto-circuito a partir do estado de comutação e dos erros de tensão e_{nm}	28
Tabela 5.1 – Parâmetros dos componentes usados nas simulações	37
Tabela 5.2 – Análise FFT dos harmónicos mais significativos	38
Tabela 5.3 – Comparação entre algumas grandezas presentes na fonte e na carga	47
Tabela 5.4 – Comparação entre a condição de funcionamento normal e de avaria no ponto de vista da fonte	49
Tabela 5.5 – Parâmetros que caracterizam as condições de funcionamento na fonte e na carga .	53
Tabela 5.6 – Comparação entre a condição de funcionamento normal e de avaria no ponto de vista da fonte	54
Tabela 5.7 – Parâmetros que caracterizam as condições de funcionamento na fonte e na carga. O factor de potência na carga refere-se à média das três cargas monofásicas.....	57
Tabela 5.8 – Comparação entre a condição de funcionamento normal e de avaria no ponto de vista da fonte	58
Tabela 6.1 – Resumo da análise qualitativa dos métodos de diagnóstico e do tempo de resposta típico de cada um deles	60
Tabela 6.2 – Resumo da análise qualitativa dos métodos de tolerância propostos.....	60

Lista de Símbolos e Abreviaturas

V_S	Tensão instantânea na fonte (V)
I_S	Corrente instantânea na fonte (A)
ΔV	Variação de tensão eficaz (V)
R_S	Resistência equivalente na fonte (Ω)
L_S	Indutância equivalente na fonte (H)
V_L	Tensão instantânea na carga (V)
I_L	Corrente instantânea na carga (A)
dV/dt	Derivada da tensão em ordem ao tempo (V/s)
dI/dt	Derivada da corrente em ordem ao tempo (A/s)
S_{xy}	IGBT número x da fase y
D_{xy}	Díodo número x da fase y
D_x	Díodo de <i>clamping</i> número x
V_{y0}	Tensão instantânea entre a fase y e o ponto médio do conversor (V)
*	Valor de referência
V_{Sab}	Tensão instantânea entre a fase a e b na fonte (V)
V_{Sbc}	Tensão instantânea entre a fase b e c na fonte (V)
V_{Sca}	Tensão instantânea entre a fase c e a na fonte (V)
V_{Sa}	Tensão instantânea entre a fase a e o neutro na fonte (V)
V_{Sb}	Tensão instantânea entre a fase b e o neutro na fonte (V)
V_{Sc}	Tensão instantânea entre a fase c e o neutro na fonte (V)
V_{Fab}	Tensão instantânea entre a fase a e b no lado ac do conversor (V)
V_{Fbc}	Tensão instantânea entre a fase b e c no lado ac do conversor (V)
V_{Fca}	Tensão instantânea entre a fase c e a no lado ac do conversor (V)
V_{Fa}	Tensão instantânea entre a fase a e o neutro do sistema (V)
V_{Fb}	Tensão instantânea entre a fase b e o neutro do sistema (V)
V_{Fc}	Tensão instantânea entre a fase c e o neutro do sistema (V)
V_{dc}	Tensão instantânea entre os pontos P e N no barramento dc (V)
I_{Sa}	Corrente instantânea na fase a da fonte (A)
I_{Sb}	Corrente instantânea na fase b da fonte (A)
I_{Sc}	Corrente instantânea na fase c da fonte (A)
I_{Sn}	Corrente instantânea no neutro da fonte (A)
I_{La}	Corrente instantânea na fase a da carga (A)

I_{Lb}	Corrente instantânea na fase b da carga (A)
I_{Lc}	Corrente instantânea na fase c da carga (A)
I_{Ln}	Corrente instantânea no neutro da carga (A)
I_{Fa}	Corrente instantânea na fase a do conversor (A)
I_{Fb}	Corrente instantânea na fase b do conversor (A)
I_{Fc}	Corrente instantânea na fase c do conversor (A)
I_{Fn}	Corrente instantânea no neutro do conversor (A)
R_F	Resistência equivalente da ligação entre a fonte e o conversor de potência (Ω)
L_F	Indutância equivalente da ligação entre a fonte e o conversor de potência (H)
p	Potência real instantânea
q	Potência imaginária instantânea
p_0	Potência de sequência zero instantânea
p_{loss}	Perdas activas no conversor de potência
\tilde{p}	Potência real oscilante
\tilde{q}	Potência imaginária oscilante
\bar{p}	Potência real média
\bar{q}	Potência imaginária média
i_{0comp}	Corrente homopolar de compensação (A)
i_0	Corrente homopolar (A)
V_0 a V_{18}	Vectores de estado da modulação SVPWM
T_a, T_b, T_c	Tempos de activação de um dado vector de estado na modulação SVPWM (s)
T_m	Período da modulação SVPWM ou SVPWM 3-D (s)
t_1, t_2, t_3, t_4	Tempos de activação de um dado vector de estado na modulação SVPWM 3-D (s)
u_1, u_2, u_3, u_4	Vectores aplicados durante um período de modulação SVPWM 3-D
d_1, d_2, d_3, d_4	Ciclo de trabalho de um período de modulação SVPWM 3-D
S_a^i, S_b^i e S_c^i	Estado de comutação das 3 fases relativamente ao tempo de activação i na modulação SVPWM 3-D
ξ	Constante equivalente ao valor absoluto das correntes normalizadas em funcionamento normal
I_{Fy}	Corrente na fase y
j_a, j_b, j_c	Variáveis de diagnóstico das fases a, b e c relativas ao método baseado no erro dos valores médios normalizados do módulo das correntes
k_y, l_y	Variáveis de diagnóstico relativas à fase em avaria y do método baseado no erro dos valores médios normalizados do módulo das correntes
e_a, e_b, e_c	Erro entre as correntes de referência no lado ac do conversor e as medidas.

d_a, d_b, d_c	Variáveis de diagnóstico das fases a , b e c relativas ao método baseado no erro entre as correntes medidas à entrada do conversor e as suas referências
d_{yS}, d_{yI}	Variáveis de diagnóstico relativas à fase em avaria y no erro entre as correntes medidas à entrada do conversor e as suas referências
I_{yP}, I_{yN}	Correntes que circulam no sentido positivo ou negativo, respectivamente, na fase em avaria y
I_{cc}	Corrente de curto-circuito (A)
e_{mn}	Erro entre as tensões de referência no lado ac do conversor e as medidas
P	Potência activa média (W)
Q	Potência reactiva média (VAr)
D	Potência de distorção média (VA)
S	Potência aparente média (VA)
dt	Momento em que a falha foi detectada
id	Momento em que a falha foi identificada
NPC	<i>Neutral Point Clamped</i>
UPS	<i>Uninterruptible Power Supply</i> – Fonte de Tensão Ininterrupta
IGBT	<i>Insulated Gate Bipolar Transistor</i> – Transístor Bipolar de Porta Isolada
DSP	<i>Digital Signal Processor</i> – Processador de Sinal Digital
PI	Proporcional Integral
PLL	<i>Phase Locked Loop</i> – Malha de Controlo de Fase
SVPWM	<i>Space Vector Pulse Width Modulation</i> – Modulação por Largura de Pulso Vectorial
dc	<i>Direct Current</i> – Corrente Contínua
ac	<i>Alternated Current</i> – Corrente Alternada
PWM	<i>Pulse Width Modulation</i> – Modulação por Largura de Pulso
THD	<i>Total Harmonic Distortion</i> – Distorção Harmónica Total (%)
FP	Factor de Potência
PCB	<i>Printed Circuit Board</i> – Placa de Circuito Impresso

Capítulo 1

1. Introdução

A qualidade de serviço de energia tem gerado uma crescente preocupação ao longo dos últimos anos, principalmente no sector industrial. Entre as características indesejáveis que caracterizam uma onda de tensão ou corrente eléctrica encontra-se a distorção harmónica, a qual poderá afectar de forma extremamente adversa as cargas ligadas ao sistema eléctrico.

Este fenómeno foi ampliado de forma decisiva pelo desenvolvimento tecnológico que se tem verificado nos últimos anos, levando a que a electrónica de potência se instalasse em grande escala nas instalações industriais. Por outro lado, assinalou-se ainda uma grande proliferação de computadores e de material informático, não só na indústria mas também nas áreas de serviços e ambientes domésticos. Os equipamentos descritos são conhecidos por cargas não lineares, uma vez que a corrente que circula no seu interior depende não só da tensão aplicada aos seus terminais mas também do estado dos seus semicondutores. Irão então ser originados harmónicos de corrente e, conseqüentemente, de tensão no sistema que alimenta estas cargas, causando distorção na forma de onda que se propaga pelo sistema eléctrico.

Uma das formas mais simples de minimizar a poluição harmónica assenta na utilização de filtros passivos, podendo estes ser sintonizados num certo harmónico ou representar apenas um passa alto. No entanto, estes dispositivos apresentam vários problemas, sendo caracterizados por uma inadaptação às mudanças de regimes de carga, por uma capacidade de filtragem de um número reduzido de harmónicos e por elevadas perdas activas. Além disso, com a chegada da electrónica de potência, os harmónicos presentes no sistema eléctrico passaram a ter uma frequência variável, situação para a qual os filtros passivos não estavam preparados. A partir dos anos 70 [1] do século passado, teve início o desenvolvimento dos chamados filtros activos de potência¹, os quais podem ser colocados em série ou em paralelo com o circuito de alimentação caso se pretenda uma filtragem da tensão ou corrente, respectivamente. Estes apresentam grandes vantagens face aos filtros passivos uma vez que além de protagonizarem uma filtragem bastante mais eficaz, possibilitam ainda a compensação e ajuste ao factor de potência, correcção de desequilíbrio de fases e adaptação aos diferentes regimes de carga e harmónicos a compensar.

Nos filtros activos é tipicamente usado um conversor fonte de tensão de dois níveis. No entanto, em aplicações que envolvem tensões mais elevadas, as topologias multinível merecem

¹ O termo “filtro activo” é também usado na área de processamento de sinal, consistindo em elementos lineares e amplificadores operacionais. No entanto, quando for referido o termo “filtro activo” ou simplesmente “filtro”, estará a ser feita menção a filtros activos de potência.

um maior interesse uma vez que permitem a utilização de semicondutores com tensão de bloqueio inferior, oferecendo ainda menores perdas de comutação e níveis de distorção harmónica de tensão e corrente mais reduzidos. De entre as diferentes configurações multinível existentes, nesta dissertação irá ser explorada a NPC, apresentada inicialmente em 1981 [2]. Esta topologia, aplicada em filtros activos, provou ser uma alternativa viável à tradicional ponte de dois níveis [3], [4].

Como referido anteriormente, o filtro poderá estar ligado em paralelo ou em série à rede de alimentação, dependendo do seu propósito. No entanto, apenas o filtro activo paralelo será estudado nesta dissertação uma vez que se trata do mais comum em instalações industriais e que apresenta um melhor desempenho. Além disso, o sistema a filtrar poderá ser constituído por 3 fios (trifásico) ou por 4 fios (trifásico com neutro), sendo este último bastante útil nas redes de distribuição eléctrica em baixa tensão, onde o condutor neutro está acessível. Por outro lado, a expansão da electrónica de potência levou ao aumento substancial da corrente eléctrica neste condutor, tornando-se por vezes superior à de fase. Esta questão pode ser corrigida pela filtragem a 4 fios que permite compensar a corrente de neutro.

A fiabilidade destes sistemas é crítica e, em algumas aplicações, a falha de um semicondutor pode implicar a paralisação de uma instalação eléctrica. Estudos realizados mostram que cerca de 37,9% das falhas nos conversores de potência se devem ao circuito de potência e 53,1% ao circuito de controlo [5]. De qualquer modo, esta falha traduz-se na maioria dos casos num estado permanente de circuito aberto ou curto-circuito de um semicondutor, surgindo assim a necessidade de detectar qualquer falha que ocorra no conversor de potência e actuar imediatamente a fim de manter o sistema operacional. Este processo é, geralmente, realizado nos seguintes passos:

- Aquisição de correntes e tensões em vários pontos do sistema;
- Detecção da avaria;
- Determinação do tipo de avaria;
- Localização da avaria, identificando o semicondutor em falha;
- Reconfiguração do sistema em função do diagnóstico efectuado.

O diagnóstico e tolerância a falhas podem ser efectuados recorrendo a diferentes métodos. Nesta dissertação irá ser dada primazia àqueles que acarretem um custo económico mais reduzido. Por outras palavras, irão ser apresentados métodos de diagnóstico que necessitem apenas dos sensores requeridos pelo sistema de controlo e métodos de tolerância que exijam o mínimo de hardware suplementar possível.

Os resultados dos métodos desenvolvidos irão ser testados na plataforma Matlab/Simulink[®] e confirmados experimentalmente.

1.1 Causas e Consequências dos Harmónicos

A distorção harmónica existente na rede é causada por cargas não lineares que, ao contrário das cargas lineares, não absorvem uma corrente sinusoidal mesmo quando alimentadas por uma tensão desta natureza. Estas estão, geralmente, associadas a cargas controladas por semicondutores. Entre as cargas não lineares podem ser apontadas: variadores electrónicos de velocidade, computadores, lâmpadas fluorescentes, UPSs e a maioria das cargas associadas a electrónica de potência. Na Figura 1.1 é ilustrada a influência destas cargas nas tensões e correntes no sistema eléctrico.

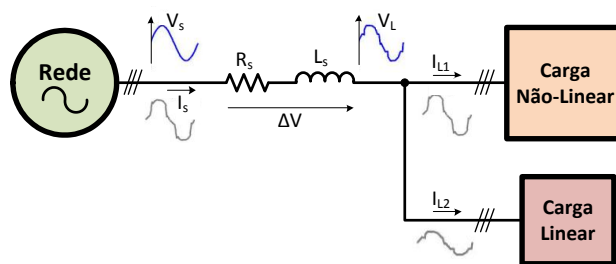


Figura 1.1 – Aparecimento de harmónicos de tensão e corrente num sistema eléctrico

Ainda que, geralmente, o problema da distorção harmónica seja negligenciado, este pode conduzir a efeitos bastante nocivos para certas cargas. Embora a consequência desta distorção nas máquinas eléctricas não seja crítica, pode levar à avaria de cargas mais sensíveis. Entre as consequências mais comuns podem citar-se [6]:

- Falhas em aparelhos mais sensíveis ligados à rede eléctrica, tais como PLCs;
- Vibrações mecânicas nas máquinas eléctricas que causam grande ruído e reduzem a vida útil da máquina;
- Aumento das perdas nas máquinas eléctricas;
- Redução da vida útil das lâmpadas;
- Aparecimento de correntes no neutro mesmo em sistemas equilibrados;
- Interferência e ruído nas telecomunicações;

Da existência de problemas tão significativos, surgiu a necessidade de estabelecer normas a serem respeitadas pelo distribuidor de energia eléctrica. Em Portugal, o limite da distorção harmónica à entrada das instalações de baixa tensão situa-se nos 8%, valor definido pela norma EN 50160 [7]. Trata-se então de uma preocupação partilhada por consumidores e distribuidores. É neste contexto que a aplicação de filtros activos se enquadra, desempenhando um papel decisivo.

1.2 Princípios dos Filtros Activos de Potência

Os princípios de funcionamento dos filtros activos foram introduzidos inicialmente em 1976 [8]. Desde logo foi efectuada a distinção entre filtros activos paralelo e série, dependendo da forma como são interligados com a rede eléctrica, permitindo uma filtragem de corrente ou tensão, respectivamente. Pelos motivos já indicados, esta dissertação aborda apenas o filtro paralelo, justificando a apresentação dos princípios de funcionamento apenas desta topologia.

O filtro activo paralelo comporta-se como uma fonte de corrente, sendo percorrido por uma corrente tal que anula (idealmente) a componente harmónica da corrente absorvida pelas cargas ligadas à rede. Este conceito é ilustrado na Figura 1.2.

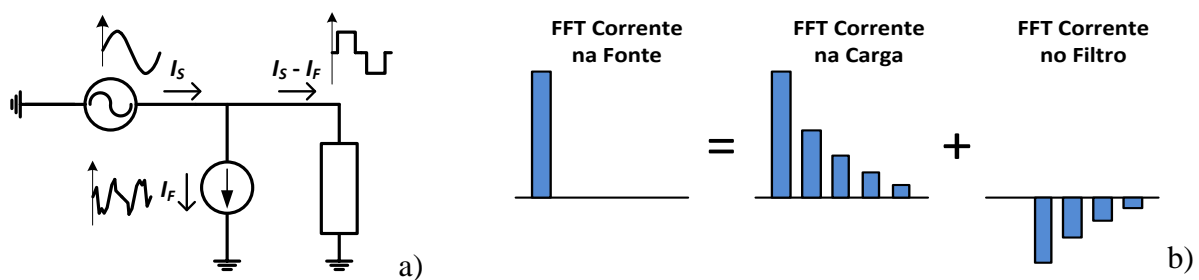


Figura 1.2 – Princípio de funcionamento do filtro activo paralelo; a) Esquemáticamente, b) Ao nível da frequência

Este tipo de compensação é feito ao nível das 3 fases do sistema. No caso de existir condutor neutro, pretende-se compensar toda a corrente eléctrica que o percorre e não apenas as componentes harmónicas. Para calcular a corrente a compensar, o controlador usado pode ser baseado em métodos no domínio da frequência ou do tempo [9]. O primeiro método mencionado é caracteristicamente mais lento, uma vez que requiere a detecção de todos os harmónicos recorrendo, por exemplo, a uma FFT (*Fast Fourier Transform*), implicando um grande poder computacional. A sua principal vantagem incide na possibilidade de seleccionar individualmente os harmónicos a compensar. Por outro lado, os métodos no domínio do tempo são matematicamente mais simples, sendo por isso mais usados que os baseados na frequência. O referencial síncrono *dq* e a teoria *pq* representam os algoritmos mais utilizados [10].

Para que a corrente de compensação possa ser introduzida no sistema é necessário recorrer ao uso de um inversor de potência que responda aos sinais enviados pelo controlador. Geralmente são usados conversores de 2 níveis, contudo as vantagens dos conversores multinível são evidentes, pelo que têm recebido uma especial atenção nos últimos anos.

Expostos os princípios de funcionamento dos filtros activos de potência paralelos, assim como as suas necessidades tecnológicas, torna-se relevante apresentar esquematicamente a visão geral do sistema, a qual se encontra patente na Figura 1.3.

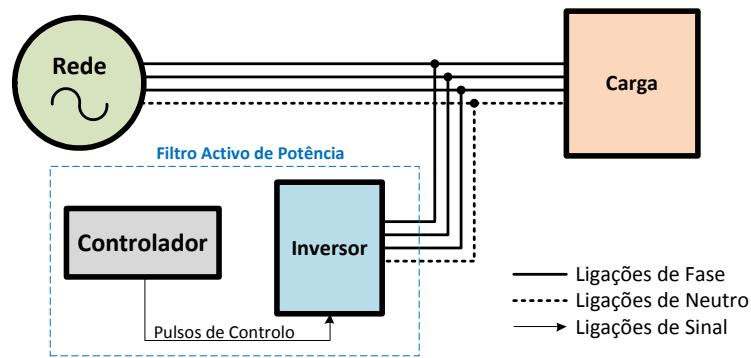


Figura 1.3 – Diagrama básico de um filtro activo de potência paralelo

1.3 Conversores Multinível

Tradicionalmente, um conversor de potência apresenta apenas dois níveis de tensão de saída, como sugere a Figura 1.4. Trata-se da topologia mais usada devido à sua simplicidade, todavia revela algumas limitações que levaram ao estudo de topologias multinível. Um conversor de potência é considerado multinível se permitir gerar mais do que 2 níveis de tensão entre uma dada fase e o ponto neutro do conversor. Esta concepção surgiu tendo em conta a necessidade de dividir a tensão de bloqueio por um maior número de semicondutores. Comparativamente ao habitual conversor de 2 níveis, as topologias assentes neste conceito oferecem ainda menores variações de tensão (dV/dt), tensões com menor conteúdo harmónico, melhor rendimento e facilitam ainda a implementação de sistemas tolerantes a falhas [11]. Apesar das evidentes vantagens, a complexidade do controlo associado a esta tecnologia tem vindo a atrasar a sua implementação na indústria [12]. As topologias mais usadas são a NPC (*Neutral Point Clamped*), a de condensadores flutuantes e a cascata de pontes em H [11].

Nesta dissertação será utilizado um conversor NPC de 3 níveis trifásico. Esta topologia, esquematizada na Figura 1.5, conta com 12 IGBTs e respectivos díodos em antiparalelo, 6 díodos adicionais (*clamping diodes*) responsáveis pela obtenção do ponto neutro e ainda 2 condensadores idênticos de modo a manterem constantes e equilibrados os 3 níveis de tensão no barramento dc. A introdução de 2 condensadores permite a obtenção de um ponto neutro flutuante, também chamado de ponto médio do conversor.

Como se pode verificar, cada semicondutor necessita de bloquear apenas metade da tensão no barramento dc. Deste modo, comparativamente à clássica topologia de 2 níveis, usando a mesma tecnologia de semicondutores é possível obter um conversor com o dobro da potência nominal, reduzindo os custos do mesmo. No entanto, a implementação da topologia NPC a conversores com mais de 3 níveis deixa de ser vantajosa, uma vez que implica um aumento drástico do número de *clamping diodes* e uma grande dificuldade em manter as tensões nos condensadores equilibradas [11].

O nível de tensão à saída do inversor é função do estado dos IGBTs, existindo três estados possíveis por fase. Por exemplo, para se obter uma tensão de $V_{dc}/2$ na fase a , os semicondutores S_{1a} e S_{2a} têm de se encontrar no estado ON, enquanto os restantes da mesma fase estão desligados. Esta informação está representada na Tabela 1.1, onde S_{xy} simboliza o IGBT x da fase y e V_{y0} a tensão entre a fase considerada e o ponto neutro do conversor (ponto O). Note-se que se torna proibitivo activar simultaneamente 3 IGBTs consecutivos, o que levaria à ocorrência de um curto-circuito franco entre terminais do barramento dc.

Nesta dissertação irá ser usada a seguinte nomenclatura para designar grupos de semicondutores quanto à sua localização:

- IGBTs superiores: S_{1y} e S_{2y} , $y=a,b,c$;
- IGBTs inferiores: S_{3y} e S_{4y} , $y=a,b,c$;
- IGBTs internos: S_{2y} e S_{3y} , $y=a,b,c$;
- IGBTs externos: S_{1y} e S_{4y} , $y=a,b,c$;

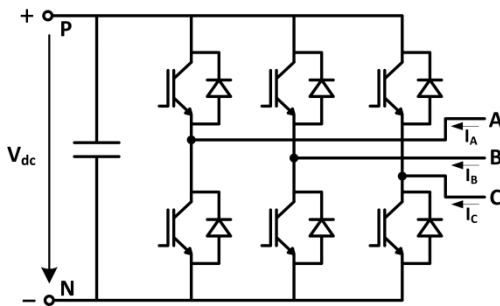


Figura 1.4 – Conversor de 2 níveis

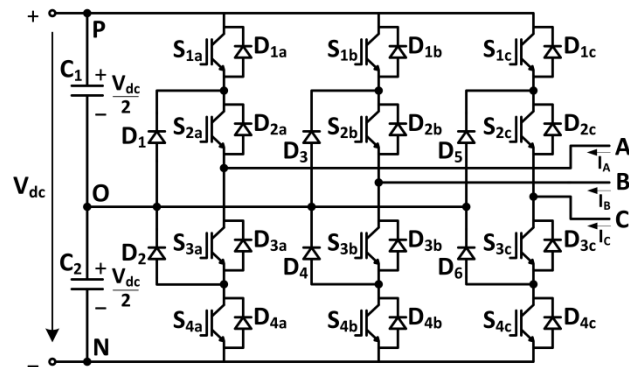


Figura 1.5 – Conversor NPC de 3 níveis

Estado de Comutação	S_{1y}	S_{2y}	S_{3y}	S_{4y}	V_{y0}
P	ON	ON	OFF	OFF	$V_{dc}/2$
O	OFF	ON	ON	OFF	0
N	OFF	OFF	ON	ON	$-V_{dc}/2$

Tabela 1.1 – Estados de comutação de um conversor NPC

1.4 Consequências de uma Falha

Como já foi referido anteriormente, uma falha no circuito de potência ou de controlo é frequentemente traduzida num estado permanente de curto-circuito ou de circuito aberto de um IGBT. Geralmente, as falhas que levam a um circuito aberto não têm consequências destrutivas

como as que conduzem a curto-circuitos. No entanto, ao permanecerem indetectáveis, podem levar à avaria de outros componentes e a um mau funcionamento do sistema.

Quando uma falha de circuito aberto ocorre, algumas ligações no circuito de potência deixam de ser estabelecidas. Por outras palavras, a fase onde a falha se manifesta pode ser impedida de aceder ao ponto de tensão dc desejável. Deste modo, a tensão V_{yo} e a corrente I_{Fy} irão ser diferentes das pretendidas. Para além disso, uma falha num IGBT interno acarreta consequências mais severas do que uma falha num IGBT externo uma vez que impede o estabelecimento de dois estados (P e O ou N e O) e não apenas de um só (P ou N). A ocorrência do primeiro caso impede praticamente a circulação de corrente num dos sentidos, afectando o sentido positivo ou negativo dependendo se a falha se manifesta num IGBT interno inferior ou superior, respectivamente. Considerando, por exemplo, uma falha de circuito aberto em S_{2a} , uma corrente que circule no sentido negativo na fase a apenas pode fazê-lo através de D_{3a} e D_{4a} , o que ocorre somente devido ao efeito de uma eventual indutância ligada a esta mesma fase e durante um curto período de tempo uma vez que $V_{NO} < 0$.

No âmbito dos filtros activos, uma avaria de circuito aberto num semiconductor representa um aumento da distorção na corrente da fonte no que toca à fase afectada, sendo este mais significativo se a falha ocorrer num IGBT interno. Como consequência, o factor de potência degrada-se e, no caso de o sistema possuir o condutor de neutro, a corrente que o atravessa pode aumentar. Além disso, quando ocorre uma falha deste tipo, se a tensão aos terminais de C_1 e C_2 não for individualmente controlada, irá ser provocado um desequilíbrio entre elas, mesmo mantendo-se constante a tensão V_{dc} . Tal acontece uma vez que há ligações entre o ponto neutro e o terminal positivo ou negativo do conversor que não se realizam, levando a que a estratégia de controlo provoque um desequilíbrio na tensão nos condensadores. Se nenhuma acção for tomada, este equilíbrio pode tornar-se irrecuperável [13]. Deste modo, torna-se fundamental detectar este tipo de avarias, identificar o IGBT em falha e tomar medidas adequadas, sendo aceitável um tempo de resposta na ordem das décimas de segundo.

Por outro lado, as falhas que resultam num curto-circuito exigem um tempo de resposta extremamente curto, na ordem dos $10\mu s$ [14]. Este tipo de avaria ocorre geralmente pelo accionamento de 3 IGBTs consecutivos, originando um curto-circuito aos terminais de um condensador. Por exemplo, se S_{1a} permanecer ligado enquanto o estado O ocorre na fase a (S_{2a} e S_{3a} activos) dá-se um curto-circuito aos terminais de C_1 . As elevadas correntes que resultam deste tipo de falhas irão certamente danificar o sistema se não forem tomadas precauções.

1.5 Estado da Arte

Como referido anteriormente, os princípios da filtragem activa foram definidos nos anos 70 do século passado, respondendo a um crescente aumento do número de cargas não lineares e oferecendo um desempenho bastante superior aos tradicionais filtros passivos. O desenvolvimento de semicondutores de potência, como os IGBTs, de processadores de sinal digital (DSPs) e de conversores analógico-digitais permitiu a implementação prática destes princípios [1]. No final da década de 90 e início da década seguinte, a topologia NPC foi implementada em filtros activos, substituindo os tradicionais conversores de 2 níveis.

A um filtro activo está necessariamente associada uma estratégia de controlo. Métodos no domínio do tempo são usados em [9], [15], [16], enquanto que métodos no domínio da frequência são referidos em [4] e [17]. Em [16] e [4] são apresentadas técnicas de controlo para o filtro activo de 3 fios (sistema trifásico) e 4 fios (sistema trifásico com neutro).

No que diz respeito ao filtro de 4 fios, a ligação do condutor de neutro ao conversor pode ser efectuada de duas formas distintas, como é sugerido em [16] e [18]. Uma das abordagens possíveis baseia-se na ligação deste condutor a um quarto braço de semicondutores, levando ao aumento de componentes do conversor. Em alternativa, esta ligação pode ser feita directamente ao ponto médio do conversor. A segunda solução não oferece um controlo tão preciso sobre o neutro do sistema, mas apresenta grande vantagem no que toca ao aspecto económico.

Relativamente à modulação inerente à topologia NPC a sistemas de 3 fios, as técnicas mais usadas baseiam-se em PWM [19]-[21] e SVPWM [19],[20],[22],[3],[23]. A 4 fios, estratégias de SVPWM a três dimensões são descritas em [24]-[26]. Mais especificamente, algoritmos de modulação tendo em vista o equilíbrio de tensão no ponto neutro são propostos em [22] e sequências de comutação que reduzem os harmónicos de ordem par provocados pela modulação SVPWM em [19].

Várias estratégias de diagnóstico de avarias e de tolerância a falhas são descritas em [27]-[29], mas todas elas são aplicadas a filtros activos com o tradicional inversor de 2 níveis. Considerando sistemas baseados na topologia NPC, estas estratégias são analisadas em [30]-[35]. No entanto, algumas delas não permitem detectar com precisão qual o semiconductor que se encontra em falha [32], outras necessitam de um número significativo de sensores adicionais [30]-[32] ou de modificações na própria topologia NPC [33]-[35] e as restantes implicam uma redução da tensão de saída do inversor [32], [35]. De qualquer modo, nenhuma destas fontes propõe métodos de diagnóstico e tolerância a falhas em filtros activos com topologia NPC.

Capítulo 2

2. Implementação dos Filtros Activos de 3 e 4 Fios

A implementação de um filtro activo passa pelo desenvolvimento de um circuito de potência, de uma estratégia de controlo e de um modulador adequado ao tipo de conversor utilizado. Uma vez que irão ser analisados filtros activos aplicados a sistemas com e sem neutro, estas três componentes irão ser distintas para ambos os modelos. A implementação do filtro de 4 fios apresenta-se um pouco mais complexa já que requer a aquisição e análise de um maior número de variáveis e a utilização de um modulador tridimensional.

2.1 Filtro Activo de Potência Paralelo de 3 Fios

O esquemático do sistema eléctrico com filtragem de 3 fios está ilustrado na Figura 2.1. Note-se que não existe neutro distribuído, pelo que a circulação de corrente eléctrica ocorre apenas em três condutores. Este circuito é constituído por três blocos distintos: rede eléctrica e transformador trifásico, carga não linear composta por uma ponte rectificadora e filtro activo de potência baseado na topologia NPC de três níveis. A ligação entre o conversor e a rede é assegurada por três indutâncias de *choke*, as quais interligam as duas fontes de tensão (rede e filtro) e impedem que correntes de alta frequência sejam introduzidas no sistema de alimentação. O objectivo desta implementação é então a filtragem das correntes na fonte e a correcção do factor de potência.

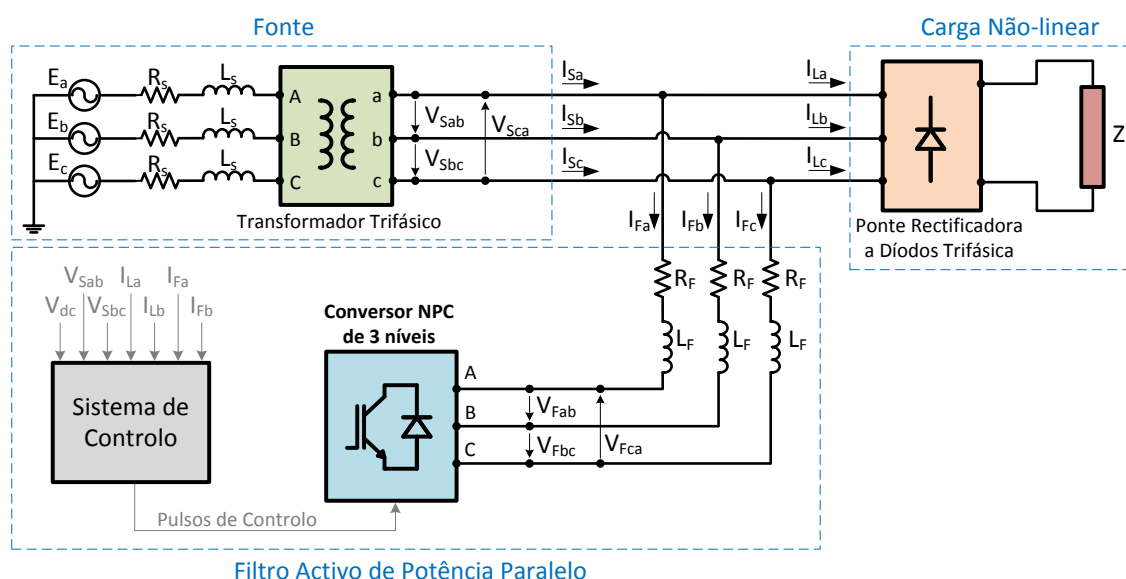


Figura 2.1 – Esquemático do filtro activo de potência de 3 fios a implementar

2.2 Filtro Activo de Potência Paralelo de 4 Fios

Relativamente ao filtro de 4 fios, dadas as duas opções já referidas de ligação do condutor de neutro ao conversor, foi adoptada aquela que não implica a adição de um quarto braço de IGBTs. A sua maior simplicidade e possibilidade de implementação prática foram factores decisivos para esta escolha. A topologia que lhe está associada é visível na Figura 2.2.

A diferença entre a implementação física dos dois filtros activos recai então na existência do condutor de neutro. Além disso, serão usadas cargas monofásicas de modo a haver uma maior aproximação aos sistemas reais, onde os desequilíbrios de carga são evidentes. Os objectivos são semelhantes, porém pretende-se eliminar também a corrente que circula no neutro da fonte que é criada pelos desequilíbrios referidos.

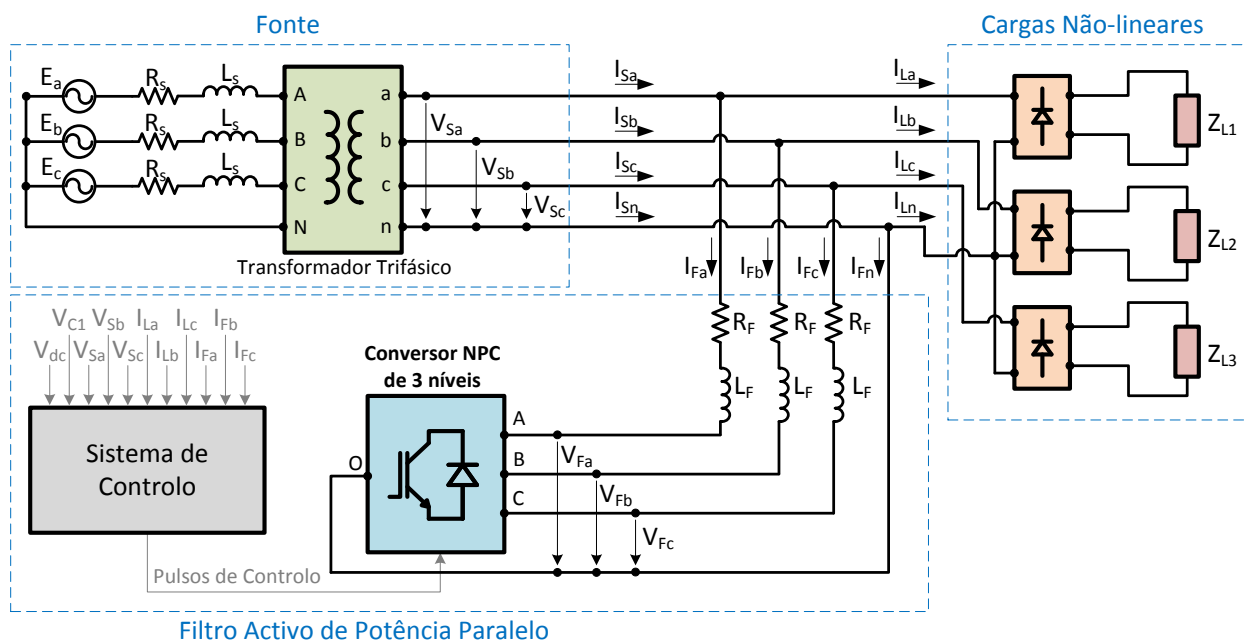


Figura 2.2 – Esquemático do filtro activo de potência de 4 fios a implementar

2.3 Estratégia de Controlo

O objectivo do controlador é gerar correntes de referência I_{Fa}^* , I_{Fb}^* e I_{Fc}^* que deverão ser injectadas no sistema de forma a corrigir a corrente na fonte. De modo a ser possível calcular estas referências, é necessário adquirir em tempo real e com precisão as tensões na fonte e no barramento dc e as correntes na carga e à entrada do conversor. No caso do filtro activo de 3 fios é necessário obter as grandezas V_{Sab} , V_{Sbc} , V_{dc} , I_{Fa} , I_{Fb} , I_{La} e I_{Lb} , sendo V_{Sa} , V_{Sb} , V_{Sc} , I_{Fc} e I_{Lc} calculadas a partir das anteriores². Para o filtro de 4 fios são recolhidas as grandezas V_{Sa} , V_{Sb} , V_{Sc} , V_{dc} , I_{Fa} , I_{Fb} , I_{Fc} , I_{La} , I_{Lb} e I_{Lc} . Neste caso, todas as correntes de fase têm de ser recolhidas uma vez que a existência de correntes de neutro impede a sua estimativa. É ainda conveniente adquirir as

² No cálculo das tensões simples V_{Sa} , V_{Sb} e V_{Sc} considera-se que o sistema de alimentação é equilibrado.

3 tensões simples já que é habitual existirem desequilíbrios de tensão devido às cargas monofásicas. Além disso, a fuga de correntes pelo ponto médio do conversor, devido à ligação do neutro a este ponto, provoca o desequilíbrio das tensões nos condensadores, forçando também a medição da tensão V_{CI} . São então necessários 3 sensores de tensão e 4 de corrente para implementar o controlo do filtro de 3 fios e 5 sensores de tensão e 6 de corrente para o filtro de 4 fios.

As correntes de referência irão ser calculadas com base na teoria pq [16]. Usando a transformada de Park, os cálculos envolvendo as grandezas medidas serão efectuados no domínio do tempo e processados no referencial estacionário $\alpha\beta 0$. As transformadas directa e inversa são dadas por (2.1) e (2.2), respectivamente.

$$\begin{bmatrix} X_0 \\ X_\alpha \\ X_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1/\sqrt{2} & 1/\sqrt{2} & 1/\sqrt{2} \\ 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} X_a \\ X_b \\ X_c \end{bmatrix} \quad (2.1)$$

$$\begin{bmatrix} X_a \\ X_b \\ X_c \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1/\sqrt{2} & 1 & 0 \\ 1/\sqrt{2} & -1/2 & \sqrt{3}/2 \\ 1/\sqrt{2} & -1/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} X_0 \\ X_\alpha \\ X_\beta \end{bmatrix} \quad (2.2)$$

Onde X_a , X_b e X_c são valores instantâneos de corrente ou de tensão simples. No referencial $\alpha\beta 0$, a potência real (p), a potência imaginária (q) e a potência de sequência nula (p_0) são dadas por (2.3). Então, as correntes neste referencial podem ser calculadas a partir de (2.4). Tendo em conta as componentes constantes (dc) e oscilantes (ac), as potências real e imaginária instantâneas podem ser definidas por (2.5) e (2.6), respectivamente. O significado físico destas potências e uma análise mais profunda sobre esta teoria podem ser consultados em [16].

$$\begin{bmatrix} p_0 \\ p \\ q \end{bmatrix} = \begin{bmatrix} v_0 & 0 & 0 \\ 0 & v_\alpha & v_\beta \\ 0 & -v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} i_0 \\ i_\alpha \\ i_\beta \end{bmatrix} \quad (2.3)$$

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \frac{1}{v_\alpha^2 + v_\beta^2} \begin{bmatrix} v_\alpha & -v_\beta \\ v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} p \\ q \end{bmatrix} \quad (2.4)$$

$$p = \bar{p} + \tilde{p} \quad (2.5)$$

$$q = \bar{q} + \tilde{q} \quad (2.6)$$

A fim de anular a distorção harmónica e a potência reactiva na fonte, a componente oscilante da potência real (\tilde{p}) e toda a potência imaginária (q) devem ser compensadas pelo filtro

activo. Além disso, numa implementação real as perdas no conversor têm de ser também compensadas e a potência de sequência nula (p_0) absorvida pela carga deve ser fornecida pelo filtro. Deste modo, considerando estes pressupostos e as equações (2.4)-(2.6), as correntes de referência que devem ser introduzidas no sistema são dadas por (2.7), onde p_{loss} representa as perdas no conversor que se manifestam na redução da tensão do barramento dc.

$$\begin{bmatrix} i_{\alpha}^* \\ i_{\beta}^* \end{bmatrix} = \frac{1}{v_{\alpha}^2 + v_{\beta}^2} \begin{bmatrix} v_{\alpha} & -v_{\beta} \\ v_{\beta} & v_{\alpha} \end{bmatrix} \begin{bmatrix} -\tilde{p} + p_{loss} + p_0 \\ -q \end{bmatrix} \quad (2.7)$$

A compensação de p_{loss} assegura então que a tensão no barramento dc se mantém constante e igual a uma referência estabelecida. O valor de \tilde{p} pode ser calculado subtraindo \bar{p} a p , onde \bar{p} pode ser alcançado com recurso a um filtro passa baixo.

No filtro activo de 4 fios pretende-se eliminar a corrente de neutro na fonte, que pode ser conseguida pela anulação da corrente de sequência nula i_0 . Além disso, a fim de manter a tensão do ponto neutro equilibrada é calculado o erro entre a tensão medida em C_1 e a tensão de referência ($V_{dc}/2$), sendo posteriormente submetido a um controlador proporcional integral (PI) que é responsável por gerar uma corrente de compensação i_{0comp} . Este sinal irá ser adicionado à corrente de sequência nula i_0 , provocando uma maior ou menor corrente no ponto neutro do conversor e ajustando consequentemente o nível de tensão de ambos os condensadores. As correntes de referência I_{Fa}^* , I_{Fb}^* e I_{Fc}^* são então obtidas pela transformada de Park inversa (2.8).

$$\begin{bmatrix} I_{Fa}^* \\ I_{Fb}^* \\ I_{Fc}^* \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1/\sqrt{2} & 1 & 0 \\ 1/\sqrt{2} & -1/2 & \sqrt{3}/2 \\ 1/\sqrt{2} & -1/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} -(i_0 + i_{0comp}) \\ i_{\alpha}^* \\ i_{\beta}^* \end{bmatrix} \quad (2.8)$$

Todas as equações anteriores são válidas para o controlo do filtro activo de potência estando, ou não, o neutro distribuído. No entanto, se considerarmos apenas o filtro de 3 fios, as equações (2.1)-(2.3), (2.7) e (2.8) sofrem uma simplificação já que X_0 , i_0 , p_0 e i_{0comp} são nulos.

Uma vez que será usado um modulador de tensão, as correntes de referência têm de ser “convertidas” para tensões de referência V_{Fa}^* , V_{Fb}^* e V_{Fc}^* . Tal pode ser feito submetendo o erro em corrente no referencial síncrono $dq0$ (transformada definida no Anexo I) a um controlador PI, gerando uma tensão que permita controlar a corrente que circula no conversor [36].

Baseado nestes princípios duas estratégias de controlo podem ser abordadas. O ideal seria obter corrente sinusoidal na fonte, potência real constante e potência imaginária nula. No entanto, tal só é possível se as tensões na fonte não possuírem qualquer distorção e desequilíbrio [31]. Uma vez que tal situação se revela impraticável, apenas um dos objectivos pode ser

conseguido, surgindo dois métodos de abordagem [16]. O primeiro, “Potência Constante na Fonte”, garante que a fonte fornece apenas potência real, mesmo perante tensões distorcidas e desequilibradas. O segundo, “Correntes Sinusoidais na Fonte”, proporciona correntes sinusoidais à fonte, mesmo perante tensões distorcidas e desequilibradas. A implementação das duas estratégias é bastante semelhante. No entanto, no caso das correntes sinusoidais na carga é usada apenas a componente fundamental da tensão, a qual poderá ser adquirida através de um PLL ou de um filtro vectorial adaptativo [6]. A estratégia a utilizar está relacionada com a aplicação em causa. Nesta dissertação irá ser aplicado o método das correntes sinusoidais.

O esquema do controlador, seguindo os princípios apresentados anteriormente, é apresentado na Figura 2.3, onde se encontra assinalado a azul as modificações necessárias à implementação do filtro de 4 fios. À sua saída obtêm-se as tensões simples de referência a aplicar na saída ac do conversor. Para tal, é necessário implementar um modulador de tensão que converta estes valores instantâneos de tensão em pulsos de controlo para os IGBTs.

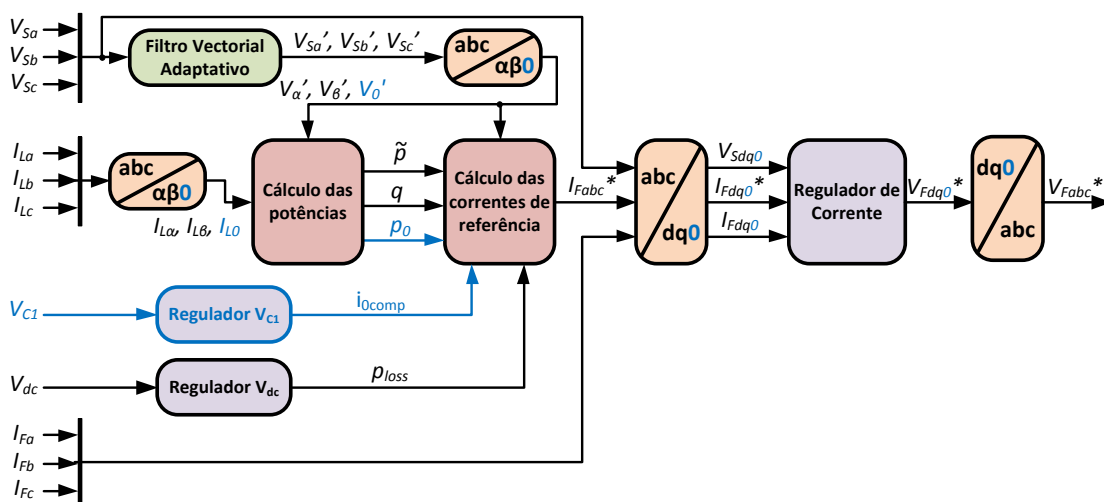


Figura 2.3 – Esquemático da estratégia de controlo utilizada

2.4 O Modulador

2.4.1 Filtro activo de potência de 3 fios

O modulador que irá ser implementado é denominado de “Modulação por Largura de Pulso Vectorial”, também conhecido por SVPWM. Esta técnica baseia-se essencialmente na selecção de 3 vectores adequados e nos respectivos tempos de aplicação de cada um deles de modo a sintetizar um dado vector de tensão de referência. Todas as operações são efectuadas no referencial estacionário $\alpha\beta$, tendo em conta a equação de transformação (2.1). O facto de não

existir componente homopolar de tensão permite uma simplificação na representação dos valores de tensão trifásicos, passando de três coordenadas (abc) para apenas duas ($\alpha\beta$).

Como é visível na Tabela 1.1, existem três estados de comutação possíveis para cada fase do conversor (P,O,N). Uma vez que este é formado por três fases, existem ao todo 3^3 estados³ possíveis. Estes 27 estados estão representados na Figura 2.4, distribuindo-se ao longo de 6 sectores. Como se pode verificar nesta figura, existem certos vectores que correspondem a diferentes estados de comutação (estados de comutação redundantes [19]). Por exemplo, o vector V_3 pode ser formado pelos estados OPO e NON. É ainda perceptível que existem vectores de diferentes magnitudes:

- **Vector nulo** (\vec{V}_0), formado por três estados distintos e tem magnitude nula;
- **Vectores pequenos** (\vec{V}_1 a \vec{V}_6), cada um sintetizado por dois estados e com magnitude de $\frac{V_{dc}}{3}$;
- **Vectores médios** (\vec{V}_7 a \vec{V}_{12}), cada um composto apenas por um estado e com magnitude de $\frac{\sqrt{3}}{3} V_{dc}$;
- **Vectores grandes** (\vec{V}_{13} a \vec{V}_{18}), cada um criado apenas por um estado e com magnitude de $\frac{2}{3} V_{dc}$.

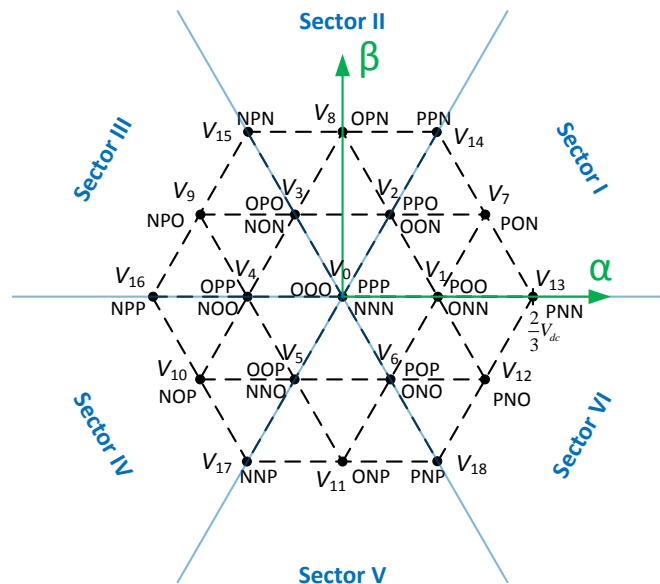


Figura 2.4 – Representação dos vectores de estado para um conversor NPC de 3 níveis

Apesar de existirem estados que levam à criação de um mesmo vector, têm consequências opostas ao nível da tensão do ponto médio do conversor. Pegando no exemplo da sintetização de V_3 e considerando a tensão V_{dc} constante, a activação do estado OPO irá levar a

³ Quando for referido o termo “estado de comutação” ou apenas “estado” está a ser mencionado o conjunto dos 3 estados aplicados nas 3 fases.

uma diminuição de tensão em C_1 e consequente aumento em C_2 , enquanto que o estado NON conduziria ao inverso. Deste modo, a sequência de comutação tem um papel preponderante no sentido de manter equilibrada a tensão no ponto neutro. Esta sequência influencia ainda outros parâmetros, tais como o conteúdo harmónico e o rendimento do conversor, pelo que outros aspectos têm ainda de ser tidos em conta [37].

Nesta dissertação irá ser usada a sequência de comutação sugerida em [19] e apresentada no Anexo II, a qual tem também em conta a minimização da criação de harmónicos de ordem par no lado ac do conversor. Cada sector é dividido em 6 subsectores e cada vector criado por estados redundantes é separado em dois vectores distintos: um relacionado com ligações entre os pontos positivo e neutro (V_{xP}) e outro com ligações entre os pontos negativo e neutro (V_{xN}) do conversor, sendo x o número do vector em questão. Esta ideia está ilustrada na Figura 2.5 para o caso particular do Sector I, repetindo-se a mesma abordagem nos restantes sectores. A localização de um vector de referência num sector e subsector pode ser feita recorrendo a coordenadas cartesianas ou, de modo mais simples, a coordenadas hexagonais [37].

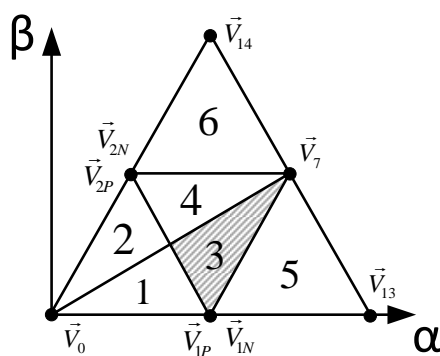


Figura 2.5 – Divisão do Sector I tendo em conta a sugestão referida em [19]

Após a localização do subsector no plano $\alpha\beta$, resta ainda calcular o tempo que cada vector irá estar activo. Supondo uma tensão de referência situada na região sombreada da Figura 2.5, onde os vectores mais próximos são V_1 , V_2 e V_7 , os tempos de activação podem ser calculados a partir de (2.9), onde T_m representa o período de modulação e T_a , T_b e T_c os tempos de activação dos vectores V_1 , V_7 e V_2 , respectivamente.

$$\begin{cases} \vec{V}_1 T_a + \vec{V}_7 T_b + \vec{V}_2 T_c = T_m \\ T_a + T_b + T_c = T_m \end{cases} \quad (2.9)$$

Estando encontrados o sector e subsector de um vector de referência e o tempo de duração de cada vector a aplicar, basta seguir a sequência de comutação já referida anteriormente e fazer a correspondência para os respectivos pulsos. Todo este procedimento está esquematizado na Figura 2.6.

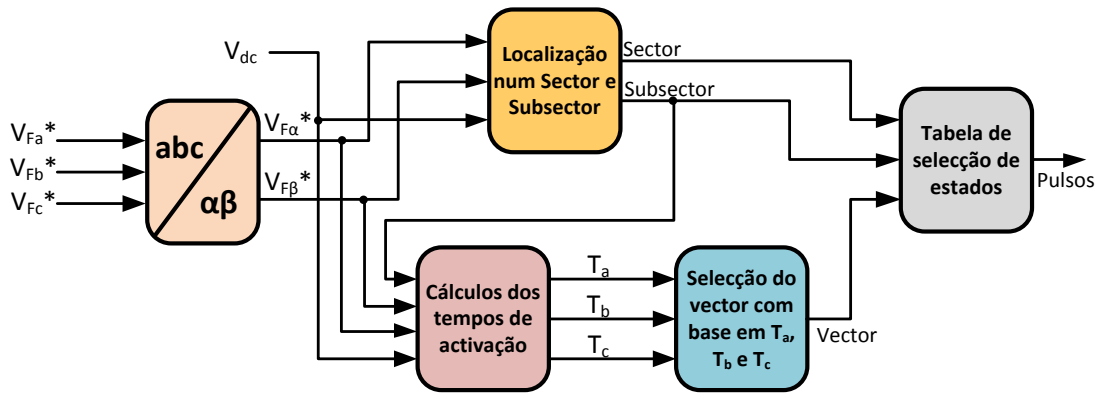


Figura 2.6 – Esquema do modulador SVPWM usado

2.4.2 Filtro activo de potência de 4 fios

No caso de o condutor neutro estar ausente, a modulação SVPWM no referencial $\alpha\beta$ simplifica bastante o processo de cálculo dado que a análise passa a ser feita em duas dimensões ao invés de três (referencial abc). No entanto, a inclusão deste condutor implica a adição de mais uma coordenada de modo a ser possível compensar a sequência nula de harmónicos, formando o referencial espacial $\alpha\beta\theta$ (2.1). O desenvolvimento de um modulador baseado nestas três coordenadas é apresentado em [25], onde a região limitada pelos estados de comutação se alarga a um prisma, visível na Figura 2.7. O cálculo dos vectores espaciais fica então bastante mais complexo, não se justificando uma conversão para coordenadas $\alpha\beta\theta$, uma vez que esta já não proporciona uma redução do número de coordenadas. A análise passará então a ser feita no referencial de tensão abc como sugerido em [24]. Note-se que, em qualquer um dos casos, não existem estados redundantes.

O método proposto em [24] é computacionalmente bastante simples, onde não são usadas tabelas de comutação nem quaisquer funções trigonométricas. Através de um vector de tensão de referência u^* são calculados os quatro vectores u_1, u_2, u_3 e u_4 mais apropriados para sintetizar u^* durante um ciclo de duração T_m . A Figura 2.8 ilustra os vectores de tensão disponíveis, os quais formam um cubo composto por oito subcubos, onde os estados 0, 1 e 2 correspondem a uma ligação da fase ao ponto negativo, neutro ou positivo do barramento dc, respectivamente. Além disso, os tempos de activação t_1, t_2, t_3 e t_4 relativos a cada vector também têm de ser determinados, obedecendo à equação (2.10).

$$t_1 + t_2 + t_3 + t_4 = T_m \quad (2.10)$$

Como sugere a Figura 2.8, as tensões de entrada no modulador, que variam entre $-V_{dc}/2$ e $V_{dc}/2$, devem ser normalizadas de modo a variarem entre 0 e 2. Assim, as tensões simples V_y devem ser transformadas tal como se indica em (2.11).

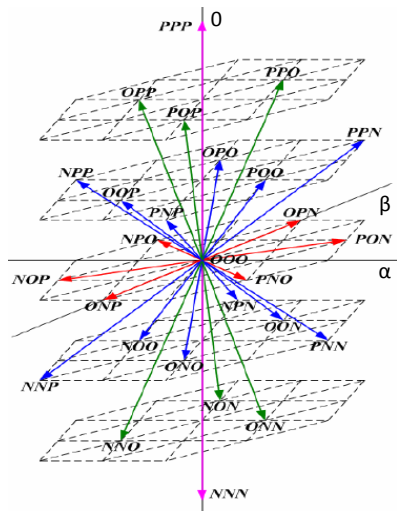


Figura 2.7 – Representação tridimensional dos vetores de estado em coordenadas de tensão $\alpha\beta 0$ [25]

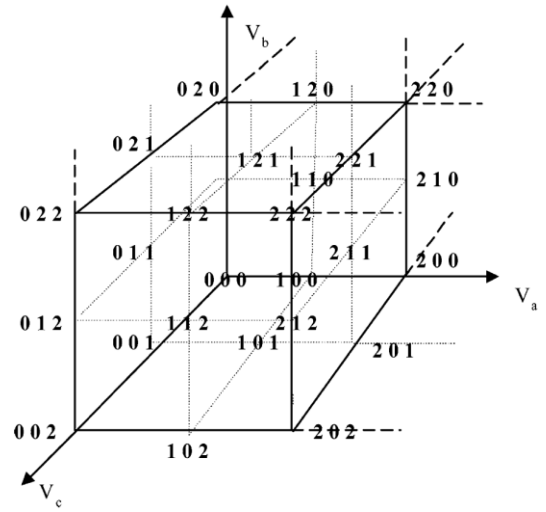


Figura 2.8 – Representação tridimensional dos vetores de estado em coordenadas de tensão abc [24]

$$u_y = \frac{V_y + \frac{V_{dc}}{2}}{\frac{V_{dc}}{2}} = \frac{2V_y}{V_{dc}} + 1, \quad \text{com } y = a, b, c \quad (2.11)$$

De seguida é necessário determinar o subcubo no qual a referência está localizada. Para isso basta calcular a parte inteira de cada vector normalizado, obtendo-se as coordenadas da origem do subcubo pretendido como é demonstrado em (2.12).

$$\begin{cases} a = \text{int}(u_a) \\ b = \text{int}(u_b) \\ c = \text{int}(u_c) \end{cases} \quad (2.12)$$

Os 4 vectores de estado mais próximos da referência formam um tetraedro, o qual deverá também ser determinado. O tetraedro em questão é facilmente encontrado recorrendo a comparações com os três planos que definem todos os seis tetraedros presentes num subcubo. Assim, para um subcubo com origem em (a,b,c) , os tetraedros existentes e os respectivos vectores de estado são dados na Figura 2.9. Como indica o diagrama de fluxo da Figura 2.10, a escolha do tetraedro mais adequado é extremamente simples.

Conhecidos os vectores de estado a aplicar, resta apenas calcular os ciclos de trabalho d_1 , d_2 , d_3 e d_4 correspondentes. Para tal, é necessário resolver o sistema de equações (2.13), onde S_a^i , S_b^i e S_c^i com $i=1, \dots, 4$, são os estados de comutação (0, 1 ou 2) de cada fase.

$$\begin{cases} u_a = S_a^1 d_1 + S_a^2 d_2 + S_a^3 d_3 + S_a^4 d_4 \\ u_b = S_b^1 d_1 + S_b^2 d_2 + S_b^3 d_3 + S_b^4 d_4 \\ u_c = S_c^1 d_1 + S_c^2 d_2 + S_c^3 d_3 + S_c^4 d_4 \\ d_1 + d_2 + d_3 + d_4 = 1 \end{cases} \quad (2.13)$$

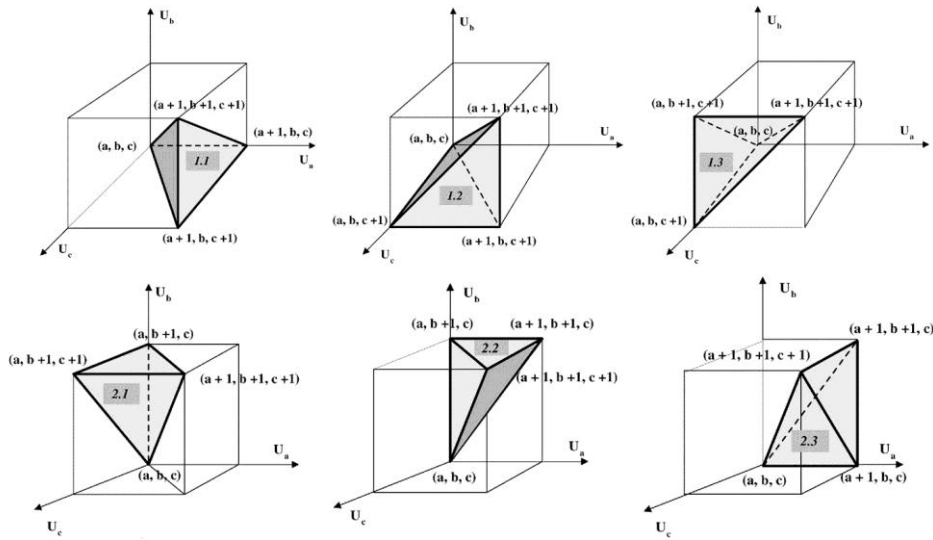


Figura 2.9 – Tetraedros existentes no interior de um subcubo e os respectivos vectores de estado[24]

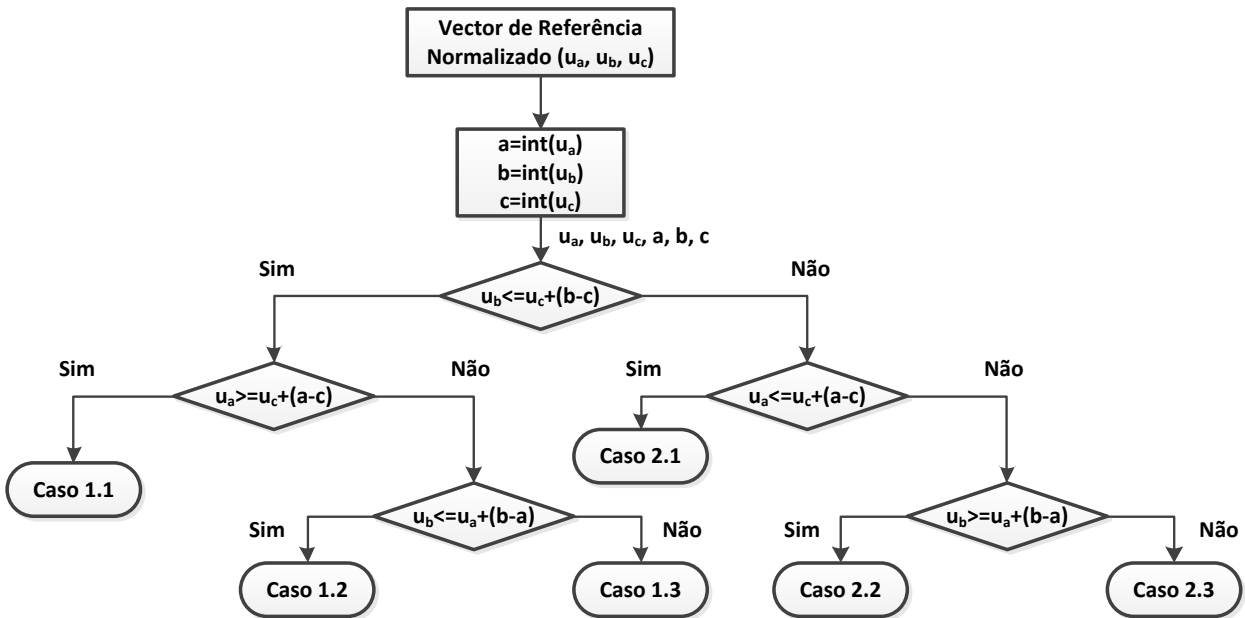


Figura 2.10 – Algoritmo para a selecção do tetraedro mais adequado

O cálculo dos ciclos de trabalho fica reduzido a equações simples, onde é apenas função dos vectores de referência e das suas partes inteiras. A sequência dos vectores de estado e a determinação dos tempos de comutação em função do tetraedro mais adequado a um dado vector de tensão de referência podem ser observados na tabela presente no Anexo II.

A sequência de comutação é realizada de modo a minimizar o número de comutações de cada IGBT. Na primeira metade do ciclo, a sequência de vectores é dada por $u_1=(S^1_a, S^1_b, S^1_c)$, $u_2=(S^2_a, S^2_b, S^2_c)$, $u_3=(S^3_a, S^3_b, S^3_c)$ e $u_4=(S^4_a, S^4_b, S^4_c)$. Na segunda metade do ciclo a sequência inverte. A implementação deste modulador 3-D fica então completa, onde a sua principal vantagem reside na baixa carga computacional.

Capítulo 3

3. Diagnóstico de Avarias

Todos os métodos apresentados nas secções seguintes permitem identificar com precisão qual o IGBT em falha. Ainda que a aplicação de alguns métodos de tolerância não dependa da identificação exacta do semiconductor avariado, torna-se sempre importante este conhecimento para se proceder a uma futura reparação. É ainda importante referir que todas as estratégias de diagnóstico aplicadas não necessitam de sensores adicionais, tornando-se numa mais-valia económica. Serão abordados os dois tipos de avarias referidos: circuito aberto e curto-circuito.

3.1 Circuito Aberto

Para detectar e diagnosticar uma avaria de circuito aberto foram aplicadas várias estratégias. Serão então apresentados 3 métodos distintos, baseados nos seguintes princípios:

- Erro entre as tensões medidas à entrada do conversor e as suas referências;
- Erro dos valores médios normalizados do módulo das correntes;
- Erro entre as correntes medidas à entrada do conversor e as suas referências.

Todas estas técnicas são válidas para o filtro activo de 3 fios. Contudo, pelas razões indicadas na secção 3.1.2, o diagnóstico de falhas pelos erros médios normalizados do módulo das correntes não apresenta viabilidade para implementação no filtro de 4 fios. Outros métodos não apresentados nesta dissertação foram também testados, mas não apresentaram os resultados desejados. Entre eles encontra-se o método baseado nos valores médios das correntes de Park [38], não revelando eficácia no diagnóstico de falhas de IGBTs externos.

3.1.1 Diagnóstico pelo erro das tensões na entrada ac do conversor

Este método de diagnóstico, sugerido em [39], é baseado nas tensões compostas à entrada do conversor (V_{Fab} , V_{Fbc} , V_{Fca}) e na sua comparação com as tensões de referência geradas pelo modulador (V_{Fab}^* , V_{Fbc}^* , V_{Fca}^*). Uma vez que não existem sensores de tensão à entrada do conversor, as referidas tensões de linha têm de ser estimadas. Trata-se de um método bastante rápido na detecção da falha, mas que implica muita precisão nas estimativas efectuadas. O primeiro passo reside então no cálculo de V_{Fab} , V_{Fbc} e V_{Fca} , indicado em (3.1), (3.2) e (3.3).

$$V_{Fab} = V_{Sab} - \left(L_F \frac{dI_{Fa}}{dt} + R_F I_{Fa} \right) + \left(L_F \frac{dI_{Fb}}{dt} + R_F I_{Fb} \right) \quad (3.1)$$

$$V_{Fbc} = V_{Sbc} - \left(L_F \frac{dI_{Fb}}{dt} + R_F I_{Fb} \right) + \left(L_F \frac{dI_{Fc}}{dt} + R_F I_{Fc} \right) \quad (3.2)$$

$$V_{Fca} = V_{Sca} - \left(L_F \frac{dI_{Fc}}{dt} + R_F I_{Fc} \right) + \left(L_F \frac{dI_{Fa}}{dt} + R_F I_{Fa} \right) \quad (3.3)$$

Em condições normais de funcionamento, as tensões de linha à entrada do conversor são idênticas às geradas pelo modulador SVPWM, que podem ser facilmente calculadas a partir dos estados de comutações (P, O e N). No entanto, se uma falha ocorrer, esta identidade deixa de se registar. Deste modo, uma falha pode ser detectada se alguma das tensões calculadas divergir da respectiva referência. Uma vez que são consideradas tensões de linha, a falha num semiconductor irá afectar duas destas tensões, restando uma delas que não é influenciada. Por exemplo, se ocorrer uma avaria num IGBT pertencente à fase *b* do conversor, as tensões V_{Fab} e V_{Fbc} irão afastar-se da sua referência, enquanto que V_{Fca} não sofre qualquer desvio. A relação entre as tensões de linha afectadas e a fase do conversor onde se deu a avaria é exibida na Tabela 3.1.

Tensões distintas da sua referência	Tensões semelhantes à sua referência	Fase do conversor em falha
---	$V_{Fab}, V_{Fbc}, V_{Fca}$	Sem falha
V_{Fab}, V_{Fca}	V_{Fbc}	<i>a</i>
V_{Fab}, V_{Fbc}	V_{Fca}	<i>b</i>
V_{Fbc}, V_{Fca}	V_{Fab}	<i>c</i>

Tabela 3.1 – Relação entre as tensões de linha com erro e a fase do conversor NPC em avaria

Detectada a falha e identificada a fase onde esta se deu, resta encontrar o IGBT afectado da fase em questão. Para tal é necessário ter em conta o actual estado de comutação da fase afectada nos momentos em que a tensão estimada é diferente da sua referência. Se a falha ocorreu num IGBT externo, então os desvios no par de tensões em questão são detectados durante os estados P ou N, dependendo se a avaria se localiza no semiconductor superior ou inferior, respectivamente. Por outro lado, se o circuito aberto se deu num IGBT interno, estes desvios são encontrados durante os estados P e O ou N e O, tratando-se da avaria no semiconductor superior ou inferior, respectivamente. A Tabela 3.2 resume esta constatação.

Estado activo quando é detectado um desvio no par de tensões	IGBT em falha na fase y
P	S_{1y}
P e O	S_{2y}
N e O	S_{3y}
N	S_{4y}

Tabela 3.2 – Relação entre o estado de comutação em que se dá um desvio no par de tensões e o IGBT em falha

De modo a exemplificar, considere-se um hipotético desvio das tensões V_{Fbc} e V_{Fca} em relação às respectivas referências. Uma vez que a fase afectada é a c são comparadas as tensões V_{Fca} e V_{Fca}^* , detectando-se um desvio enquanto o estado P está activo. Se nos próximos instantes estas tensões voltarem a divergir enquanto o estado O está activo, a falha encontra-se em S_{2c} . Caso contrário, a avaria está em S_{1c} .

Note-se que esta técnica envolve valores de tensão estimados, o que implica que o erro entre duas tensões pode não ser nulo, mesmo em condições normais de funcionamento. Um limiar apropriado deve ser definido de modo a evitar falsos positivos. Para além disso, o facto de o cálculo derivativo ser usado para determinar as tensões V_{Fab} , V_{Fbc} e V_{Fca} leva a que o primeiro valor calculado em cada período de comutação possa conter um erro considerável. Por exemplo, se a frequência máxima de comutação dos semicondutores for de 20kHz e a frequência de amostragem dos sensores de 100kHz, então em cada período de comutação o primeiro valor de tensão pode ter um erro associado, enquanto os restantes quatro valores possuem uma boa aproximação. De modo a superar este problema, uma falha só é considerada quando existir uma anomalia em dois valores de tensão consecutivos. Trata-se ainda de um factor limitativo deste método, que desta forma apenas pode ser aplicado em sistemas onde a frequência máxima de comutação for, no máximo, metade da de amostragem.

Uma vez que este método é baseado em valores instantâneos de tensão, a detecção da avaria é bastante rápida, por vezes inferior a 1ms. A identificação do IGBT em falha poderá demorar mais alguns instantes, uma vez que é necessário averiguar se a avaria afecta apenas um ou dois estados de comutação. De qualquer modo, o diagnóstico completo é tipicamente efectuado num tempo não muito superior a meio período (10ms).

3.1.2 Diagnóstico pelos erros dos valores médios normalizados do módulo das correntes

A implementação deste método envolve apenas as correntes à entrada do conversor I_{Fa} , I_{Fb} e I_{Fc} . Para detectar a falha e identificar a fase onde esta ocorreu é usada uma estratégia sugerida em [40] destinada a um conversor de 2 níveis. Note-se que esta técnica foi desenvolvida tendo em conta correntes sinusoidais, tratando-se de uma característica que as correntes I_{Fa} , I_{Fb} e I_{Fc} não possuem. No entanto, apesar da sua forte distorção harmónica, estas correntes são equilibradas e desfasadas entre si 120° , tornando válidos os procedimentos usados em [40].

O primeiro passo consiste na normalização das correntes de modo a tornar o método imune a variações de carga, possibilitando o uso de limiares universais. Para tal, as correntes são convertidas do domínio do tempo para o referencial $\alpha\beta 0$ através do sistema de equações (2.1) e é calculado o módulo do vector de Park a partir destas componentes. As correntes de fase são

então divididas pelo módulo do vector de Park, limitando a sua gama de valores possíveis ao intervalo $\pm\sqrt{2/3}$. Seguidamente é calculada a média do valor absoluto das correntes normalizadas, sendo posteriormente subtraída a uma constante ξ de valor aproximado igual a 0,52, o qual representa o valor médio do módulo das correntes normalizadas em funcionamento normal. Resultam então 3 variáveis de diagnóstico (j_a , j_b e j_c), cada uma relativa a uma fase distinta. Estas variáveis de diagnóstico têm características que permitem detectar a fase onde ocorreu a avaria, possuindo um valor próximo de zero em condições normais de funcionamento. No entanto, se uma falha ocorrer, a variável de diagnóstico relativa à fase em avaria irá tomar valores positivos relativamente elevados. Deste modo, usando limiares adequados, é então possível identificar a fase afectada. Contudo, a identificação precisa do IGBT em falha requer métodos de diagnóstico adicionais, os quais só são activados após a detecção da falha.

Através da média das correntes de entrada no conversor é possível identificar se a falha ocorreu num semiconductor superior ou inferior. Em condições normais e considerando que a carga trifásica que a fonte alimenta absorve correntes simétricas (válido apenas para o filtro de 3 fios) a média das correntes à entrada do filtro é nula. Se a falha afectar um IGBT superior, então as ligações entre a fase atingida e o terminal positivo não irão ser concretizadas, assim como as ligações ao terminal neutro se se tratar de um semiconductor interno. Deste modo, a corrente I_{Fy} é impedida de circular para o exterior do filtro, levando a que a sua média seja positiva. Se a falha afectar um IGBT inferior ocorre o inverso. É então gerada a variável de diagnóstico l_y , contendo a média da corrente que circula na fase em avaria.

Resta concluir se se trata de uma avaria num IGBT interno ou externo. Como foi dito anteriormente, uma falha num semiconductor interno conduz a consequências mais severas uma vez que afecta dois estados de comutação. Assim, a corrente é praticamente impedida de circular num dos sentidos. No caso de uma falha num IGBT externo, apenas um estado de comutação é afectado, não influenciado de forma tão significativa a corrente no lado ac do conversor. Deste modo, a corrente que circula no sentido afectado pela falha diminui, mas não de forma tão drástica como no caso anterior. Então, basta calcular a média das partes positiva e negativa da corrente que circula na fase em avaria e proceder ao seu quociente. Se o resultado for próximo da unidade, a avaria afecta um IGBT externo. Por outro lado, se o quociente resultar num valor próximo de zero ou bastante elevado a falha manifesta-se num IGBT interno. Esta informação estará presente na variável de diagnóstico k_y . Mais uma vez torna-se necessário aplicar limiares adequados de modo a minimizar eventuais falsos diagnósticos.

No entanto, tal como supracitado, este método não é apropriado para o filtro de 4 fios uma vez que pressupõe uma corrente de entrada no filtro com uma média próxima de zero em

funcionamento sem avaria, o que só ocorre se a carga alimentada pelo sistema absorver correntes simétricas. Ora, dado que este tipo de filtro alimenta cargas monofásicas que por vezes apresentam assimetria, como o caso do rectificador de meia onda, esta suposição não é válida.

Note-se ainda que os métodos que permitem identificar o IGBT em falha numa dada fase só podem ser activados um período eléctrico após a detecção da avaria. Este facto decorre da utilização de valores médios que só apresentam um valor rigoroso decorridos 0,02s. Como consequência, apesar da rápida detecção da falha, o tempo médio de diagnóstico é um pouco superior a 20ms. A Figura 3.1 ilustra todo o funcionamento deste método.

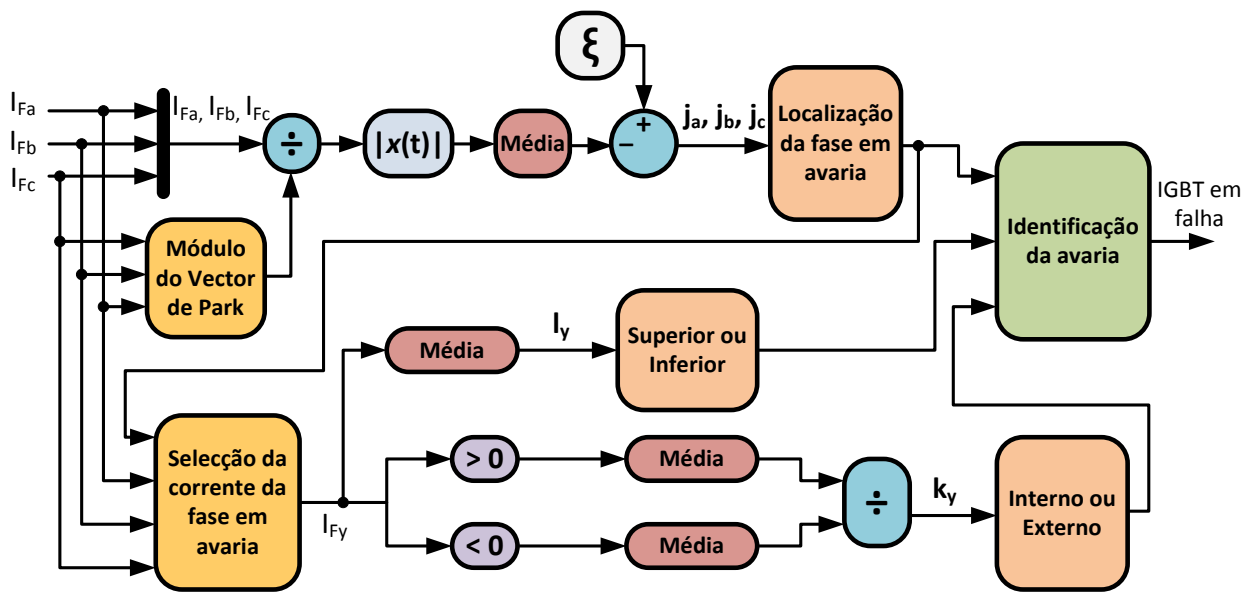


Figura 3.1 - Diagrama do método de diagnóstico baseado nos erros dos valores médios normalizados do módulo das correntes

3.1.3 Diagnóstico pelos erros das correntes de referência

O método apresentado, sugerido em [41], tem como base a comparação entre as correntes de entrada no filtro (I_{Fa} , I_{Fb} , I_{Fc}) e as correspondentes correntes de referência obtidas pelo controlador (I_{Fa}^* , I_{Fb}^* , I_{Fc}^*). São então calculados os erros e_a , e_b e e_c entre cada par de correntes e determinadas as médias respectivas $\langle e_a \rangle$, $\langle e_b \rangle$ e $\langle e_c \rangle$. De forma a tornar o método de diagnóstico imune a mudanças no regime de carga, é necessário normalizar as médias dos erros das correntes, obtendo as variáveis de diagnóstico d_a , d_b e d_c . Enquanto não existir nenhuma avaria, o valor destas variáveis será bastante próximo de zero uma vez que o erro entre as correntes medidas e a as suas referências é pouco significativo. No entanto, quando uma falha se verificar numa fase y , o valor de d_y aumenta ou diminui significativamente, dependendo se a falha ocorreu num IGBT inferior ou superior, respectivamente. Desta forma, esta variável de diagnóstico

contém informação sobre a ocorrência de uma falha, em que fase é que esta se encontra e ainda se afectou um IGBT superior ou inferior.

Uma vez que esta estratégia de diagnóstico foi desenvolvida tendo em conta conversores de 2 níveis, o diagnóstico ficaria completo apenas com a análise de d_a , d_b e d_c . Contudo, no caso de um conversor NPC de três níveis, é ainda necessário recorrer a outro procedimento que permita diferenciar falhas num semiconductor interno e externo. Anteriormente, esta diferenciação baseou-se no quociente entre as médias das componentes positivas e negativas das ondas de corrente medidas. Porém, se as correntes possuírem assimetria a precisão deste método baixa consideravelmente.

De modo a contornar este problema, irão ser usadas novamente as correntes de referência do controlador. Considerando uma falha na fase y , este procedimento baseia-se então na separação das partes positiva e negativa das correntes medidas (I_{yP} e I_{yN}) e de referência (I_{yP}^* e I_{yN}^*). Posteriormente é calculada a média destes 4 sinais e aplicado o módulo aos sinais negativos, obtendo-se $\langle I_{yP} \rangle$, $|\langle I_{yN} \rangle|$, $\langle I_{yP}^* \rangle$ e $|\langle I_{yN}^* \rangle|$. Seguidamente é então efectuado o quociente indicado em (3.4) e (3.5), dependendo se se trata de uma falha num IGBT superior ou inferior, respectivamente. Se o quociente calculado for bastante próximo de zero a falha encontra-se num IGBT interno. Caso o quociente seja apenas um pouco mais baixo que a unidade, então a avaria afecta um IGBT externo. Este facto é explicado pela grande oposição que uma avaria num IGBT interno causa na circulação da corrente num dos sentidos, como já foi referido anteriormente.

$$d_{yS} = \frac{\langle |I_{yN}| \rangle}{\langle |I_{yN}^*| \rangle} \quad (3.4)$$

$$d_{yI} = \frac{\langle I_{yP} \rangle}{\langle I_{yP}^* \rangle} \quad (3.5)$$

Com a informação contida em d_a , d_b e d_c e d_{yS} ou d_{yI} , é possível identificar com precisão qual o IGBT em avaria. Todo este processo encontra-se esquematizado na Figura 3.2. Uma vez mais e pela mesma razão, a técnica que permite identificar se a falha ocorreu num semiconductor interno ou externo só pode ser aplicada um período eléctrico após a detecção da avaria. Como tal, o tempo médio de diagnóstico é um pouco superior a 20ms.

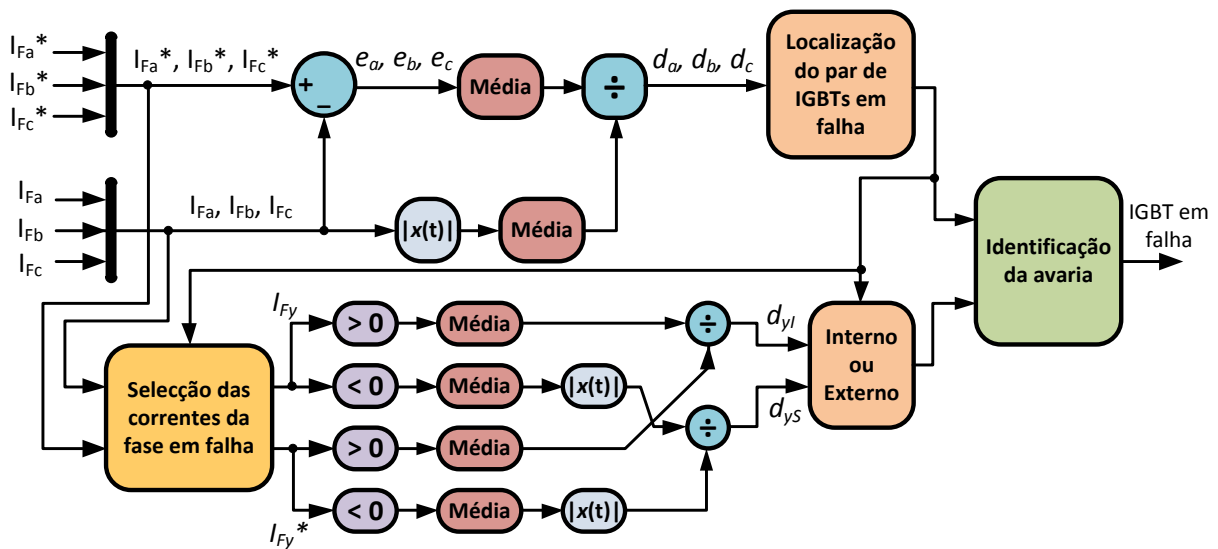


Figura 3.2 – Diagrama do método de diagnóstico baseado nos erros das correntes de referência

3.2 Curto-Circuito

Na ocorrência deste tipo de falha, os esforços concentram-se em tomar rápidas medidas e extinguir as altas correntes de defeito, sendo frequente o recurso a fusíveis. Como tal, podem ser seguidas duas abordagens distintas, baseando-se a detecção da avaria em software ou hardware. A detecção por software é geralmente mais lenta e menos precisa, levando a que a implementação de hardware adicional, nomeadamente o uso de fusíveis, represente o método mais utilizado. Porém, trata-se de um método mais dispendioso e, na maioria dos casos, não permite a implementação de estratégias de tolerância a falhas uma vez que conduz à paralisação total do equipamento. Torna-se importante, portanto, desenvolver métodos de diagnóstico que permitam uma actuação num tempo muito reduzido e de forma fiável. É então apresentada uma técnica, válida para ambas as topologias de filtros analisadas, que permite identificar com precisão o IGBT em curto-circuito num tempo equivalente a dois períodos de amostragem.

Num conversor NPC, quando três IGBTs consecutivos da mesma fase entram em condução, dá-se um curto-circuito aos terminais de um dos condensadores. Este caso é ilustrado na Figura 3.3 onde se considera que o IGBT S_{1a} se mantinha activado enquanto o estado O era aplicado na fase a . Cria-se então uma corrente de curto-circuito que é apenas limitada pela resistência interna dos semicondutores, levando a uma descarga repentina do condensador em questão. Uma vez que a tensão aos terminais de ambos os condensadores (V_{dc}) está acessível, pode ser usada indirectamente para detectar uma avaria deste tipo. A corrente que circula no condensador afectado, supondo que a variação de tensão no condensador complementar é quase nula, é dada aproximadamente por (3.6), permitindo detectar uma avaria de curto-circuito quando a corrente I_c atingir níveis anormais.

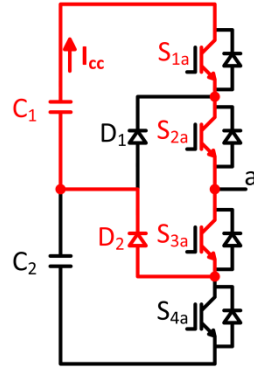


Figura 3.3 – Malha percorrida pela corrente de defeito no caso de estarem activos os primeiros três IGBTs da fase *a*

$$I_c \approx C \frac{dV_{dc}}{dt} \quad (3.6)$$

Detectada a avaria é necessário identificar o IGBT em falha. A fase em que se deu a avaria é detectada recorrendo às tensões V_{Fab} , V_{Fbc} e V_{Fca} dadas pelas equações (3.1), (3.2) e (3.3) e às tensões de referência V_{Fab}^* , V_{Fbc}^* e V_{Fca}^* obtidas à saída do modulador. Analisando o erro $|e_{nm}|$ (equação (3.7)) entre as primeiras amostras de cada par de tensões após o curto-circuito é possível averiguar em que fase este ocorreu. Supondo um curto-circuito na fase *a*, relativamente aos pontos (P, O, N) a que se encontram ligadas as fases não afectadas pela avaria (*b* e *c*), podem ocorrer três situações distintas:

- Ambas as fases estão ligadas ao mesmo ponto;
- A tensão entre as fases envolve apenas um condensador;
- A tensão entre as fases envolve ambos os condensadores.

No primeiro caso, o curto-circuito não afecta de modo algum a tensão entre as duas fases não afectadas uma vez que estão ligadas ao mesmo ponto ($V_{Fbc}=0$). Como a tensão de referência V_{Fbc}^* também é nula, então o erro entre as duas tensões é inexistente. Nos segundo e terceiro casos, a tensão V_{Fbc} é dada, respectivamente, por (3.8) e (3.9).

$$e_{nm} = V_{Fnm}^* - V_{Fnm} \quad n, m = a, b, c \wedge n \neq m \quad (3.7)$$

$$V_{Fbc} = \pm \frac{V_{dc}}{2} e^{-t \frac{R_{eq}}{C}} \quad (3.8)$$

$$V_{Fbc} = \pm \left(\frac{V_{dc}}{2} - \frac{V_{dc}}{2} e^{-t \frac{R_{eq}}{C}} \right) \quad (3.9)$$

Nas equações anteriores, *t* representa o tempo desde a ocorrência da falha, R_{eq} a soma das resistências internas dos semicondutores pertencentes à malha em curto-circuito e *C* a capacidade do condensador em descarga. Em ambos os casos, considerando que a frequência de amostragem é elevada, a primeira amostra de V_{Fbc} irá ser bastante próxima à referência ($\pm V_{dc}/2$ ou $\pm V_{dc}$) uma vez que *t* corresponde apenas a um período de amostragem, sendo próximo de

zero. Deste modo, qualquer que seja o caso considerado, a tensão entre as duas fases não envolvidas na avaria é bastante próxima à sua referência durante a primeira amostra.

O mesmo não acontece com as restantes tensões compostas, ou seja, com V_{Fab} e V_{Fca} . Estas tensões apresentam um desvio de aproximadamente $\pm V_{dc}/4$ relativamente à respectiva referência (V_{Fab}^* e V_{Fca}^*) na primeira amostra após o curto-circuito. Para demonstrar este facto considere-se, por exemplo, o estado de comutação PON durante uma avaria de curto-circuito no IGBT S_{3a} . Se substituímos os semicondutores relevantes pela sua resistência interna obtemos o circuito indicado na Figura 3.4. As resistências percorridas pelas correntes I_{Fb} e I_{Fc} não provocam qualquer queda de tensão assinalável dado que são percorridas por correntes reduzidas. No entanto, as resistências percorridas pela corrente de curto-circuito criam uma queda de potencial bastante considerável, onde a corrente I_{Fa} pode ser desprezável face a I_{cc} . Supondo que a tensão inicial em C_1 é $V_{dc}/2$ e que todos os semicondutores têm a mesma resistência interna, então, no momento em que se dá o curto-circuito a queda de tensão aos terminais de cada resistência interna percorrida pela corrente de defeito é de $V_{dc}/8$. Assim, as tensões entre as fases que envolvem a avaria são dadas por (3.10) e (3.11).

$$V_{Fab} \approx V_{S_{3a}} + V_{D_2} = \frac{V_{dc}}{8} + \frac{V_{dc}}{8} = \frac{V_{dc}}{4} \quad (3.10)$$

$$V_{Fca} \approx -V_{C_2} - V_{D_2} - V_{S_{3a}} = -\frac{V_{dc}}{2} - \frac{V_{dc}}{8} - \frac{V_{dc}}{8} = -\frac{3}{4}V_{dc} \quad (3.11)$$

Como V_{Fab}^* e V_{Fca}^* são iguais a $V_{dc}/2$ e $-V_{dc}$, respectivamente, então os erros entre os pares de tensão são de $+V_{dc}/4$ e $-V_{dc}/4$. Este erro foi obtido para um caso específico, mas é possível demonstrar que o mesmo acontece para os restantes casos. Deste modo, é possível detectar a fase em que se deu o curto-circuito através da tensão composta com menor erro relativamente à sua referência

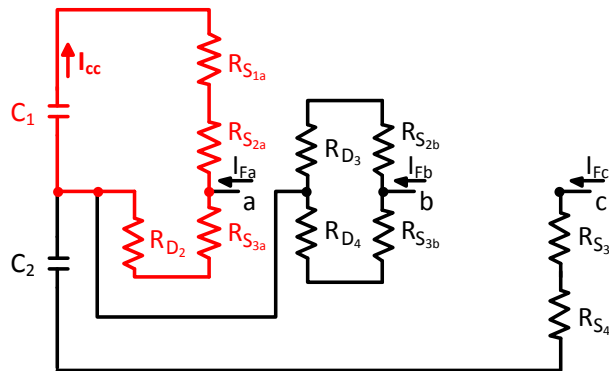


Figura 3.4 – Circuito obtido ao substituir cada semicondutor pela sua resistência interna considerando o estado PON

Detectada a fase em avaria, a identificação do semiconductor passa pela análise do estado de comutação activo para a fase em questão. Dado o estado P, O ou N, apenas a falha de certos semicondutores pode originar o curto-circuito. Assim, se o estado de comutação P estava activado na fase onde foi detectada a corrente de defeito, a falha encontra-se no semiconductor S_{3y} . Por outro lado, se se tratasse do estado N o problema residiria em S_{2y} . Por fim, o estado O não conduz a uma solução única, apontando para os IGBTs S_{1y} ou S_{4y} .

Uma vez que o método anterior pode não ser totalmente conclusivo, uma falha nos semicondutores externos pode ser diferenciada por uma nova análise dos erros e_{nm} . Apesar de diferentes falhas levarem a um curto-circuito desencadeado pelo estado O, o condensador afectado é diferente. Deste modo pode ser demonstrado que se a falha na fase a afectar o condensador C_1 , então o erro e_{ab} é aproximadamente $-V_{dc}/4$ e o erro $e_{ca} + V_{dc}/4$. Por outro lado, se o condensador em curto-circuito for C_2 , os erros e_{ab} e e_{ca} são simétricos em relação ao caso anterior. Dado que, durante o estado O, a descarga de C_1 está relacionada com uma avaria em S_{1y} e a descarga de C_2 com uma falha em S_{4y} , a identificação do IGBT em causa fica completa. Mais uma vez este raciocínio é extensível aos restantes casos. A Tabela 3.3, relativa a valores da primeira amostra após o curto-circuito, resume todo este processo de identificação.

Erro de tensão mais reduzido		Estado de comutação na fase afectada		
		P	O	N
$ e_{ab} $	$e_{ca} > 0$	S_{3c}	S_{4c}	S_{2c}
	$e_{ca} < 0$		S_{1c}	
$ e_{bc} $	$e_{ab} > 0$	S_{3a}	S_{4a}	S_{2a}
	$e_{ab} < 0$		S_{1a}	
$ e_{ca} $	$e_{bc} > 0$	S_{3b}	S_{4b}	S_{2b}
	$e_{bc} < 0$		S_{1b}	

Tabela 3.3 – Identificação do IGBT em curto-circuito a partir do estado de comutação e dos erros de tensão e_{nm}

Seguindo este método é então possível efectuar o diagnóstico completo, considerando apenas uma amostra após a ocorrência do curto-circuito. No entanto, como já foi referido anteriormente, uma vez que as tensões compostas à entrada do conversor são estimadas recorrendo ao cálculo diferencial, a primeira amostra após cada comutação pode conter um erro associado. Será portanto necessário recorrer a uma segunda amostra de modo a obter um diagnóstico válido.

Capítulo 4

4. Tolerância a Falhas

Quando uma avaria é detectada o sistema de tolerância a falhas deve reagir de forma a permitir o contínuo funcionamento do filtro activo. No entanto, o estado de tolerância deve ser encarado apenas como uma solução temporária, devendo proceder-se à reparação do conversor o mais rapidamente possível.

Idealmente, a tolerância deveria ser efectuada recorrendo apenas a um reajustamento da estratégia de controlo ou de modulação. Porém, esta adaptação às novas condições do sistema requer frequentemente alterações ao nível do hardware, como a instalação de componentes redundantes. Trata-se de uma situação de último recurso dado que acarreta maiores custos económicos. Além disso, pretende-se ainda que as condições nominais do conversor se mantenham aproximadamente inalteradas, evitando uma redução drástica das suas capacidades.

Neste capítulo irão então ser propostos métodos de tolerância para os filtros de 3 e 4 fios e para ambos os tipos de avaria, circuito aberto e curto-circuito.

4.1 Tolerância a Falhas de Circuito Aberto

Nesta secção é proposto um método de tolerância de circuito aberto para as configurações de 3 e 4 fios. A topologia usada para o filtro de 3 fios permite a resolução de algumas falhas sem o uso de qualquer hardware complementar, sendo necessária a utilização de alguns componentes adicionais para cobrir as restantes falhas possíveis. Relativamente ao filtro de 4 fios, a ligação do condutor neutro ao ponto médio do conversor implicou a utilização de semicondutores redundantes.

4.1.1 Filtro activo de potência de 3 fios

A seguinte técnica de tolerância a falhas é baseada nos vectores de estado disponíveis após a ocorrência de uma avaria e na existência de estados de comutação redundantes. Como consequência de uma falha, algumas ligações entre o barramento contínuo do conversor NPC e as 3 fases não são efectuadas com êxito, invalidando o uso de alguns estados de comutação.

A Figura 4.1 a) indica os estados disponíveis quando ocorre uma falha em S_{1a} , onde todos os estados que necessitem deste semicondutor em condução estão desactivados. Uma vez que estes estados não podem ser usados, a estratégia de tolerância baseia-se na utilização dos seus

redundantes. No entanto, estes pares de estados só existem no hexágono interior (área sombreada na Figura 4.1), implicando que a modulação fique restrita a esta área. Os vectores médios e grandes ainda disponíveis não serão activados de modo a que a tensão de saída permaneça equilibrada. Porém, de forma a preservar também o equilíbrio da tensão no ponto médio do conversor, nem todos os estados redundantes serão utilizados. Nesta avaria em particular, o uso dos estados OON, ONN e ONO é indispensável, criando ligações entre os pontos neutro e negativo do conversor. Então, para conservar este equilíbrio é fundamental estabelecer ligações entre os pontos neutro e positivo, aplicando os estados OPO, OPP e OOP em detrimento de NON, NOO e NNO. Esta abordagem, com as respectivas adaptações, é aplicável a qualquer falha de um semicondutor externo.

Se a falha ocorrer num IGBT interno a abordagem efectuada é ligeiramente diferente. Uma vez que uma falha num destes semicondutores afecta dois estados de comutação numa dada fase (P e O ou N e O), irá ser impossível sintetizar a maioria dos vectores de estado. Considerando uma avaria em S_{2a} , os estados afectados são não só aqueles assinalados na Figura 4.1 mas ainda os que requerem este IGBT no estado “on”, tornando inexecutável o uso de vectores redundantes no hexágono interior. Em [35] é proposta uma ligação controlada por triacs entre as 3 fases ac do conversor e o seu ponto neutro, como é visível na Figura 4.2. Em funcionamento normal, os triacs encontram-se em circuito aberto, isolando as 3 fases do ponto médio do conversor. No entanto, quando uma falha é detectada num IGBT interno, a fase respectiva é ligada ao neutro do conversor e todos os pulsos destinados aos semicondutores desta fase são desactivados. Consequentemente, os vectores disponíveis alteram-se, sendo possível sintetizar novamente todos os vectores de estado do “hexágono interior”, como se pode verificar na Figura 4.1 b) para uma avaria em S_{2a} . Esta mesma figura confirma ainda que, usando os estados de comutação disponíveis, existe um equilíbrio entre as ligações dos terminais positivo-neutro e negativo-neutro do conversor, não contribuindo para o desequilíbrio de tensões entre C_1 e C_2 . Uma vez mais os vectores médios ainda disponíveis não serão usados.

A implementação deste método é bastante simples, podendo ser efectuada recorrendo apenas a condições do tipo “*if-else*” que analisam os estados de comutação gerados pelo modulador e os modificam em função do IGBT em falha. Se o estado de comutação for aceitável, então os respectivos pulsos são aplicados ao conversor. Caso contrário, o estado de comutação é substituído pelo seu equivalente.

Contudo, se a tensão do barramento dc se mantiver constante, a tensão de saída ac do conversor irá ficar reduzida a metade dado que não são usados os vectores médios e grandes. Deste modo, a amplitude da onda de tensão ac gerada pelo conversor será menor do que a amplitude da onda de tensão da rede, levando a um incorrecto funcionamento do filtro activo e

consequentemente ao grande aumento de distorção nas correntes na rede. A fim de manter o correcto funcionamento do filtro, a tensão no barramento dc deverá aumentar para o dobro do valor inicial. Este aumento, porém, deverá ser efectuado de forma suave de modo a evitar a circulação de correntes elevadas no conversor, devendo ser implementada uma rampa de tensão de referência com um declive que garanta que a sua potência nominal não é excedida.

Tendo em conta todas as considerações referidas, é necessário assegurar duas condições fundamentais para que esta estratégia de tolerância possa ser implementada:

- Os condensadores e semicondutores que constituem o conversor de potência devem suportar os níveis de tensão praticados no modo de tolerância, ou seja, as suas tensões nominais de bloqueio devem ser iguais à tensão inicial do barramento dc;
- O regime de funcionamento do filtro activo deve ser inferior à potência nominal quando o modo de tolerância é activado uma vez que o aumento da tensão V_{dc} implica um aumento da potência absorvida pelo conversor;

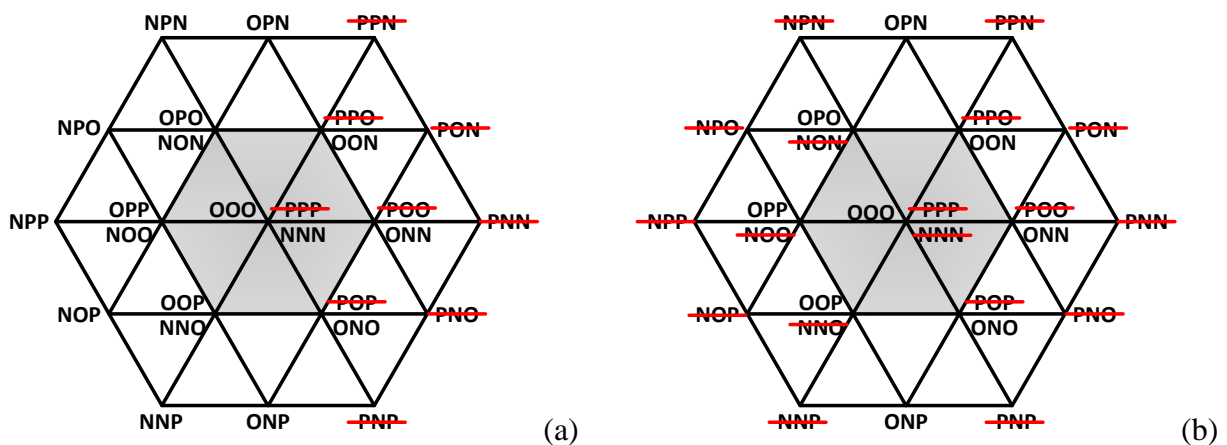


Figura 4.1 – Estados disponíveis após a ocorrência de uma avaria de circuito aberto. a) Falha em S_{1a} ; b) Falha em S_{2a} seguida da ligação da fase a ao ponto neutro do conversor

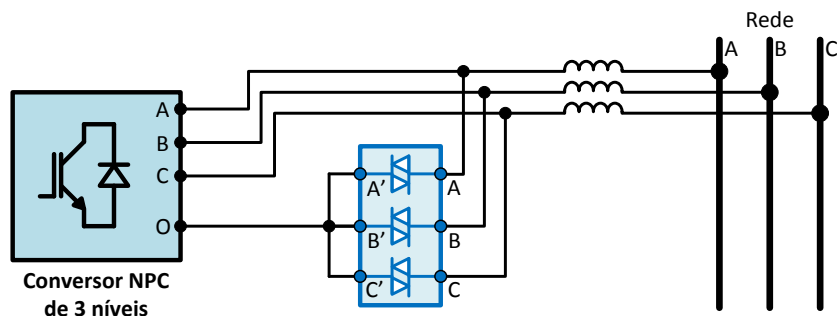


Figura 4.2 – Ligação das 3 fases ao ponto médio do conversor controlada por triacs

4.1.2 Filtro activo de potência de 4 fios

Pela análise das Figuras 2.7 e 2.8, torna-se evidente que não existem estados redundantes na modulação de tensão do filtro de 4 fios. A tolerância sugerida para o filtro activo de 3 fios apenas seria aplicável neste caso se não existisse qualquer corrente no condutor de neutro do sistema. Além disso, uma vez que este condutor já se encontra ligado ao ponto médio, a ligação permanente de uma fase a este ponto originaria correntes de grande intensidade, impossibilitando novamente o uso da estratégia de tolerância apresentada anteriormente. Dado que não foi possível desenvolver um método de tolerância baseado em software, será necessário recorrer à redundância de semicondutores.

A estratégia de tolerância sugerida é bastante simples, consistindo na adição de um novo braço de IGBTs e respectivos díodos ligado em paralelo com os já existentes. No caso de alguma falha ocorrer, a fase onde se deu a avaria e os respectivos controladores do sinal de *gate* dos IGBTs são ligados ao braço redundante de modo a permitir o correcto funcionamento do filtro activo. Simultaneamente, o braço de semicondutores em avaria será desligado, não recebendo qualquer pulso. Tal como no caso anterior, serão utilizados 3 conjuntos de triacs em anti-paralelo de modo a controlar a ligação da fase em avaria ao braço redundante. Esta topologia está evidenciada na Figura 4.3.

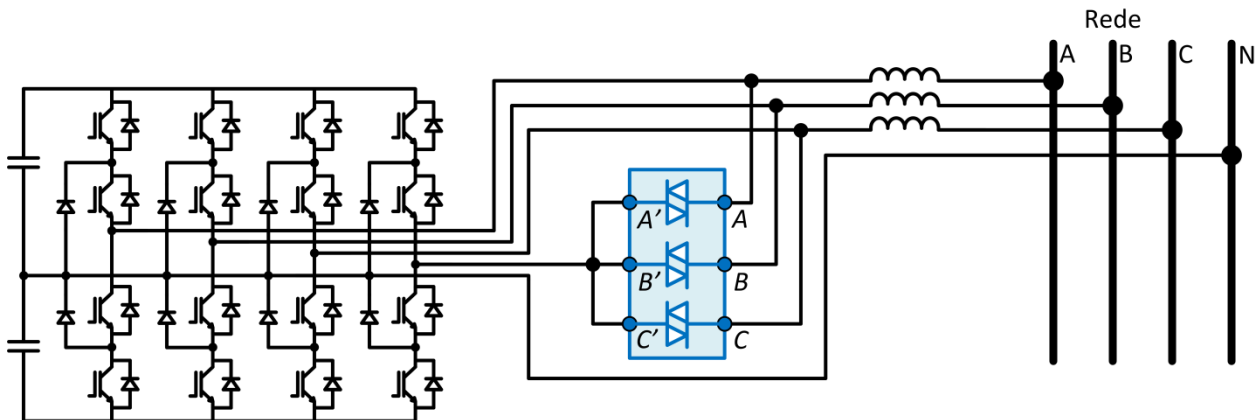


Figura 4.3 – Circuito de potência usado para a tolerância a falhas do filtro de 4 fios

Trata-se de uma estratégia bastante mais dispendiosa do que a apresentada para o filtro de 3 fios. No entanto, as condições de tensão de bloqueio dos semicondutores, tensão nominal dos condensadores e regime de funcionamento do conversor requeridas para esse método não se aplicam neste caso.

4.2 Tolerância a Falhas de Curto-Circuito

De modo a combater as falhas de curto-circuito, geralmente são usadas protecções que interrompem os circuitos onde o defeito ocorre, tentando minimizar os danos destrutivos que este tipo de falha provoca. Como consequência habitual, o funcionamento do sistema é interrompido até este ser reparado. Pretende-se então aplicar métodos de tolerância aos filtros de 3 e 4 fios de modo a permanecerem em actividade mesmo após a ocorrência de um curto-circuito. Serão apresentadas duas estratégias de tolerância para o filtro de 3 fios e uma estratégia para o filtro de 4 fios, sendo necessário usar hardware adicional apenas em dois casos.

4.2.1 Filtro activo de potência de 3 fios

4.2.1.1 Método baseado nos estados redundantes

A técnica de tolerância a falhas de curto-circuito baseia-se no mesmo princípio do método de tolerância de circuito aberto já apresentado anteriormente para este tipo de filtro. Quando ocorre uma avaria deste tipo são usados os estados redundantes disponíveis que não provoquem novas situações de curto-circuito [32]. A Figura 4.4 a) evidencia os estados disponíveis após uma falha deste tipo no IGBT S_{1a} . Neste caso, o estado O na fase a não pode ser aplicado uma vez que causará novos curto-circuitos aos terminais de C_1 . Por outro lado, os estados P e N na mesma fase poderão ser activados sem qualquer problema, disponibilizando todos os vectores do hexágono interno. Por uma questão de equilíbrio de tensão de saída ac do conversor, os vectores médios e grandes ainda disponíveis não serão utilizados. Este raciocínio pode ser usado para a avaria de qualquer semiconductor externo, com as devidas adaptações.

Se, por outro lado, a avaria ocorrer num IGBT interno, por exemplo em S_{2a} , surge a situação representada na Figura 4.4 b). Estando S_{2a} em falha, o estado N na fase a não pode ser activado já que causaria novos curto-circuitos aos terminais de C_2 . No entanto, os estados P e O poderão continuar a ser aplicados. É então também possível sintetizar todos os vectores do hexágono interno. A fim de manter equilibrada a tensão nos condensadores, caso haja mais do que um estado redundante disponível, serão escolhidos os estados que favorecem esse equilíbrio, tal como já foi referido anteriormente para a estratégia de tolerância a falhas de circuito aberto para este tipo de filtros. Neste caso específico, serão aplicados os estados OON, ONN e ONO ao invés de PPO, POO e POP, respectivamente. Mais uma vez, os vectores médios e grandes não serão usados. Esta ordem de ideias adapta-se à avaria de qualquer IGBT interno, considerando as devidas alterações.

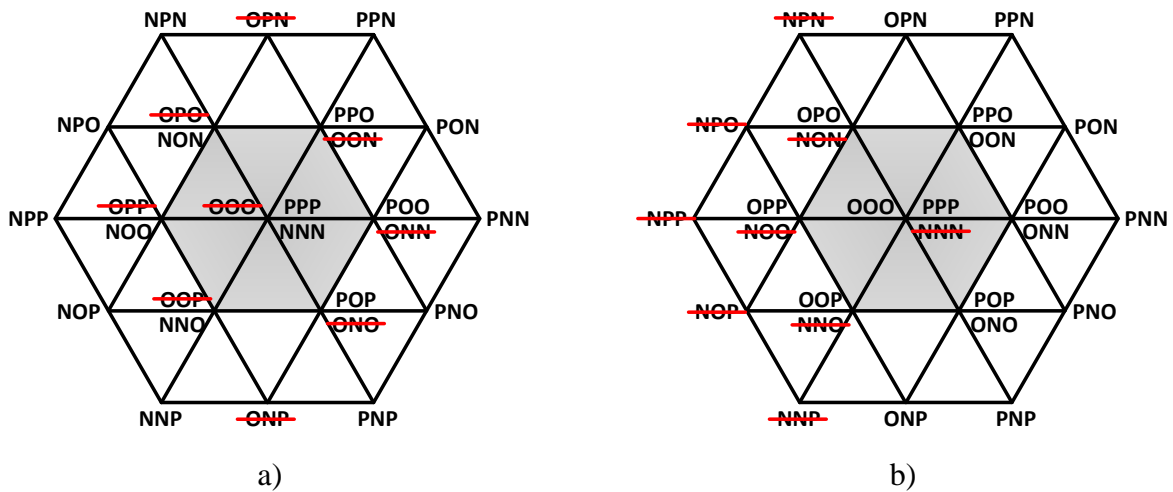


Figura 4.4 – Estados disponíveis após a ocorrência de uma avaria de curto-circuito. a) Falha em S_{1a} ; b) Falha em S_{2a}

Como já foi referido anteriormente, uma vez que apenas serão usados os vectores pequenos, para manter a tensão ac à saída do conversor constante irá ser necessário elevar a tensão do barramento dc (V_{dc}) para o dobro do valor inicial ($2V_{dc}$). O aumento de tensão terá de ser efectuado, novamente, de forma suave de modo a não exceder a potência nominal do conversor.

As 2 condições fundamentais referidas anteriormente para implementação da tolerância a falhas de circuito aberto são de novo requeridas para este tipo de falha. Além disso, surge ainda uma nova condição a ser respeitada. Supondo uma avaria de curto-circuito em S_{1y} , quando o estado N é aplicado na fase em que ocorreu a falha, o semiconductor S_{2y} fica sujeito a uma tensão $2V_{dc}$ enquanto o funcionamento em regime tolerante estiver activo. Por outro lado, se a avaria ocorrer em S_{4y} a mesma situação ocorre em S_{3y} durante os estados P. Deste modo, os semicondutores internos necessitam de ter uma tensão de bloqueio igual ao dobro da tensão inicial do barramento dc.

Apesar de requerer todas estas condições indispensáveis para o seu correcto funcionamento, este método de tolerância pode ser implementado recorrendo apenas a alterações ao nível da modulação, não sendo necessário o uso de qualquer hardware adicional.

4.2.1.2 Método baseado em fusíveis

A técnica apresentada anteriormente está, porém, extremamente dependente do método de diagnóstico associado. Se a identificação do IGBT em curto-circuito não for correcta, a aplicação desta estratégia de tolerância poderá causar danos irreversíveis no equipamento. Uma outra técnica capaz de lidar com este tipo de falhas baseia-se na utilização de 6 fusíveis de acção rápida posicionados como demonstra a Figura 4.5.

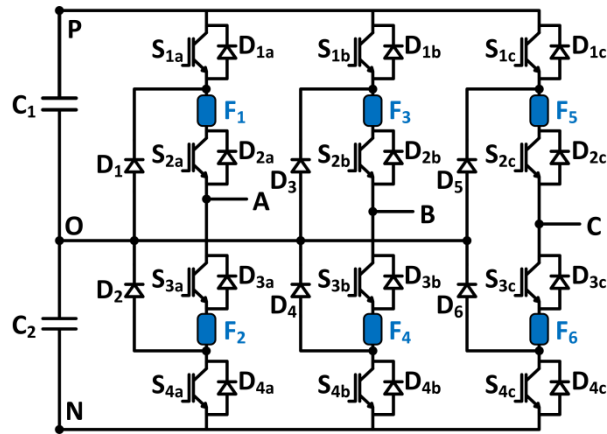


Figura 4.5 – Localização dos fusíveis de acção rápida no conversor

Estes fusíveis devem respeitar uma condição bastante importante: a sua característica I^2t deverá ser mais reduzida do que a dos IGBTs. Quando um curto-circuito ocorre, o fusível afectado provoca um circuito aberto permanente no respectivo semiconductor interno. Esta situação irá ser diagnosticada como uma falha de circuito aberto, activando o método de tolerância dedicado a este tipo de falhas. Note-se que a colocação dos fusíveis não pode ser externa ao conversor uma vez que a corrente de defeito provocada por um curto-circuito circula sempre no interior deste.

4.2.2 Filtro activo de potência de 4 fios

A estratégia de tolerância a uma falha de curto-circuito num filtro de 4 fios passa novamente pela utilização de um braço redundante, técnica já usada para a tolerância a falhas de circuito aberto (Figura 4.3). Este regime de tolerância pode ser desencadeado através de duas origens distintas:

- Detecção de um curto-circuito pelo método de diagnóstico deste tipo de falhas;
- Fusão de um dos seis fusíveis colocados nos três braços usados em regime de funcionamento normal e consequente detecção da avaria por um método de diagnóstico de circuito aberto.

Qualquer que seja a sua origem, o método de tolerância é comum. A fase em avaria é ligada ao braço redundante e todos os pulsos de controlo desta fase serão também reorientados para este braço.

Capítulo 5

5. Resultados

Neste capítulo serão apresentados todos os resultados adquiridos através de simulação computacional e de implementação prática. No entanto, em primeiro lugar torna-se indispensável definir matematicamente algumas variáveis de avaliação do comportamento do filtro.

Toda a nomenclatura usada é baseada nas Figuras 1.5, 2.1 e 2.2, tendo em conta se se trata do filtro activo de 3 ou 4 fios. No Apêndice A encontram-se alguns aspectos a ter em conta no dimensionamento de componentes críticos do filtro activo e do nível de tensão V_{dc} a utilizar.

5.1 Parâmetros de Avaliação do Filtro Activo

De modo a ser possível quantificar a eficácia do filtro activo e a sua influência no sistema em que está inserido, serão usados os seguintes parâmetros:

- Distorção harmónica total (THD) da corrente:

$$THD(\%) = \frac{\sqrt{\sum_{n=2}^{\infty} I_{n_{rms}}^2}}{I_{1_{rms}}} \times 100 \quad (5.1)$$

onde n representa a ordem do harmónico de corrente. Note-se que, apesar de o THD surgir em forma de percentagem, o seu valor poderá ser superior a 100%.

- Factor de potência:

$$FP = \frac{P}{S} \quad (5.2)$$

onde:

$$S = V_{a_{rms}} I_{a_{rms}} + V_{b_{rms}} I_{b_{rms}} + V_{c_{rms}} I_{c_{rms}} \quad (5.3)$$

$$P = \frac{1}{T} \int_0^T (v_a i_a + v_b i_b + v_c i_c) dt \quad (5.4)$$

sendo φ_1 o desfasamento entre as componentes fundamentais da tensão e corrente.

- Potência de distorção:

$$D = \sqrt{S^2 - P_1^2 - Q_1^2} \quad (5.5)$$

onde:

$$Q_1 = V_{a_{1_{rms}}} I_{a_{1_{rms}}} \sin \varphi_1 + V_{b_{1_{rms}}} I_{b_{1_{rms}}} \sin \varphi_1 + V_{c_{1_{rms}}} I_{c_{1_{rms}}} \sin \varphi_1 \quad (5.6)$$

$$P_1 = V_{a_{1_{rms}}} I_{a_{1_{rms}}} \cos \varphi_1 + V_{b_{1_{rms}}} I_{b_{1_{rms}}} \cos \varphi_1 + V_{c_{1_{rms}}} I_{c_{1_{rms}}} \cos \varphi_1 \quad (5.7)$$

5.2 Resultados de Simulação Computacional

Todas as simulações foram efectuadas em ambiente Matlab/Simulink[®], encontrando-se os blocos desenvolvidos neste software no Apêndice B. O sistema, constituído pelos componentes presentes nas Figuras 2.1 e 2.2, é caracterizado pelos parâmetros exibidos na Tabela 5.1. Serão realizadas simulações do funcionamento normal de cada um dos filtros, da ocorrência e diagnóstico de avarias e ainda do funcionamento em regime de tolerância. Uma vez que a maioria das técnicas de diagnóstico é comum aos filtros de 3 e 4 fios, não se justifica a realização de testes que envolvem o mesmo método mas aplicado em filtros diferentes. Desta forma, o diagnóstico para o filtro de 4 fios será efectuado recorrendo apenas à estratégia baseada no erro entre as correntes medidas e as suas referências. Os restantes métodos serão testados para o filtro de 3 fios. Note-se ainda que no Apêndice D estão presentes os resultados relativos ao efeito de uma falha na corrente da fase *a* no conversor de potência, os quais surgem no seguimento das simulações apresentadas nesta secção.

Foi utilizado um tempo de amostragem T_s igual $5\mu s$, uma frequência do modulador SVPWM de 8kHz e limitada a frequência máxima de comutação dos IGBTs a 50kHz. O conversor foi projectado para uma potência nominal de 5kVA e a tensão de referência do barramento dc, durante o normal funcionamento do filtro, foi fixada em 600V.

E_a, E_b, E_c	230 V_{rms} , 50Hz	R_F	0,9 Ω
R_s	10m Ω	L_F	9mH
L_s	0,1mH	C_1	3,3mF
Transf. Trifásico	220V/127V	C_2	3,3mF

Tabela 5.1 – Parâmetros dos componentes usados nas simulações

5.2.1 Filtro activo de potência de 3 fios

Durante o funcionamento normal do filtro de 3 fios foram testadas duas cargas de natureza distinta de forma a demonstrar a versatilidade do equipamento. Nas restantes situações, foram usadas apenas cargas indutivas uma vez que se pretende simplesmente demonstrar a viabilidade dos métodos de diagnóstico e de tolerância a falhas desenvolvidos.

5.2.1.1 Funcionamento normal

Considere-se o funcionamento normal do filtro activo de 3 fios, o qual é ligado aos 0,1s. A fonte alimenta uma carga RL série de 25 Ω e 20mH até aos 0,2s, passando a alimentar neste instante uma carga RC paralelo de 25 Ω e 3mF.

As correntes na fase *a* na fonte⁴ (I_{Sa}), na carga (I_{La}) e no filtro (I_{Fa}) são apresentadas nas Figuras 5.1, 5.2 e 5.3, respectivamente. No instante em que o filtro é ligado, a corrente na fonte torna-se quase sinusoidal, revelando o bom desempenho do filtro activo. Aos 0,2s, a distorção da corrente na fonte aumenta consideravelmente uma vez que a carga RC absorve uma corrente de elevada distorção harmónica. Apesar de as limitações do filtro activo simulado serem evidentes na alimentação de cargas capacitivas, a diferença entre a distorção harmónica verificada na corrente da carga e da fonte é ainda bastante clara. O princípio de funcionamento do filtro activo encontra-se visível na Tabela 5.2, onde é apresentada informação sobre os harmónicos mais significativos. Esta tabela reflecte o fenómeno esperado: cada harmónico de corrente no filtro possui a mesma amplitude que o respectivo harmónico de corrente na carga, mas em fase oposta. O THD das correntes na fonte e carga revela uma grande diminuição da poluição harmónica.

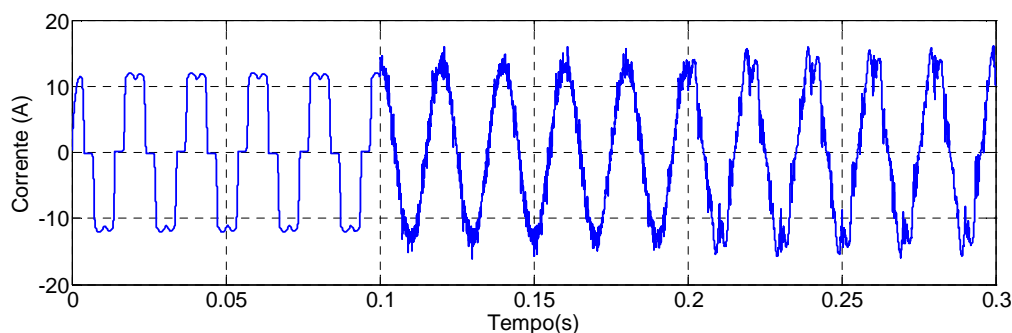


Figura 5.1 – Corrente na fase *a* da fonte (I_{Sa})

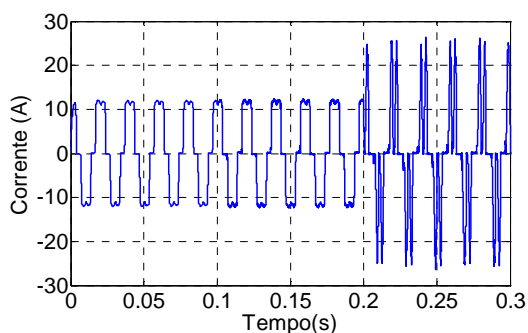


Figura 5.2 – Corrente na fase *a* da carga (I_{La})

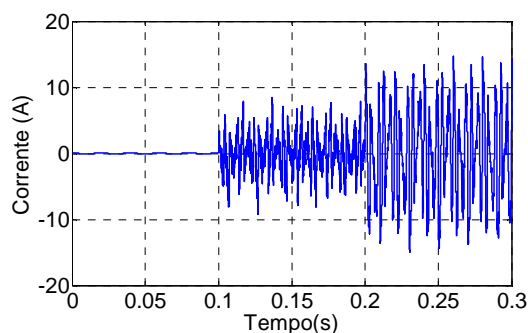


Figura 5.3 – Corrente na fase *a* do filtro (I_{Fa})

Ordem do Harmónico	Carga RL						Carga RC					
	I_{Sa}		I_{La}		I_{Fa}		I_{Sa}		I_{La}		I_{Fa}	
	$ I_{Sa} $ (A)	$\angle(I_{Sa})$	$ I_{La} $ (A)	$\angle(I_{La})$	$ I_{Fa} $ (A)	$\angle(I_{Fa})$	$ I_{Sa} $ (A)	$\angle(I_{Sa})$	$ I_{La} $ (A)	$\angle(I_{La})$	$ I_{Fa} $ (A)	$\angle(I_{Fa})$
1 (50Hz)	13,21	88,7°	12,99	85,9	0,67	158,5°	13,99	86,6°	13,45	77,9°	2,16	157,8°
5	0,29	338,3°	2,65	244,4°	2,68	58,1°	1,83	233,5°	8,75	198,4°	7,74	9,3°
7	0,20	133,7°	1,55	61,3°	1,50	234,1°	1,28	195,4°	5,47	162,9°	4,44	334,0°
11	0,26	309,0°	0,98	218,3°	1,02	23,4°	0,69	308,3°	1,30	240,9°	1,22	29,2°
THD	4,9%		26,2%		---		17,8%		78,4%		---	

Tabela 5.2 – Análise FFT dos harmónicos mais significativos

⁴ Sempre que forem referidas correntes na fonte, está a ser feita menção às correntes no secundário do transformador.

As tensões no barramento dc e aos terminais dos condensadores são ilustradas nas Figuras 5.4 e 5.5, respectivamente. Como é visível nestas ilustrações, a tensão no barramento dc encontra-se bastante próxima da sua referência, apresentando um *ripple* superior a partir dos 0.2s devido à natureza da carga capacitiva. Além disso, a tensão aos terminais dos condensadores encontra-se praticamente equilibrada, como desejado.

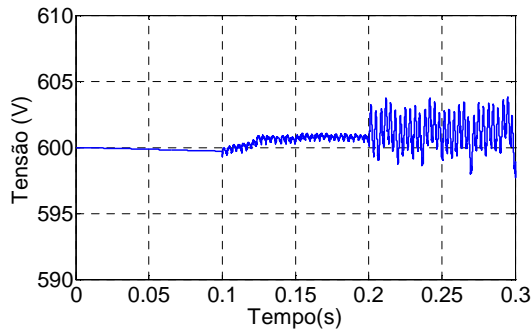


Figura 5.4 – Tensão no barramento dc

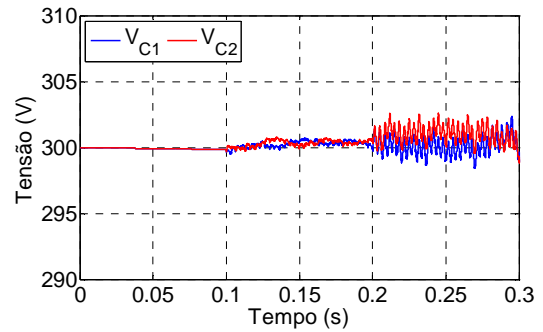


Figura 5.5 – Tensão aos terminais de C_1 e C_2

Por fim, os factores de potência e as potências na fonte, carga e filtro podem ser consultados ao pormenor nas Figuras 5.6-5.8, respectivamente. Como se pode verificar, enquanto o filtro não é ligado, a fonte fornece à carga uma quantidade significativa de potência reactiva e de distorção. Após os 0,1s, a energia reactiva requerida pela carga passa a ser gerada quase totalmente pelo filtro activo, assim como grande parte da potência de distorção. Aos 0,2s, este facto torna-se ainda mais evidente. Note-se que, apesar das flutuações de potência aparente e do factor de potência na carga, o valor destas grandezas na fonte mantém-se quase constantes, revelando um bom desempenho do filtro. Além disso, tal como era espectável, a potência activa no filtro activo é praticamente nula.

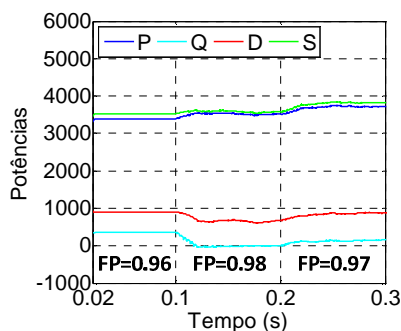


Figura 5.6 – Potências na fonte e FP

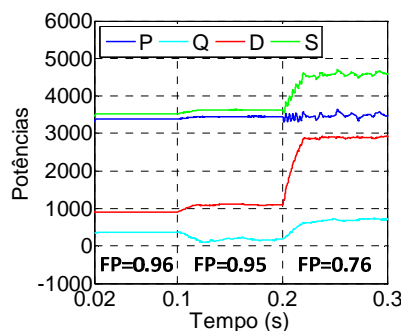


Figura 5.7 – Potências na carga e FP

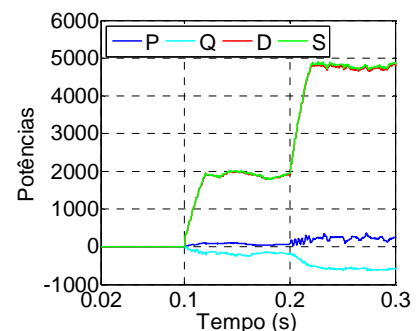


Figura 5.8 – Potências no filtro

5.2.1.2 Ocorrência e diagnóstico de avarias

Um bom sistema de diagnóstico de avarias deve ser imune a variações de carga, ou seja, devem ser evitados ao máximo todos os falsos positivos que estas variações podem causar.

Como tal, considere-se então que o filtro está ligado desde o instante inicial, o nível de carga é aumentado aos 0,1s e aos 0,2s dá-se uma falha de circuito aberto, representada por uma barra vertical negra nas simulações. Irão ser simuladas avarias num IGBT interno e num externo uma vez que influenciam de forma diferente o filtro activo. Irá ser usada uma carga do tipo RL série de 35Ω e 20mH, sendo colocada em paralelo com esta uma carga de 50Ω volvidos 0,1s.

Como se pode ver nas Figuras 5.9 e 5.10, uma avaria em S_{1a} ou S_{2a} afecta de forma visível a onda de corrente na fase a da fonte, aumentando a sua distorção. Após a falha, a onda de corrente da fase a apresenta um THD de 9,5% quando a avaria se encontra em S_{1a} e um THD de 16,2% quando esta afecta S_{2a} . Além disso, este tipo de avarias afecta directamente as correntes que circulam no ponto neutro do conversor, levando a que o desequilíbrio entre as tensões nos condensadores aumente ao longo do tempo, como se pode observar nas Figuras 5.11 e 5.12. Um ligeiro decréscimo do factor de potência foi também registado. Uma falha de circuito aberto nos restantes semicondutores afecta o sistema de forma semelhante.

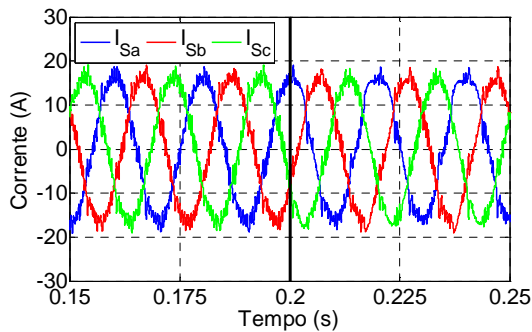


Figura 5.9 – Correntes na fonte antes e após a falha em S_{1a}

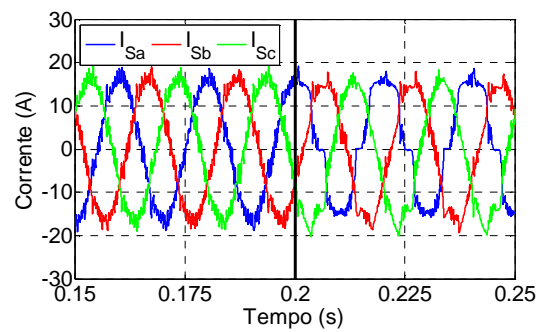


Figura 5.10 – Correntes na fonte antes e após a falha em S_{2a}

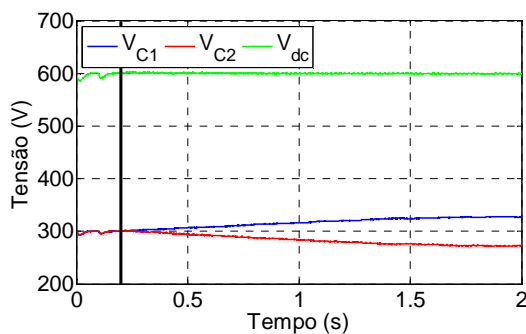


Figura 5.11 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{1a}

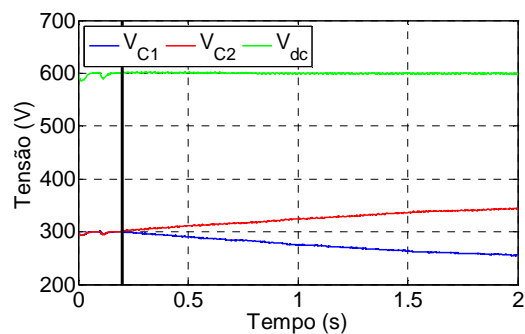


Figura 5.12 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{2a}

O IGBT em falha será diagnosticado, primeiramente, recorrendo ao método baseado em tensão. Relativamente a uma falha em S_{1a} , são ilustradas as tensões V_{Fab} e V_{Fbc} estimadas (Equações (3.1)-(3.3)), as suas referências e o estado de comutação da fase a nas Figuras 5.13 e 5.14, respectivamente. Pela análise destas figuras, é visível a correspondência entre a tensão estimada V_{Fbc} e a sua referência mesmo após a ocorrência da falha, indicando que não existe qualquer avaria nestas duas fases (b e c). Por outro lado, a partir dos 0,2s, a tensão V_{Fab} deixa de

seguir com exactidão a sua referência, sendo detectado o primeiro desvio aproximadamente aos 201ms, apontando a existência de uma falha na fase *a* uma vez que era conhecida a ausência de falhas na fase *b*. Este desvio, detectado durante um estado P na fase *a*, indica que a falha se encontra num IGBT superior nesta mesma fase. Como nos instantes seguintes não foi encontrado nenhum desvio durante a aplicação de estados O na fase *a*, conclui-se que a falha se deu em S_{1a} . Este tempo de espera desde a detecção da falha até ao surgimento de um possível erro durante um estado O foi fixado em 10ms. O diagnóstico fica então completo sensivelmente aos 211ms.

No que diz respeito a uma avaria de S_{2a} , as tensões estimadas V_{Fab} e V_{Fbc} e as respectivas referências são visíveis nas Figuras 5.15 e 5.16, respectivamente. A situação é semelhante à anterior, sendo a falha detectada aproximadamente aos 0,201s durante um estado P. No entanto, ainda antes dos 0,202s, um novo desvio entre a tensão V_{Fab} e a sua referência é detectado durante um estado O, levando à imediata conclusão de que se trata de uma avaria em S_{2a} . Desde a ocorrência da avaria à conclusão do diagnóstico decorreram menos de 2ms.

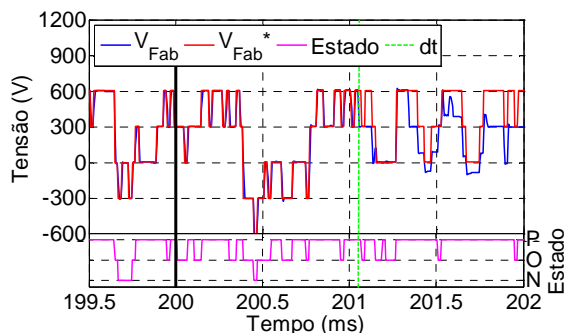


Figura 5.13 – Tensão V_{Fab} e V_{Fab}^* , estado de comutação da fase *a* e instante da detecção da falha para uma avaria em S_{1a}

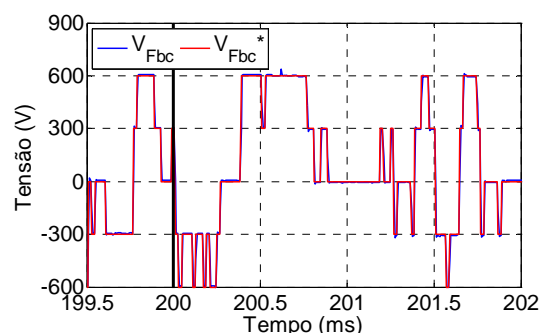


Figura 5.14 – Tensão V_{Fbc} estimada e de referência numa falha em S_{1a}

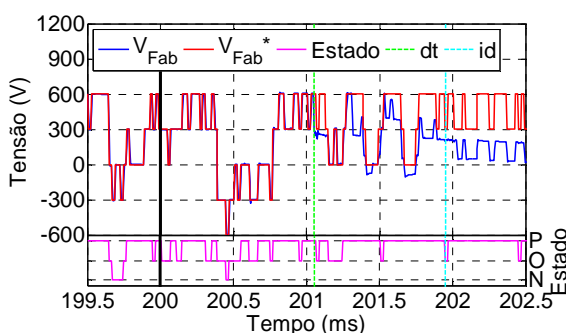


Figura 5.15 – Tensão V_{Fab} estimada e de referência, estado de comutação da fase *a* e instante da detecção e identificação da falha em S_{2a}

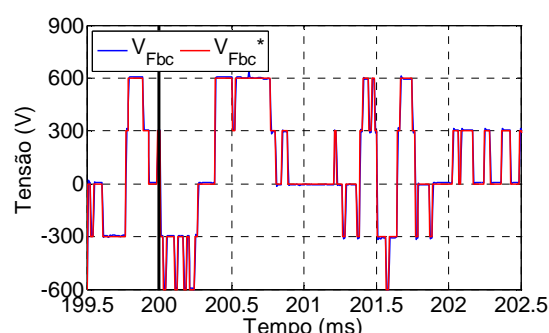


Figura 5.16 – Tensão V_{Fbc} estimada e de referência numa falha em S_{2a}

As mesmas situações de falha serão agora diagnosticadas recorrendo ao método baseado no erro dos valores médios normalizados do módulo das correntes. As variáveis de diagnóstico j_a , j_b e j_c , k_a e l_a , relativas a uma falha em S_{1a} , são apresentadas nas Figuras 5.17-5.19. Apesar da suposta imunidade à variação de carga que este método garantiria, estas variações são bastante sentidas na variável de diagnóstico responsável pela detecção de uma falha (j). No entanto, se o

limiar escolhido for adequado, é possível obter uma boa fiabilidade deste método. Este limiar, fixado em 0,08, levou à detecção da avaria na fase a no instante 0,221s. Decorridos 20ms após a falha ser detectada, são usados os valores das variáveis de diagnóstico k_a e l_a de forma a identificar o IGBT em falha. Uma vez que a variável k_a se encontra ainda com relativa proximidade da unidade, é possível concluir que a falha se encontra num IGBT externo. Além disso, como a variável l_a é positiva, é sugerida uma falha num semiconductor superior. Está assim concluído o diagnóstico da avaria em S_{1a} 41ms após a sua ocorrência.

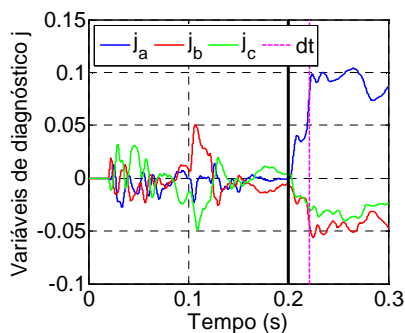


Figura 5.17 – Variáveis de diagnóstico j_a , j_b e j_c e instante da detecção da falha para uma avaria em S_{1a}

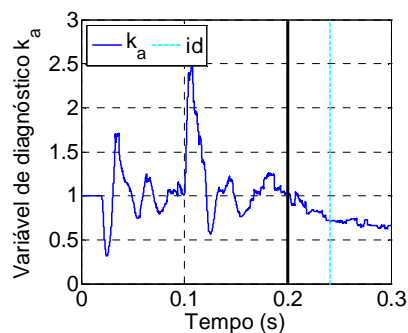


Figura 5.18 – Variável de diagnóstico k_a e instante da identificação da falha para uma avaria em S_{1a}

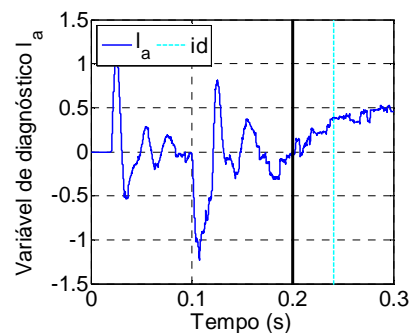


Figura 5.19 – Variável de diagnóstico l_a e instante da identificação da falha para uma avaria em S_{1a}

As mesmas variáveis de diagnóstico, para uma falha em S_{2a} , estão representadas nas Figuras 5.20 a 5.22. Devido ao facto de se tratar de uma avaria num semiconductor interno, a magnitude de j_a depois de esta ocorrer é bastante superior quando comparada ao caso anterior. É então detectada uma falha na fase a aos 0,207s. Um período eléctrico após esta detecção, são avaliados os valores de k_a e l_a a fim de identificar com precisão o semiconductor afectado. Dado que a variável k_a é bastante próxima de zero, permite concluir que a corrente que circula num dado sentido na fase a é quase nula, indicando uma avaria num IGBT interno. De modo complementar, o valor de l_a é positivo, sugerindo uma avaria num semiconductor superior. O diagnóstico da falha em S_{2a} foi então concluído 27ms após a sua ocorrência.

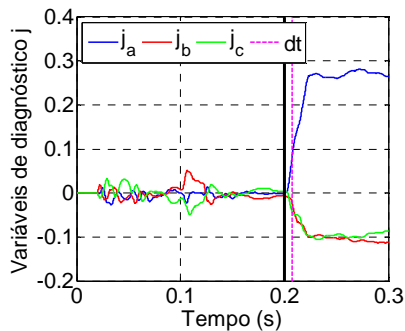


Figura 5.20 – Variáveis de diagnóstico j_a , j_b e j_c e instante da detecção da falha para uma avaria em S_{2a}

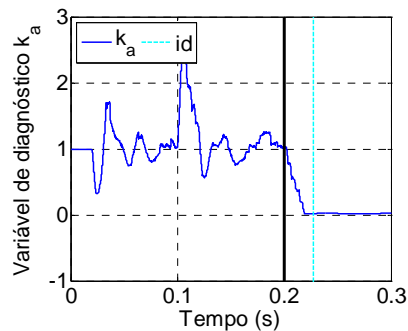


Figura 5.21 – Variável de diagnóstico k_a e instante da identificação da falha para uma avaria em S_{2a}

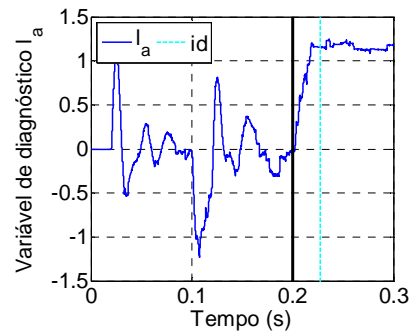


Figura 5.22 – Variável de diagnóstico l_a e instante da identificação da falha para uma avaria em S_{2a}

Se, ao invés de uma falha de circuito aberto, for considerada uma falha de curto-circuito aos 0,2s no semicondutor S_{1a} e nenhuma acção for tomada, a corrente que circulará no barramento dc possuirá valores de grande dimensão, como é ilustrado na Figura 5.23. Após este instante, a corrente continuará elevada uma vez que o sistema de controlo tenta repor a tensão no barramento. O diagnóstico pode então ser efectuado recorrendo aos dados da Figura 5.24, onde além de estarem representados os erros entre as tensões estimadas à entrada do conversor e as suas referências, está ainda apresentado o momento em que o curto-circuito é detectado e o estado de comutação aplicado na fase a . Este estado é multiplicado por um factor de 500 de modo a facilitar a sua visualização, tendo em conta a correspondência (1,0,-1) aos estados (P,O,N). Note-se que, uma vez que a tensão à entrada do conversor é estimada pelas equações (3.1)-(3.3), as quais envolvem derivação, o cálculo do seu valor no instante em que os pulsos são aplicados nos semicondutores terá um erro associado. Assim, dado que a frequência de amostragem é de 200kHz e a frequência máxima de comutação de 50kHz, de quatro em quatro amostras poderá existir um erro no cálculo da derivada e , por consequência, nos erros de tensão.

Dadas estas circunstâncias, na Figura 5.24 os erros de tensão até à ocorrência da falha aos 0,2s são nulos, tal como seria espectável. Apesar de o curto-circuito em S_{1a} surgir aos 0,2s, este não é detectado imediatamente nesse instante já que na fase a está aplicado o estado de comutação P , o que apenas levaria à descarga abrupta de um condensador se a avaria afectasse S_{3a} . No entanto, ao ser activado o estado O nesta fase surge um curto-circuito aos terminais de C_1 , provocando o disparo do detector deste tipo de falhas. Neste instante, são analisados os erros de tensões de forma a identificar com precisão o IGBT em falha. Examinando a Tabela 3.3 e os dados da Figura 5.24, é possível concluir que, uma vez que o erro mais reduzido em módulo é e_{bc} e o curto-circuito se deu durante a aplicação do estado O na fase a , então a avaria estará em S_{1a} ou S_{4a} . Além disso, como $e_{ab} < 0$, então o semicondutor em falha resume-se a S_{1a} . O diagnóstico do curto-circuito fica então completo em duas amostras, ou seja, $10\mu s$.

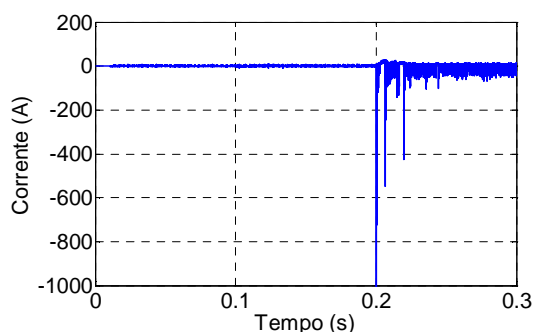


Figura 5.23 – Corrente que atravessa o condensador afectado calculada a partir da equação (3.6)

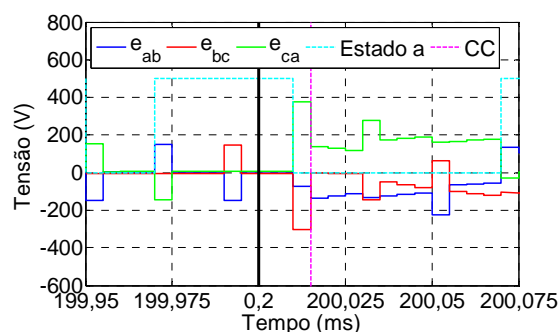


Figura 5.24 – Variáveis de diagnóstico e momento da detecção do curto-circuito

5.2.1.3 Tolerância a falhas

A tolerância a falhas de circuitos abertos foi testada durante a alimentação de uma carga RL série (25Ω e 20mH), estando o filtro activo ligado desde o início da simulação. Uma falha de circuito aberto em S_{1a} ocorre aos $0,2\text{s}$ e é diagnosticada aproximadamente aos $0,21\text{s}$, activando nesse mesmo instante o sistema de tolerância a falhas.

O perfil de corrente na fase a da fonte ao longo do processo de transição é representado na Figura 5.25. Até aos $0,2\text{s}$, esta onda de corrente apresenta a forma já analisada anteriormente. Neste instante, a falha irá provocar um aumento de distorção na forma de onda e aos $0,21\text{s}$ a amplitude da corrente sofre também uma ascensão significativa. Este aumento de corrente não é imposto pela carga que o sistema alimenta, mas sim pelo filtro activo que utiliza este excesso de energia de modo a carregar os condensadores, absorvendo potência activa. Aproximadamente aos $0,8\text{s}$, a amplitude da corrente volta ao valor inicial uma vez que a tensão no barramento dc atingiu o nível pretendido. O processo de transição está então concluído, passando o conversor a operar apenas no hexágono interior do diagrama de estados (Figura 4.1 a)). A corrente neste regime é exibida em pormenor na Figura 5.26. A forma de onda apresentada é praticamente sinusoidal, contendo um THD de apenas $5,8\%$, e o factor de potência na fonte é de aproximadamente $0,978$, revelando um bom desempenho do filtro activo mesmo em regime de tolerância. O comportamento das correntes nas restantes fases é semelhante ao da fase a .

A Figura 5.27 ilustra o aumento de tensão que é imposto pelo regime de tolerância no barramento dc. No momento em que a falha é detectada, a tensão V_{dc} segue a sua referência de modo a duplicar o seu valor inicial. Esta referência estava programada inicialmente para duplicar a tensão V_{dc} em $0,5\text{s}$, no entanto, como se observa na referida figura, esta rampa de referência estabiliza em certos momentos, levando cerca de $0,6\text{s}$ a cumprir o seu objectivo. Este facto ocorreu uma vez que a potência nominal do conversor tinha sido atingida, sendo necessário limitar um pouco a corrente absorvida por este. Nesta figura são ainda perceptíveis as tensões individuais aos terminais de cada um dos condensadores, revelando um bom equilíbrio entre si antes, durante e depois da transição.

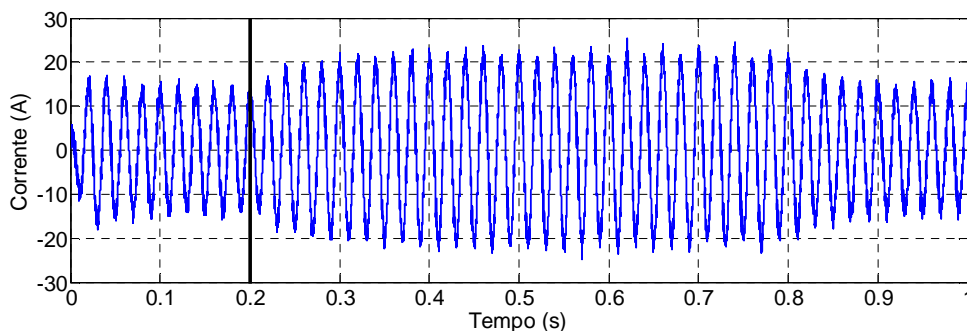


Figura 5.25 – Corrente na fase a da fonte (I_{Sa}) quando um circuito aberto ocorre em S_{1a} e o regime de tolerância é activado

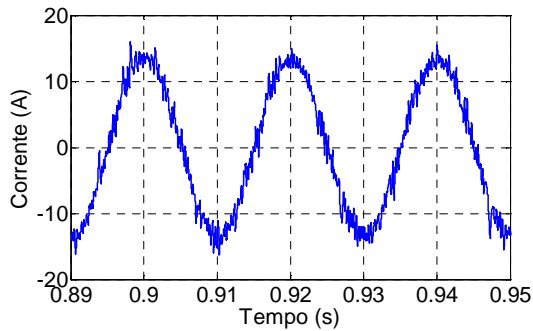


Figura 5.26 – Corrente na fase a da fonte em regime de tolerância durante uma falha de circuito aberto em S_{1a}

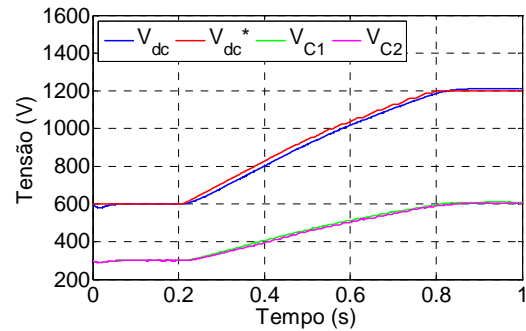


Figura 5.27 – Progresso da tensão no barramento dc e aos terminais de cada condensador

A tolerância a falhas de curto-circuitos foi efectuada nas mesmas condições, dando-se agora uma avaria deste tipo em S_{1a} aos 0,2s. A falha é detectada $10\mu\text{s}$ após a sua ocorrência, sendo activado o método de tolerância no período de comutação seguinte, ou seja, $20\mu\text{s}$ após o momento em que se deu a avaria.

Na Figura 5.28 encontra-se visível o perfil da corrente na fase a da fonte, sendo semelhante ao apresentado anteriormente para uma transição causada por um circuito aberto. No entanto, nos primeiros instantes após a detecção da avaria, a amplitude da onda de corrente encontra-se especialmente elevada uma vez que a referência da tensão dc é consideravelmente superior ao valor real, que devido ao curto-circuito baixou abruptamente. A corrente nesta fase, após o momento de transição, pode ser vista em pormenor na Figura 5.29, apresentando um THD de apenas 5,8% e um factor de potência de aproximadamente 0,978.

Na Figura 5.30 está representada a corrente no condensador C_1 , possuindo um valor bastante elevado no momento em que ocorre o curto-circuito. Face a uma implementação real, este pico de corrente não seria tão elevado devido à existência de indutâncias parasitas nos condensadores e IGBTs. De qualquer modo, esta corrente de defeito atingiria sempre um valor anormal, sendo igualmente detectada pelo sistema de diagnóstico. Neste caso em particular, esta foi detectada $10\mu\text{s}$ após a ocorrência da falha, tendo uma duração de $20\mu\text{s}$ devido à rápida actuação do sistema de tolerância. No entanto, o referido pico súbito de corrente provoca um impacto significativo na tensão do condensador afectado (C_1) e, por consequência, na tensão total do barramento dc, como pode ser observado na Figura 5.31. Apesar de a tensão V_{dc} seguir a sua referência com alguma precisão, é notório o desequilíbrio do nível de tensão entre os condensadores devido à parcial descarga de C_1 . Uma vez que este equilíbrio não é controlado, este só será restabelecido graças à estratégia de modulação utilizada. Embora a anulação deste erro decorra com alguma lentidão, esta convergirá para zero ao longo do tempo.

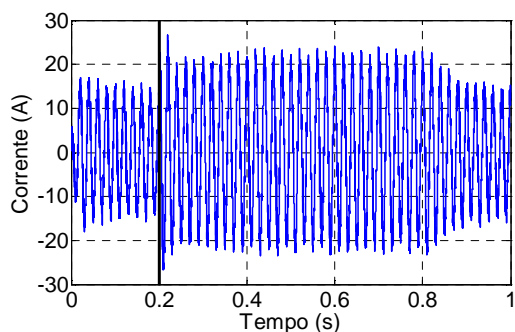


Figura 5.28 - Corrente na fase a da fonte (I_{sa}) quando ocorre um curto-circuito em S_{1a} e o regime de tolerância é ativado

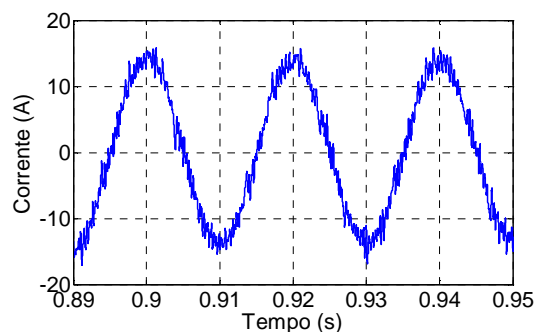


Figura 5.29 - Corrente na fase a da fonte em regime de tolerância durante uma falha de curto-circuito em S_{1a}

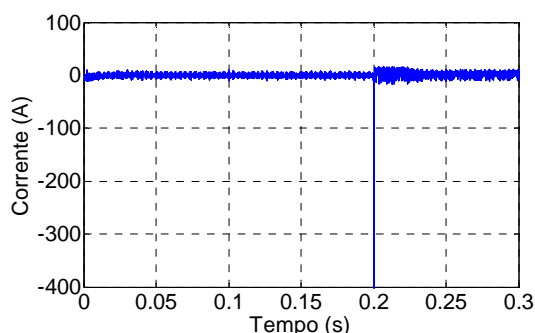


Figura 5.30 - Corrente no condensador C_1 , dando-se a falha de curto-circuito em S_{1a} aos 0,2s

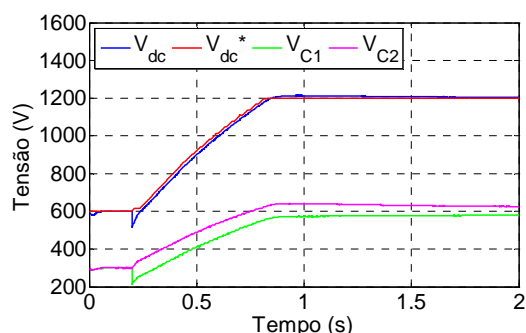


Figura 5.31 - Progresso da tensão no barramento dc e aos terminais de cada condensador

5.2.2 Filtro activo de potência de 4 fios

Uma vez que o neutro se encontra disponível, torna-se necessário prever o comportamento do filtro para diferentes cargas monofásicas alimentadas em simultâneo. De modo a testar o desempenho do filtro ao limite, irão ser consideradas duas cargas de natureza distinta e ainda uma carga alimentada por corrente assimétrica. Atendendo à Figura 2.2, ZL1 é formado por uma carga RL série de 10Ω e 50mH , ZL2 por uma carga RC paralelo de 80Ω e 1mF e ZL3 por uma carga R de 30Ω . Quanto à carga alimentada pela fase c , a ponte de díodos é substituída por apenas um diodo de modo a ser obtido um rectificador de meia onda, formando uma simples carga assimétrica.

5.2.2.1 Funcionamento normal

Considere-se agora o funcionamento normal do filtro activo de 4 fios, o qual estabelece ligação com a rede aos $0,1\text{s}$. A carga, já apresentada anteriormente, permanece constante ao longo da simulação. As correntes na fonte são apresentadas na Figura 5.32. Aos $0,1\text{s}$, no momento em que o filtro é ligado, é facilmente visível a alteração das formas de ondas, as quais

tomam uma forma mais aproximada a uma sinusóide, como seria previsto. A corrente na fase *c* apresenta ainda uma distorção considerável uma vez que é nesta fase que se encontra a carga RC, a qual é responsável por uma maior poluição. Além disso, apesar do grande desequilíbrio existente nas correntes de carga, as correntes na fonte revelam um grande equilíbrio entre si e apenas uma ligeira assimetria. Este equilíbrio revela-se na corrente de neutro na fonte, a qual idealmente seria nula. O valor eficaz desta corrente encontra-se expresso na Figura 5.33, onde é manifesta a sua redução por acção do filtro activo.

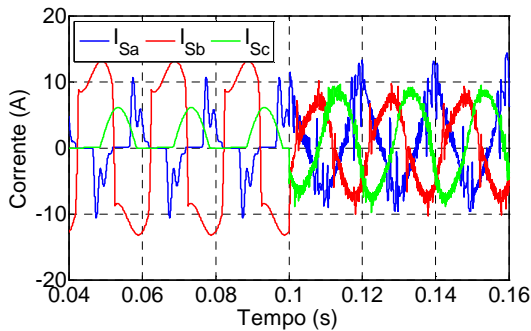


Figura 5.32 – Correntes de fase na fonte antes e após a ligação do filtro activo de 4 fios aos 0,1s

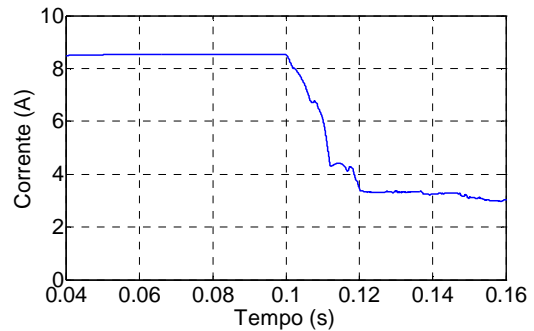


Figura 5.33 – Valor eficaz da corrente de neutro na fonte antes e após a ligação do filtro aos 0,1s

Nas Figuras 5.34 e 5.35 estão presentes as tensões existentes no barramento dc. Tal como previsto, os seus valores mantêm-se constantes e equilibrados ao longo da operação do filtro.

Atendendo à Tabela 5.3, é notória a contribuição do filtro activo para a qualidade de energia do sistema. Além da franca melhoria do factor de potência, o filtro revela um desempenho particularmente positivo na redução da poluição causada pela carga capacitiva.

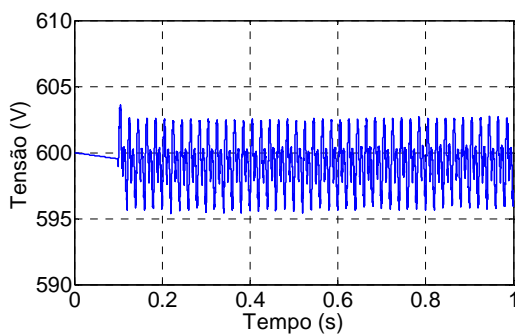


Figura 5.34 – Tensão no barramento dc (V_{dc})

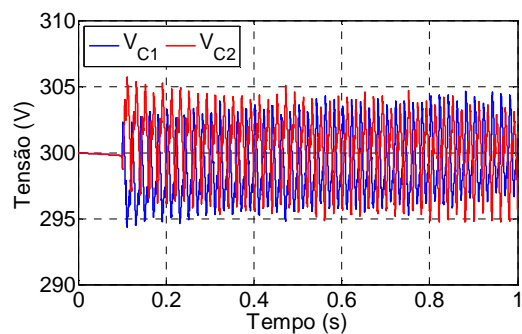


Figura 5.35 - Tensão aos terminais de C_1 e C_2

	THD I_{Sa}	THD I_{Sb}	THD I_{Sc}	S (VA)	D (VA)	FP
Fonte	23,2%	17,8%	9,1%	2230	675	0,95
Carga	103,4%	36,2%	43,8%	2550	1525	0,78

Tabela 5.3 – Comparação entre algumas grandezas presentes na fonte e na carga

5.2.2.2 Ocorrência e diagnóstico de avarias

O filtro encontra-se ligado desde o instante inicial, estando alimentadas as cargas anunciadas anteriormente, com excepção da resistência presente na fase α , a qual apresenta o dobro do valor anterior, ou seja, 120Ω . Aos 0,1s, a carga nesta mesma fase sofre um aumento devido à introdução de uma resistência de 120Ω em paralelo com a já existente. Instantes depois, aos 0,2s, uma falha de circuito aberto ocorre num dos IGBTs. Irá ser, de igual modo, provocada uma falha num semiconductor interno e num externo.

Considere-se então uma falha de circuito aberto em S_{4a} e S_{3a} . O efeito destas avarias é manifesto nas Figuras 5.36 e 5.37, as quais representam as correntes na fonte em ambos os casos. Uma vez mais, a falha no semiconductor interno provoca um efeito negativo mais acentuado. Além das correntes de fase, também a corrente de neutro é afectada, sofrendo um aumento ainda considerável (Tabela 5.4). No entanto, ao contrário do filtro de 3 fios já analisado, a ocorrência de uma falha não contribui para o desequilíbrio da tensão no ponto neutro do conversor dado que esta é directamente controlada. Este equilíbrio é comprovado pelas Figuras 5.38 e 5.39.

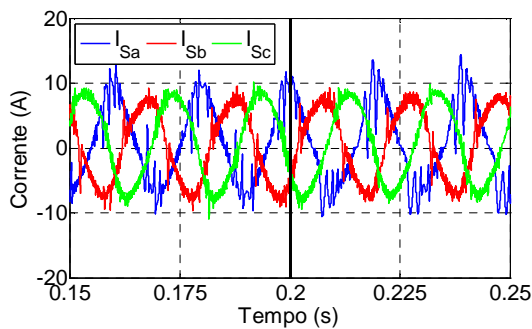


Figura 5.36 – Correntes na fonte antes e após a falha em S_{4a}

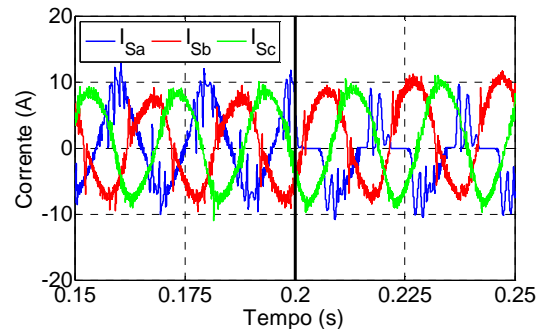


Figura 5.37 – Correntes na fonte antes e após a falha em S_{3a}

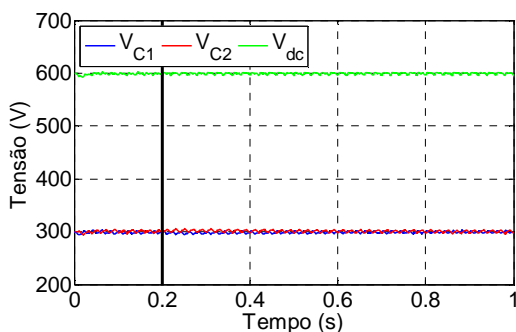


Figura 5.38 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{4a}

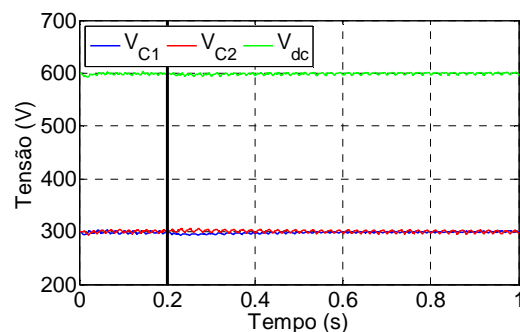


Figura 5.39 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{3a}

Apesar de as tensões no barramento dc serem pouco afectadas pela ocorrência de uma falha, esta não deverá ser negligenciada. O aumento da distorção harmónica na corrente da fonte e do valor eficaz da corrente de neutro, assim como a degradação do factor de potência

justificam a tomada de uma acção no sentido de corrigir a avaria. Estes parâmetros, que permitem efectuar uma comparação entre o funcionamento normal e de avaria do sistema, estão patentes na Tabela 5.4.

	THD I_{Sa}	THD I_{Sb}	THD I_{Sc}	$I_{Sn\ rms}$ (A)	FP
Func. Normal	23,2%	17,8%	9,1%	3,1	0,95
Avaria S_{4a}	36,0%	20,2%	9,7%	3,8	0,94
Avaria S_{3a}	61,5%	18,6%	9,4%	5,0	0,905

Tabela 5.4 – Comparação entre a condição de funcionamento normal e de avaria no ponto de vista da fonte

De modo a diagnosticar a falha ocorrida, será utilizado o método das correntes de referência. Tal como referido no Capítulo 3, este método baseia-se nas variáveis de diagnóstico d_a , d_b e d_c e d_{yI} ou d_{yS} . A evolução temporal destas variáveis está representada nas Figuras 5.40-5.43. Além das variáveis de diagnóstico, está também presente nestas figuras o momento em que foi detectada a avaria e o instante em que se dá a identificação do IGBT em falha. Para ambas as falhas, é notório o destaque da variável de diagnóstico d_a em relação às restantes variáveis, indicando uma falha na fase a (Figuras 5.40 e 5.41). Além disso, o valor de d_a positivo indica uma falha num semiconductor inferior. Note-se que a alteração do nível de carga que se deu na fase a aos 0,1s provocou uma variação praticamente imperceptível nas variáveis de diagnóstico. Uma vez que a falha foi detectada num IGBT inferior da fase a , terá de ser analisada a variável d_{aI} de modo a concluir se a avaria ocorreu em S_{4a} ou S_{3a} . Recorrendo à Figura 5.42, é visível um decréscimo de d_{aI} , mas o seu valor é ainda claramente superior a zero, sugerindo uma falha em S_{4a} . Já no caso de uma falha em S_{3a} , o valor de d_{aI} é quase nulo, como demonstra a Figura 5.43.

Esta última figura elucida com clareza a necessidade do atraso de um período eléctrico (0,02s) entre a detecção da avaria e a identificação do IGBT em falha. Se estes acontecimentos fossem simultâneos, iriam ser considerados valores de d_{aI} próximos da unidade, indicando uma falha de S_{4a} e não de S_{3a} . A falha de S_{4a} foi diagnosticada em 38ms e a avaria de S_{3a} em 23ms.

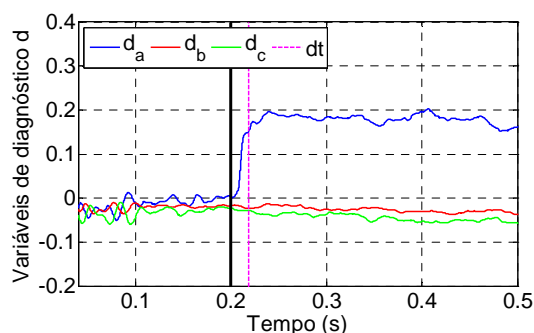


Figura 5.40 – Variáveis de diagnóstico d_a , d_b e d_c e instante da detecção da falha para uma avaria em S_{4a}

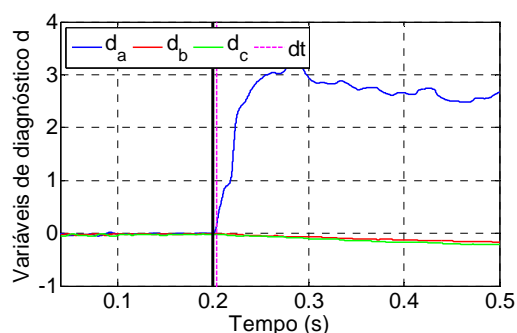


Figura 5.41 – Variáveis de diagnóstico d_a , d_b e d_c e instante da detecção da falha para uma avaria em S_{3a}

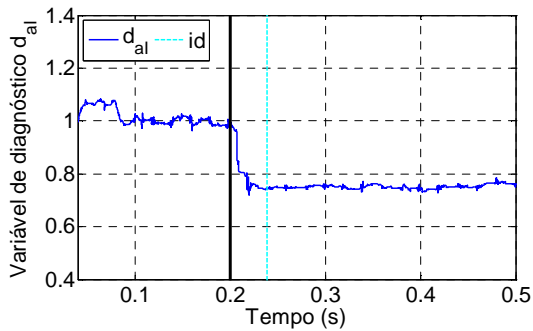


Figura 5.42 – Variável de diagnóstico d_{al} e instante da identificação da falha para uma avaria em S_{4a}

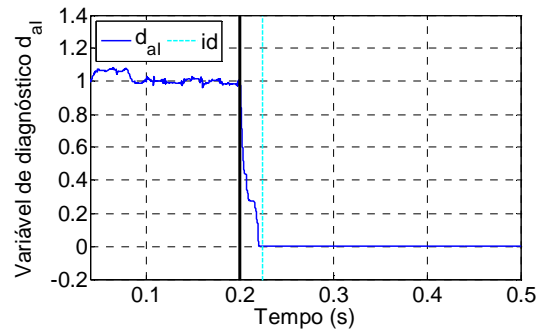


Figura 5.43 – Variável de diagnóstico d_{al} e instante da identificação da falha para uma avaria em S_{3a}

5.2.2.3 Tolerância a falhas

Como já foi referido anteriormente, o método de tolerância a falhas de circuito aberto e curto-circuito baseia-se no mesmo princípio, ou seja, na substituição do braço do conversor em avaria pelo braço redundante. Deste modo, não se considerou necessário apresentar resultados de simulação para ambos os casos, analisando-se apenas a tolerância a uma falha de circuito aberto.

No seguimento da simulação computacional anterior, considere-se novamente uma falha de circuito aberto em S_{3a} aos 0,2s, encontrando-se o diagnóstico visível nas Figuras 5.41 e 5.43. A falha é identificada aos 0,223s, sendo activado o regime de tolerância nesse mesmo instante. As correntes de fase na fonte estão representadas na Figura 5.44. Enquanto a falha não é diagnosticada, é visível um aumento de distorção na corrente da fase a , sendo corrigida instantes depois ao ser activado o regime de tolerância. A corrente eficaz no neutro da fonte, observável na Figura 5.45, volta também para o seu valor inicial após a entrada em funcionamento do braço redundante.

A aplicação desta estratégia de tolerância é bastante mais rápida que a de 3 fios, não sendo necessário um processo de transição a fim de elevar a tensão no barramento dc. No entanto, trata-se de uma metodologia bastante mais dispendiosa.

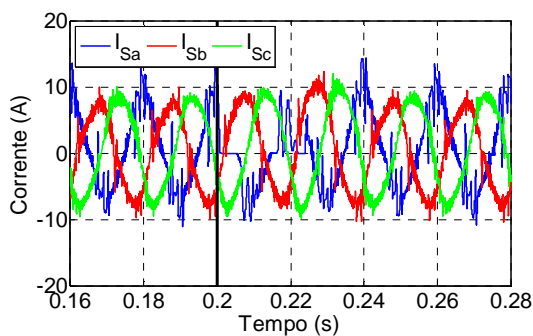


Figura 5.44 – Correntes de fase na fonte quando um circuito aberto ocorre em S_{3a} e o sistema de tolerância é activado

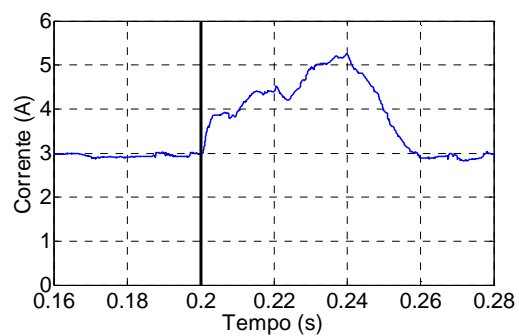


Figura 5.45 – Corrente eficaz no neutro da fonte quando um circuito aberto ocorre em S_{3a} e o sistema de tolerância é activado

5.3 Validação Experimental

A validação experimental, realizada em laboratório, teve como base a montagem esquematizada na Figura 5.46, semelhante ao sistema descrito no Capítulo 2. A implementação prática deste sistema apenas se tornou possível devido ao desenvolvimento de um conjunto de equipamentos, onde se destaca a construção de módulos de sensores de tensão e corrente e do conversor de potência (Apêndice C).

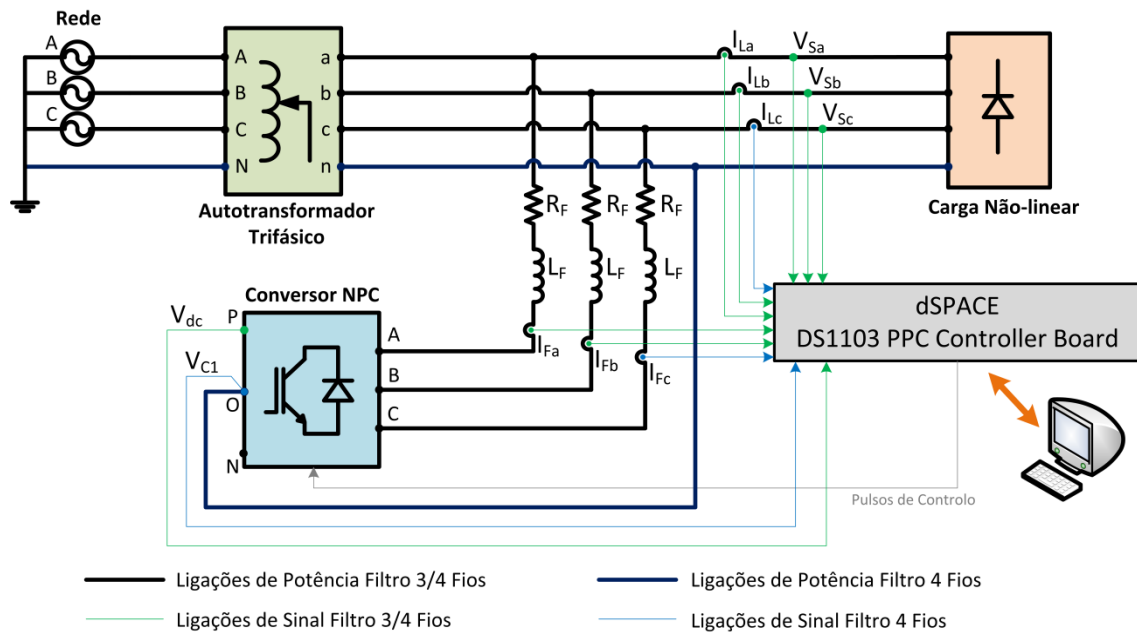


Figura 5.46 – Esquema do sistema implementado experimentalmente

Os sinais de tensão e corrente adquiridos são enviados para a plataforma de controle e aquisição dSPACE. Esta plataforma permite receber sinais de entrada, processar esses dados e enviar sinais de saída em concordância. Deste modo, o controle desenvolvido em Matlab/Simulink[®] é enviado para esta plataforma, a qual recebe os sinais dos vários sensores e gera os 12 pulsos de controle dos IGBTs. Além disso, é utilizado o software Control Desk que consiste numa *interface* entre o utilizador e o sistema a controlar. Este software possibilita a visualização das variáveis adquiridas, o ajuste de parâmetros de controle e ainda a introdução de avarias no conversor em tempo real. O período de amostragem foi fixado em 40 μ s, ou seja, 25kHz. A descrição do material laboratorial utilizado está presente no Apêndice C.

A validação experimental foi efectuada em condições semelhantes às de simulação computacional. No entanto, no sentido de proteger o material utilizado, os testes foram realizados em regimes de tensão e corrente mais reduzidos. Além disso, o método de diagnóstico de curto-circuitos não pôde ser testado uma vez que a frequência de comutação máxima usada (25kHz) não é suficiente para activar o regime de tolerância num tempo inferior a 10 μ s, danificando o material. Relativamente às estratégias de tolerância, apenas a desenvolvida para o

filtro activo de 3 fios será testada devido a limitações do material laboratorial, não sendo possível controlar um quarto braço. A indisponibilidade de indutâncias de *choke* de valor apropriado levou à utilização de indutâncias de apenas 2,5mH.

Salvo uma excepção, posteriormente referida, durante os ensaios práticos não foi usado qualquer limitador da frequência de comutação dos IGBTs, podendo estes comutar até 25kHz. A frequência de funcionamento dos moduladores SVPWM implementados foi fixada em 5kHz.

No Apêndice D podem ser encontrados os resultados relativos ao efeito de uma falha na corrente da fase *a* no conversor de potência.

5.3.1 Filtro activo de potência de 3 fios

Durante os testes foi utilizada uma carga resistiva de 27Ω e uma indutância de 20mH, alimentada por um rectificador trifásico a díodos.

5.3.1.1 Funcionamento normal

O sistema foi alimentado por tensões trifásicas praticamente equilibradas, sendo ajustadas no autotransformador de modo a ser obtido à saída um valor eficaz de aproximadamente 45V (compostos). A tensão no barramento dc foi fixada em 80V.

As correntes na fonte podem ser visualizadas nas Figura 5.47, as quais apresentam uma forma quase sinusoidal. A redução da poluição harmónica é evidente quando estas formas de onda são comparadas com as das correntes na carga, presentes na Figura 5.48. As tensões no barramento dc e aos terminais dos condensadores, observáveis nas Figuras 5.49 e 5.50, mantêm-se estáveis ao longo do tempo e com um *ripple* reduzido, tal como pretendido. O ligeiro desequilíbrio nas tensões dos condensadores é explicado pelas diferenças físicas existentes entre ambos, os quais não apresentam exactamente a mesma capacidade. Na Tabela 5.5 são comparados alguns parâmetros que caracterizam as condições de funcionamento na fonte e na carga, onde é visível a acção do filtro activo.

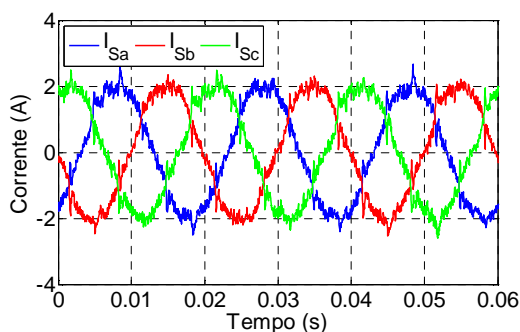


Figura 5.47 – Correntes na fonte

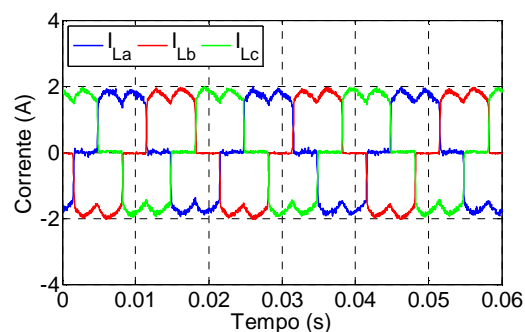


Figura 5.48 – Correntes na carga

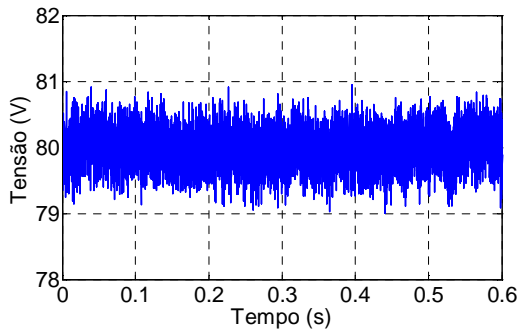


Figura 5.49 – Tensão no barramento dc

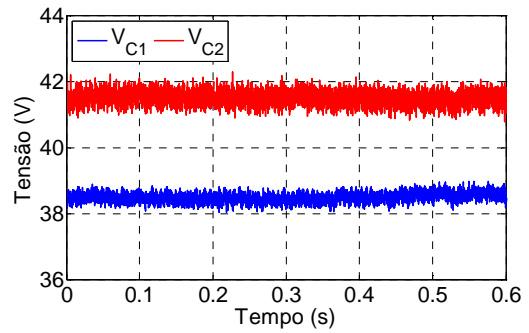


Figura 5.50 – Tensão aos terminais dos condensadores

	THD fase a	THD fase b	THD fase c	S (VA)	D (VA)	FP
Fonte	8,2%	9,1%	8,8%	111	13	0,992
Carga	28,6%	29,7%	30,2%	112	32	0,955

Tabela 5.5 – Parâmetros que caracterizam as condições de funcionamento na fonte e na carga

5.3.1.2 Ocorrência e diagnóstico de avarias

Mantendo as condições de funcionamento anteriores, considere-se a ocorrência de uma falha de circuito aberto em S_{1a} aos 0,645s e em S_{2a} aos 0,762s. As consequências desta falha encontram-se resumidas na Tabela 5.5. As correntes na fonte, em ambos os casos, são apresentadas nas Figuras 5.51 e 5.52, onde é visível um aumento da distorção harmónica após o momento em que se dá a falha, principalmente na corrente da fase afectada. A influência destas falhas nas tensões do barramento dc é observável nas Figuras 5.53 e 5.54.

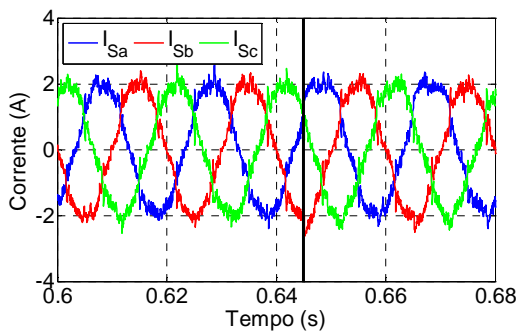


Figura 5.51 – Correntes na fonte antes e após a falha em S_{1a}

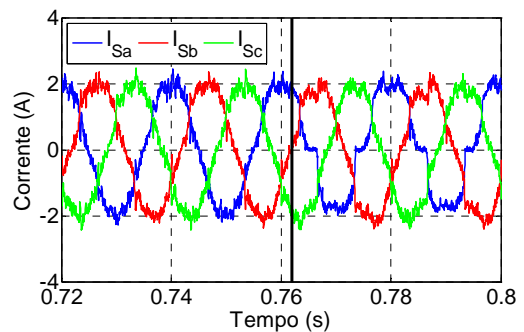


Figura 5.52 – Correntes na fonte antes e após a falha em S_{2a}

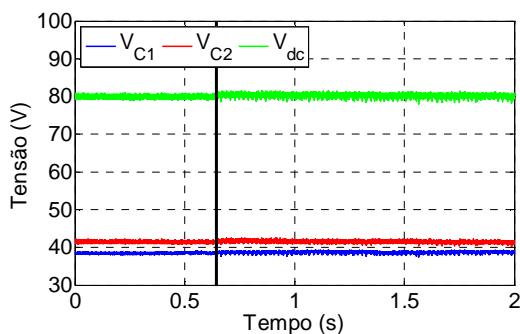


Figura 5.53 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{1a}

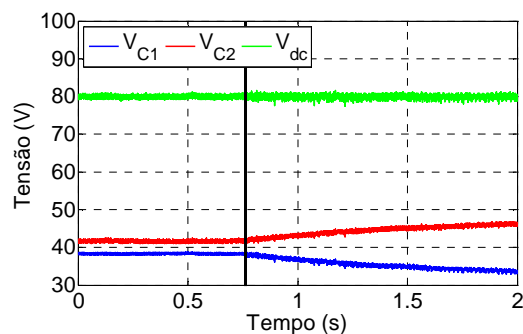


Figura 5.54 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S_{2a}

	THD I_{Sa}	THD I_{Sb}	THD I_{Sc}	S (VA)	D (VA)	FP
Func. Normal	8,2%	9,1%	8,8%	111	13	0,992
Avaria S_{1a}	12,2%	11,0%	10,1%	111	15	0,989
Avaria S_{2a}	18,0%	13,9%	10,3%	112	19	0,982

Tabela 5.6 – Comparação entre a condição de funcionamento normal e de avaria no ponto de vista da fonte

No caso de uma avaria em S_{1a} , o aumento do desequilíbrio no ponto neutro é praticamente imperceptível, havendo apenas um incremento do *ripple* nestas tensões. Por outro lado, o aumento deste desequilíbrio por acção de uma falha em S_{2a} é notório.

Recorrendo às estratégias de diagnóstico desenvolvidas, irá ser identificado, para ambos os casos, o IGBT onde se deu a falha. Iniciando a análise pelo método baseado no erro dos valores médios normalizados do módulo das correntes, podem ser visualizadas as variáveis de diagnóstico j_a, j_b e j_c, k_a e l_a relativas a uma falha em S_{1a} nas Figuras 5.55-5.57. Por outro lado, as mesmas variáveis para uma falha em S_{2a} são observáveis nas Figuras 5.58-5.60. Em ambos os casos, num dado instante, a variável j_a ultrapassa o limiar definido para a detecção de uma falha, indicando uma avaria na fase *a* do conversor. Já a variável l_a , positiva nos dois casos no momento da identificação da falha, sugere uma falha num semiconductor superior. Por fim, a variável k_a permite diferenciar uma avaria entre S_{1a} e S_{2a} , sendo praticamente nula durante a falha do IGBT interno. A falha em S_{1a} foi identificada em 31ms e a avaria em S_{2a} em 28ms.

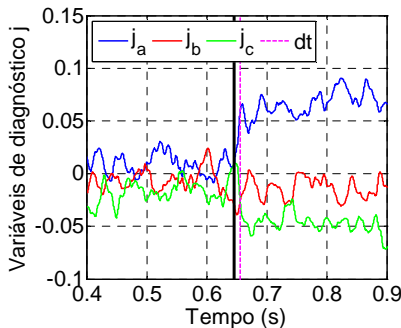


Figura 5.55 – Variáveis de diagnóstico j_a, j_b e j_c e instante da detecção da falha para uma avaria em S_{1a}

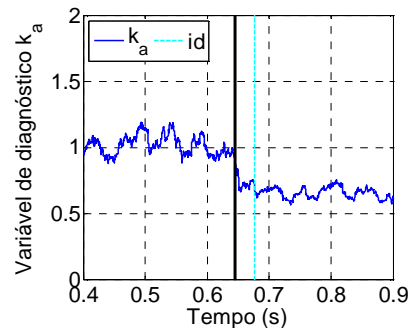


Figura 5.56 – Variável de diagnóstico k_a e instante da identificação da falha para uma avaria em S_{1a}

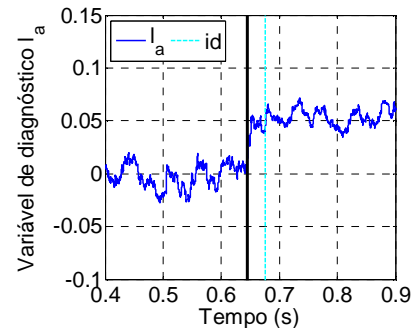


Figura 5.57 – Variável de diagnóstico l_a e instante da identificação da falha para uma avaria em S_{1a}

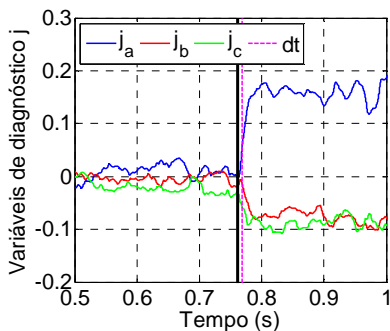


Figura 5.58 – Variáveis de diagnóstico j_a, j_b e j_c e instante da detecção da falha para uma avaria em S_{2a}

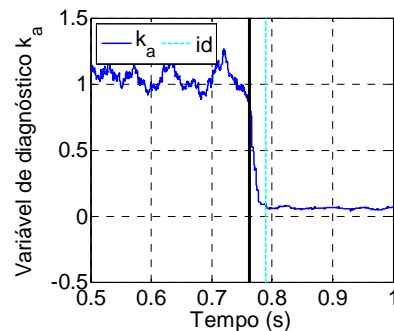


Figura 5.59 – Variável de diagnóstico k_a e instante da identificação da falha para uma avaria em S_{2a}

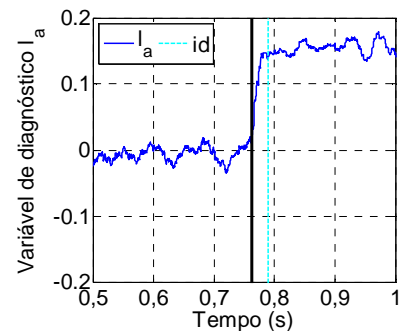


Figura 5.60 – Variável de diagnóstico l_a e instante da identificação da falha para uma avaria em S_{2a}

Como já foi referido no Capítulo 3, o método de diagnóstico baseado em tensões requer que a frequência máxima de comutação dos IGBTs seja, no mínimo, metade da frequência de amostragem. Uma vez que ambas as frequências são de 25kHz, esta estratégia não pode ser aplicada. De modo a validar experimentalmente este método, foi necessário reduzir para metade a frequência máxima de comutação dos semicondutores, mantendo a frequência de amostragem. Deste modo, os ensaios laboratoriais foram repetidos tendo em conta esta limitação, mantendo-se constante todas as restantes características do sistema. As falhas em S_{1a} e S_{2a} foram provocadas aos 0,585s e aos 0,7355s, respectivamente. As Figuras 5.61 e 5.62 representam a tensão V_{Fab} , a respectiva referência e o estado de comutação da fase a . Em ambos os casos, é registado um desvio entre estas duas tensões durante a aplicação do estado P na fase a , indicando uma falha em S_{1a} ou S_{2a} . No entanto, quando a avaria se dá em S_{1a} , não é detectado nenhum erro durante os estados O nos seguintes 0,01s, sugerindo de facto uma falha em S_{1a} . No outro caso, um erro durante um estado O pouco depois dos 738ms permite concluir de imediato que se trata de uma falha em S_{2a} . Deste modo, a avaria em S_{1a} é diagnosticada em aproximadamente 10,3ms e a falha em S_{2a} em 2,6ms.

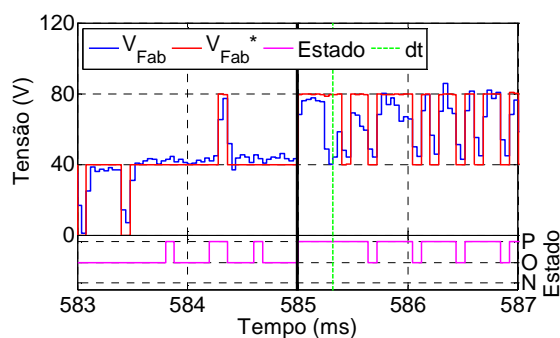


Figura 5.61 – Tensão V_{Fab} estimada e de referência, estado de comutação da fase a e instante da detecção da falha em S_{1a}

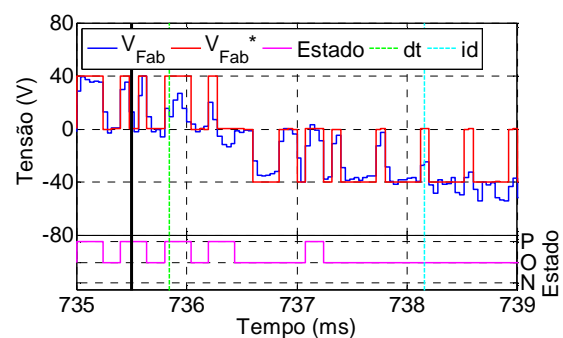


Figura 5.62 - Tensão V_{Fab} e V_{Fab}^* , estado de comutação da fase a e instante da detecção e identificação da falha em S_{2a}

5.3.1.3 Tolerância a falhas

O regime de tolerância, efectuado a partir da ligação da fase a ao neutro do conversor, foi realizado tendo em conta a mesma tensão composta na fonte (45V). Deste modo, a tensão no barramento dc foi duplicada, atingindo os 160V necessários. As correntes que circulam na fonte são visíveis na Figura 5.63, apresentando um THD próximo de 13%. As tensões no barramento dc e aos terminais de cada condensador estão presentes na Figura 5.64, revelando um equilíbrio do ponto neutro aceitável. Relativamente ao FP, este registou uma ligeira quebra até aos 0,985.

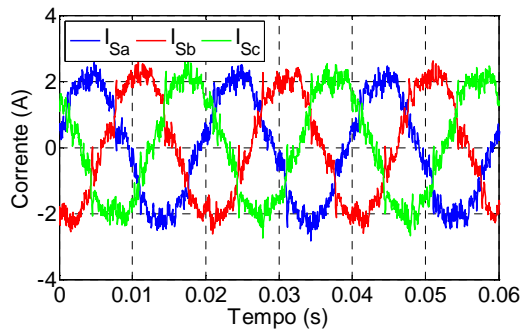


Figura 5.63 – Correntes na fonte em regime de tolerância

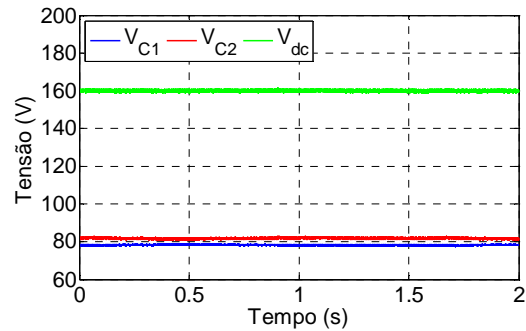


Figura 5.64 – Tensão V_{dc} e aos terminais dos condensadores

5.3.2 Filtro activo de potência de 4 fios

Durante os testes foram utilizadas simultaneamente as seguintes 3 cargas monofásicas:

- Fase *a*: Carga RL série de 21Ω e 30mH alimentada por um retificador a díodos;
- Fase *b*: Carga RL série de 30Ω e 40mH alimentada por um retificador a díodos;
- Fase *c*: Carga R de 27Ω alimentada por uma ponte de meia onda.

5.3.2.1 Funcionamento normal

A tensão simples à saída do autotransformador é ajustada para 26V e a tensão no barramento dc fixada nos 80V . No entanto, durante os ensaios laboratoriais revelou-se necessário usar uma indutância de $2,5\text{mH}$ entre a ligação de neutro do autotransformador e o ponto médio do conversor de modo a limitar as grandes correntes que circulavam entre estes dois pontos.

As correntes de fase que circulam na fonte encontram-se na Figura 5.65, contendo ainda uma distorção assinalável. O grande ruído que apresentam deve-se, em parte, à absorção de correntes de reduzida dimensão por parte das cargas, contendo um valor eficaz inferior a 1A , como é visível na Figura 5.66. Deste modo, as correntes na fonte terão uma amplitude reduzida, onde o ruído se torna bastante significativo. As tensões no barramento dc e aos terminais de cada condensador estão presentes nas Figuras 5.67 e 5.68. Note-se que, comparativamente ao filtro de 3 fios, verifica-se um maior equilíbrio entre as tensões em C_1 e C_2 devido ao controlo desenvolvido neste sentido. Na Tabela 5.7 é visível a contribuição do filtro activo.

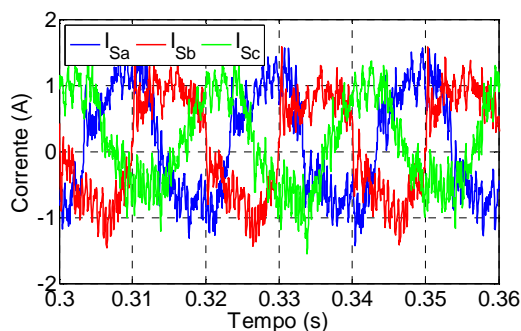


Figura 5.65 – Correntes de fase na fonte

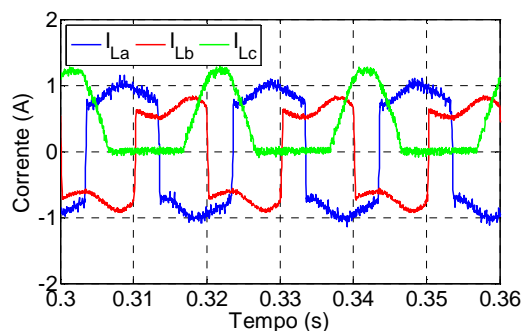


Figura 5.66 – Correntes de fase na carga

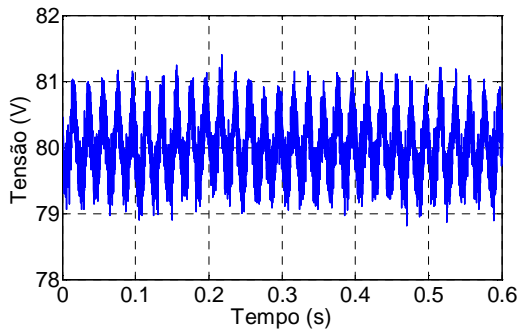


Figura 5.67 – Tensão no barramento dc

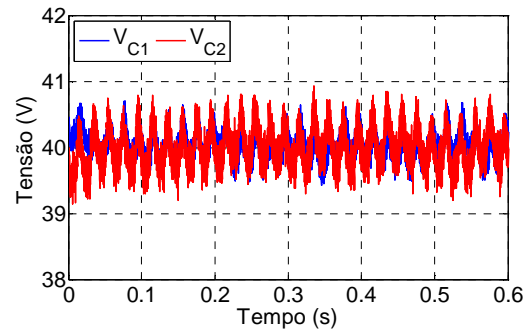


Figura 5.68 – Tensão aos terminais dos capacitores

	THD I_{Sa}	THD I_{Sb}	THD I_{Sc}	I_n (A)	S (VA)	D (VA)	FP
Fonte	20,2%	21,2%	16,3%	0,63	61	24	0,915
Carga	32,8%	48,6%	45,0%	0,69	59	30	0,855

Tabela 5.7 – Parâmetros que caracterizam as condições de funcionamento na fonte e na carga. O factor de potência na carga refere-se à média das três cargas monofásicas

Ao contrário do previsto, a fonte fornece uma potência aparente superior à que a carga necessita. Este facto está relacionado com as perdas activas que ocorrem nos semicondutores do conversor. Uma vez que o filtro está a operar num regime bastante abaixo da sua potência nominal, as perdas activas no conversor tornam-se bastante significativas. Deste modo, a pequena potência activa que a fonte fornece ao filtro torna-se também ela significativa, levando ao aumento da potência aparente.

5.3.2.2 Ocorrência e diagnóstico de avarias

Mantendo as mesmas condições de funcionamento, considere-se a ocorrência de uma falha de circuito aberto em S_{4a} aos 0,814s e em S_{3a} aos 0,855s. As correntes na fonte, em cada caso, são apresentadas nas Figuras 5.69 e 5.70, onde é visível o impacto de qualquer uma das falhas. As tensões no lado dc do conversor estão presentes nas Figuras 5.71 e 5.72, onde é observável um pequeno desequilíbrio entre as tensões em C_1 e C_2 no instante em que se dá a falha. No entanto, este equilíbrio é restabelecido nos momentos seguintes. A Tabela 5.8 resume de forma quantitativa o impacto de cada uma das avarias no ponto de vista da fonte.

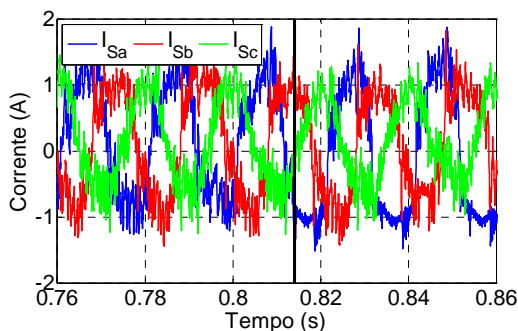


Figura 5.69 – Correntes na fonte antes e após a falha em S_{4a}

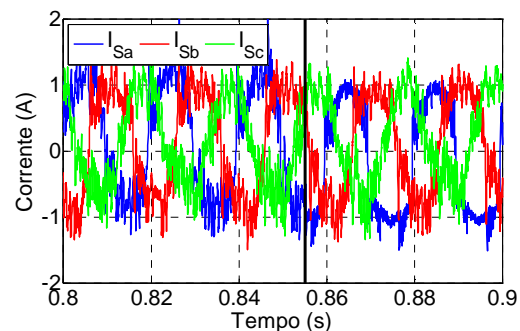


Figura 5.70 – Correntes na fonte antes e após a falha em S_{3a}

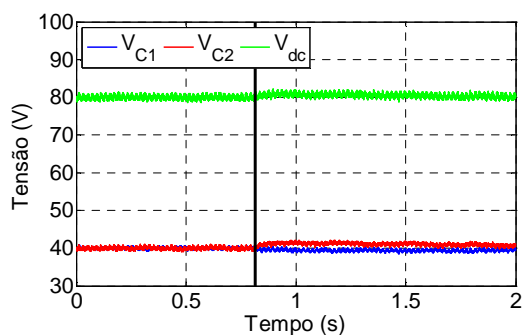


Figura 5.71 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S4a

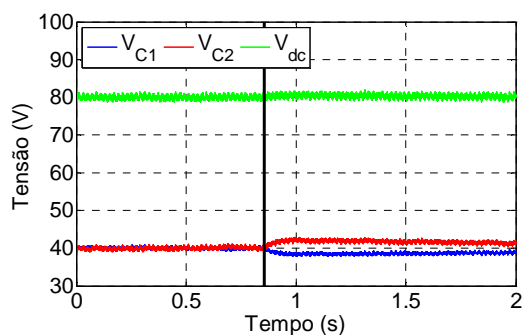


Figura 5.72 – Tensões no barramento dc e aos terminais de ambos os condensadores antes e após a falha em S3a

	THD I_{Sa}	THD I_{Sb}	THD I_{Sc}	$I_{Sn\ rms}$ (A)	FP
Func. Normal	20,2%	21,2%	16,3%	0,63	0,915
Avaria S_{4a}	26,8%	28,6%	24,2%	0,80	0,895
Avaria S_{3a}	30,7%	34,0%	27,2%	0,75	0,89

Tabela 5.8 – Comparação entre a condição de funcionamento normal e de avaria no ponto de vista da fonte

Recorrendo ao método de diagnóstico das correntes de referência, são obtidas as variáveis de diagnóstico apresentadas nas Figuras 5.73-5.76. Apesar de um necessário ajuste dos limiares de detecção de uma falha, continua a ser visível o grande incremento do valor da variável d_a no momento em que se dá a avaria. Além disso, a variável d_{al} continua a permitir a distinção entre a falha de um IGBT interno ou externo, apresentando um valor bastante próximo de zero durante a avaria de S_{3a}. O diagnóstico da falha em S_{4a} foi efectuado em 32ms e da avaria em S_{3a} em 31ms.

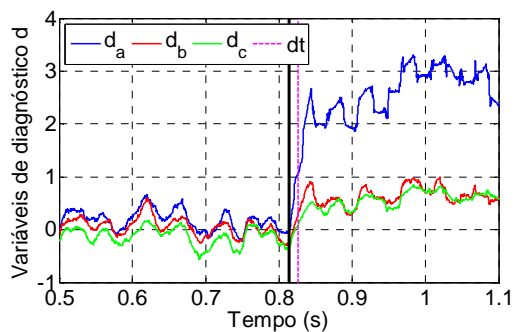


Figura 5.73 – Variáveis de diagnóstico d_a , d_b e d_c e instante da detecção da falha para uma avaria em S_{4a}

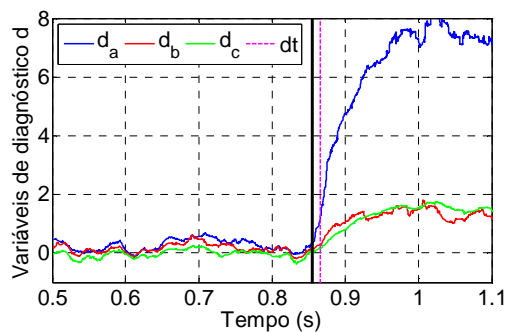


Figura 5.74 – Variáveis de diagnóstico d_a , d_b e d_c e instante da detecção da falha para uma avaria em S_{3a}

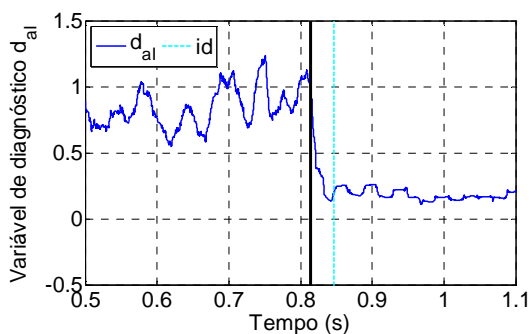


Figura 5.75 – Variável de diagnóstico d_{al} e instante da identificação da falha para uma avaria em S_{4a}

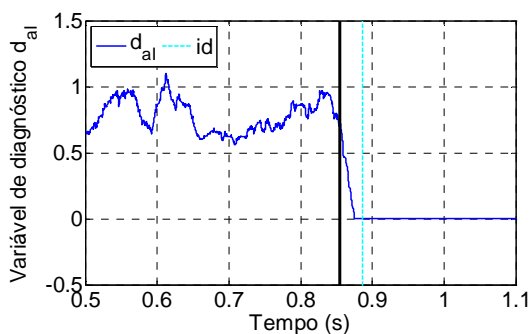


Figura 5.76 – Variável de diagnóstico d_{al} e instante da identificação da falha para uma avaria em S_{3a}

Capítulo 6

6. Conclusão e Sugestões para Trabalhos Futuros

6.1 Conclusão

O desenvolvimento de topologias multinível aplicadas a filtros activos de potência pode revelar-se o impulsionador necessário à implementação deste tipo de tecnologias. A melhoria de desempenho que proporcionam a estes equipamentos e a redução do seu custo são características essenciais, mas já conhecidas. No entanto, a fiabilidade e manutenção destes sistemas, também elas críticas, necessitam de um maior estudo e desenvolvimento. Foi neste contexto que a presente dissertação se inseriu, a qual demonstrou um bom desempenho desta tecnologia no que toca às possibilidades de diagnóstico de avarias e tolerância a falhas.

Ao longo deste trabalho foram propostos vários métodos de diagnóstico de circuitos abertos sem a utilização de sensores adicionais, provando-se a sua validade recorrendo a simulações computacionais e ensaios laboratoriais. A estratégia de diagnóstico baseada nas tensões à entrada do conversor apresentou-se como a mais rápida e com maior imunidade a variações de carga. No entanto, é necessária uma grande precisão na estimativa destas tensões, assim como uma frequência de amostragem no mínimo duas vezes superior à de comutação. Por outro lado surgem as técnicas baseadas em corrente, caracterizadas por uma resposta mais lenta mas com uma maior robustez.

Relativamente às avarias de curto-circuito, foi desenvolvido um método capaz de realizar o diagnóstico em apenas dois períodos de amostragem. No entanto, a sua aplicação só é viável em sistemas que operem com uma frequência de amostragem e de comutação muito elevada, na ordem dos 200kHz e 100kHz, respectivamente. Apesar de comprovado por simulação, esta enorme restrição prática impediu a sua validação experimental.

No que diz respeito à tolerância a falhas nos filtros de 3 fios, foram propostas estratégias que necessitam simplesmente de um conjunto de 3 triacs. Na verdade, 75% das avarias neste equipamento permitem a implementação do sistema de tolerância desenvolvido sem qualquer recurso a hardware adicional. Apenas as avarias de circuito aberto nos semicondutores internos requerem equipamento complementar. Já a topologia tolerante a falhas proposta para o filtro de 4 fios é bastante dispendiosa, mas apresenta um desempenho muito positivo e não necessita de atravessar um período de transição quando é activado o regime de tolerância.

As Tabelas 6.1 e 6.2 resumem de forma bastante sucinta as técnicas de diagnóstico e tolerância analisadas ao longo desta dissertação. Note-se que todos estes métodos apresentam

vantagens e inconvenientes, pelo que a sua aplicação deverá ser ponderada de acordo com a utilização pretendida.

Em suma, este trabalho permitiu desenvolver estratégias de diagnóstico e de tolerância no sentido de melhorar a fiabilidade dos filtros activos de potência com topologia NPC. O desempenho destes métodos, comprovados por simulação e experimentação, torna-os opções válidas na concepção destes equipamentos tolerantes a falhas. A validade do trabalho desenvolvido foi confirmada pela publicação de um artigo na prestigiada conferência internacional IECON 2012.

Método de Diagnóstico	IGBT Externo	IGBT Interno	Vantagens	Inconvenientes
Erro das tensões de referência	10-13ms	0-3ms	•Diagnóstico bastante rápido; •Imunidade total a variações de carga;	•A frequência de amostragem necessita de ser, no mínimo, o dobro da frequência de comutação máxima;
Erro das correntes médias	30-42ms	22-30ms	•Método robusto;	•Não aplicável ao filtro de 4 fios;
Erro das correntes de referência	30-40ms	22-32ms	•Método baseado em corrente aplicável a filtros de 3 e 4 fios;	•Aplicável apenas a sistemas de controlo onde seja efectuado o cálculo de correntes de referência;

Tabela 6.1 – Resumo da análise qualitativa dos métodos de diagnóstico e do tempo de resposta típico de cada um deles

Tipo de Filtro	Método de Tolerância	Hardware Adicional	Falhas que permite solucionar (%)	Vantagens	Inconvenientes
Filtro de 3 Fios	Estados redundantes	Não	75%	•Custo muito reduzido; •Implementação bastante simples;	•Não soluciona todas as falhas; •A tensão de bloqueio dos IGBTs em regime de tolerância duplica;
	Estados redundantes + Triacs	Sim	100%	•Cobre todas as falhas com um custo moderado;	•A tensão de bloqueio dos IGBTs em regime de tolerância duplica;
Filtro de 4 Fios	Braço redundante	Sim	100%	•A tensão de bloqueio dos IGBTs durante o funcionamento normal e durante o regime de tolerância é igual;	•Custo muito elevado;

Tabela 6.2 – Resumo da análise qualitativa dos métodos de tolerância propostos

6.2 Sugestões para Trabalhos Futuros

Na sequência desta dissertação, são sugeridos os seguintes temas de investigação:

- Implementação de um modulador de corrente aplicado a filtros activos de potência;
- Desenvolvimento de métodos de diagnóstico e de tolerância dedicados a multifalhas;
- Desenvolvimento de estratégias de tolerância a falhas nos filtros de 4 fios que não impliquem a adição de um quarto braço;
- Aperfeiçoamento dos métodos de diagnóstico a fim de reduzir os tempos de resposta.

Referências

- [1] Hirofumi Akagi, "The State-of-the-Art of Active Filters for Power Conditioning," *European Conference*, 2005.
- [2] Akira Nabae, Isao Takahashi and Hirofumi Akagi, "A New Neutral-Point-Clamped PWM Inverter," *IEEE Trans. Ind. Applicat.*, vol. IA-17, no. 5, pp. 518-523, September 1981.
- [3] V. Aburto, M. Schneider, L. Moran and J. Dixon, "An active power filter implemented with a three-level NPC voltage-source inverter," *Power Electron. Spec. Conf., 1997. PESC '97 Record., 28th Annual IEEE*, vol. 2, pp. 1121-1126, June 1997.
- [4] O. Vodyakho and C. C. Mi, "Three-Level Inverter-Based Shunt Active Power Filter in Three-Phase Three-Wire and Four-Wire Systems," *IEEE Trans. Power Electron.*, vol. 24, no. 5, pp. 1350-1363, May 2009.
- [5] H. B. A. Sethom and M. A. Ghedamsi, "Intermittent misfiring default detection and localisation on a PWM inverter using wavelet decomposition," *Journal of Electrical Systems*, vol. 4, no. 2, pp. 222-234, 2008.
- [6] Manuel Freitas, "Implementação de um Filtro Activo de Potência para Optimização da Interface entre a Rede e outros Sistemas Eléctricos," *Dissertação para obtenção do grau de Doutor em Engenharia Electrónica Industrial*, Universidade do Minho, 2004.
- [7] Norma Portuguesa EN 50160, "Características da tensão fornecida pelas redes de distribuição pública de energia eléctrica," ed, 2001.
- [8] L. Gyugyi and E. C. Strycula, "Active ac Power Filters," *Proc. IEEE Ind. Appl. Ann. Meeting*, vol. 19-C, pp. 529-535, 1976.
- [9] L. Asiminoaei, F. Blaabjerg and S. Hansen, "Evaluation of harmonic detection methods for active power filter applications," *Applied Power Electronics Conference and Exposition, 2005. APEC 2005. Twentieth Annual IEEE*, vol. 1, pp. 635- 641, March 2005.
- [10] J. M. M. Ortega, M. P. Esteve, M. B. Payan, A. G. Expósito and L. G. Franquelo, "Reference current computation methods for active power filters: accuracy assessment in the frequency domain," *IEEE Transactions on Power Electronics*, vol. 20, no. 2, pp. 446-456, March 2005.
- [11] J. Rodríguez, L. G. Franquelo, S. Kouro, J. I. León, R. C. Portillo, M. A. M. Prats and M. A. Pérez, "Multilevel Converters: An Enabling Technology for High-Power Applications," *Proceedings of the IEEE*, vol. 97, no. 11, pp. 1786 - 1817, November 2009.
- [12] L. G. Franquelo, J. Rodriguez, J. I. Leon, S. Kouro, R. Portillo and M. A. M. Prats, "The Age of Multilevel Converters Arrives," *Industrial Electronics Magazine, IEEE*, vol. 2, no. 2, pp. 28-39, June 2008.
- [13] Jong-Je Park, Tae-Jin Kim and Dong-Seok Hyun, "Study of neutral point potential variation for three-level NPC inverter under fault condition," *34th Annual Conference of IEEE Industrial Electronics, 2008. IECON 2008.* , pp. 983-988, November 2008.
- [14] Bin Lu and S. K. Sharma, "A Literature Review of IGBT Fault Diagnostic and Protection Methods for Power Inverters," *IEEE Transactions on Industry Applications*, vol. 45, no. 5, pp. 1770-1777 September 2009.
- [15] J. Allmeling; , "A control structure for fast harmonics compensation in active filters," *IEEE Trans. Power Electron.*, vol. 19, no. 12, pp. 508-514, March 2004.
- [16] Maurício Aredes, "Active Power Line Conditioners," *Technischen Universität Berlin*, Berlin, 1996.
- [17] O. Vodyakho, D. Hackstein, A. Steimel and Taehyung Kim, "Novel Direct Current-Space-Vector Controlfor Shunt Active Power Filters Basedon the Three-Level Inverter," *IEEE Trans. Power Electron.*, vol. 23, no. 4, pp. 1668-1678, July 2008.
- [18] C. A. Quinn and N. Mohan, "Active filtering of harmonic currents in three-phase, four-wire systems with three-phase and single-phase nonlinear loads," *APEC'92 Applied Power Electronics Conference and Exposition*, pp. 829-836, February 1992.
- [19] Bin Wu, *High-Power Converters and ac Drives*: Wiley-IEEE Press, 2006.
- [20] A. Bellini and S. Bifaretti, "Comparison between sinusoidal PWM and Space Vector Modulation Techniques for NPC inverters," *2005 IEEE Russia Power Tech*, pp. 1-7, June 2005.

- [21] Bor-Ren Lin, Huann-Keng Chiang and Kai-Tsang Yang, "Shunt active filter with three-phase four-wire NPC inverter," *The 2004 47th Midwest Symposium on Circuits and Systems, 2004. MWSCAS '04.*, vol. 2, pp. II-281 - II-284, July 2004.
- [22] Huibin Zhang, S. Jon Finney, A. Massoud and B. W. Williams, "An SVM Algorithm to Balance the Capacitor Voltages of the Three-Level NPC Active Power Filter," *IEEE Transactions on Power Electronics*, vol. 23, no. 6, pp. 2694-2702, November 2008.
- [23] H. B. Zhang, S. J. Finney, A. M. Massoud, J. E. Fletcher and B. W. Williams, "Operation of a three-level NPC active power filter with unbalanced and nonlinear loads," *4th IET Conference on Power Electronics, Machines and Drives, 2008. PEMD 2008.*, pp. 22-26, April 2008.
- [24] M. M. Prats, L. G. Franquelo, R. Portillo, J. I. Leon, E. Galván and J. M. Carrasco, "A 3-D space vector modulation generalized algorithm for multilevel converters," *IEEE Power Electronics Letters*, vol. 1, no. 4, pp. 110-114, December 2003.
- [25] T. H. Nguyen, P. K. W. Chan, Y. Shrivastava and S. Y. R. Hui, "A Three-Dimensional Space Vector Modulation Scheme for Three-Level Three-wired Neutral Point Clamped Converters," *IEEE 36th Power Electronics Specialists Conference, 2005. PESC '05.*, pp. 2307-2314, June 2005.
- [26] M. A. Perales, L. Terron, J. A. Sanchez, A. de la Torre, J. M. Carrasco and L. G. Franquelo, "New controllability criteria for 3-phase 4-wire inverters applied to shunt active power filters," *IECON 02 [IEEE 2002 28th Annual Conference of the Industrial Electronics Society]*, vol. 1, pp. 638-643, November 2002.
- [27] H. El Brouji, P. Poure and S. Saadate, "A fast and reliable fault diagnosis method for fault tolerant shunt three-phase active filter," *2006 IEEE International Symposium on Industrial Electronics*, vol. 3, pp. 1688-1693, July 2006.
- [28] R. L. A. Ribeiro, F. Profumo, C. B. Jacobina, G. Griva, E. R. C. Da Silva, A. M. N. Lima and G. Penneta, "Two fault tolerant control strategies for shunt active power filter systems," *IECON 02 [IEEE 2002 28th Annual Conference of the Industrial Electronics Society]*, vol. 1, pp. 792-797, November 2002.
- [29] Wanneng Yu, Wei Gu and Jianxin Zhu, "Research on Application of Fault-Tolerant Control to Shunt Active Power Filter," *Second International Conference on Innovative Computing, Information and Control, 2007. ICICIC '07.*, p. 256, September 2007.
- [30] Jung-Dae Lee, Tae-Jin Kim, Jae-Chul Lee and Dong-Seok Hyun, "A Novel Fault Detection of an Open-Switch Fault in the NPC Inverter System," *IECON 07 [IEEE 2007 33rd Annual Conf. Ind. Electron. Soc.]* pp. 1565-1569, November 2007.
- [31] S. Farnesi, P. Fazio and M. Marchesoni, "A new fault tolerant NPC converter system for high power induction motor drives," *2011 IEEE International Symposium on Diagnostics for Electric Machines, Power Electronics & Drives (SDEMPED)*, pp. 337-343, September 2011.
- [32] Shengming Li and L. Xu, "Strategies of fault tolerant operation for three-level PWM inverters," *IEEE Transactions on Power Electronics*, vol. 21, no. 4, pp. 933-940, July 2006.
- [33] S. Ceballos, J. Pou, E. Robles, J. Zaragoza and J. L. Martín, "Performance Evaluation of Fault-Tolerant Neutral-Point-Clamped Converters," *IEEE Transactions on Industrial Electronics*, vol. 57, no. 8, pp. 2709 - 2718, August 2010.
- [34] S. Ceballos, J. Pou, I. Gabiola, J. L. Villate, J. Zaragoza and D. Boroyevich, "Fault-Tolerant Multilevel Converter Topology," *2006 IEEE International Symposium on Industrial Electronics*, vol. 2, pp. 1577- 1582, July 2006.
- [35] Jae-Chul Lee, Tae-Jin Kim, Dae-Wook Kang and Dong-Seok Hyun, "A Control Method for Improvement of Reliability in Fault Tolerant NPC Inverter System," *PESC '06. 37th IEEE Power Electronics Specialists Conference, 2006.* , pp. 1-5, June 2006.
- [36] Wen-xiang Song, Da-peng Cao, Jin-yong Qiu, Chen Chen and Guo-cheng Chen, "Study on the control strategy of three-level PWM rectifier based on SVPWM," *IEEE 6th International Power Electronics and Motion Control Conference, 2009. IPERC '09*, pp. 1622-1625 May 2009.
- [37] Bruno Oliveira, "Modelização e Controlo de um Conversor Multinível Usado em Tração Eléctrica," *Dissertação para obtenção do Mestrado em Engenharia Electrotécnica e de Computadores*, Universidade de Coimbra, 2010.
- [38] A. M. S. Mendes and A. J. M. Cardoso, "Voltage source inverter fault diagnosis in variable speed ac drives, by the average current Park's vector approach," *EEE International Electric Machines and Drives Conference*, pp. 704-706, May 1999.

- [39] Pedro Faria Lopes and A. M. S. Mendes, "Fault Tolerance in Active Power Filters, Based on Multilevel NPC Topology," *38th Annual Conference of IEEE Industrial Electronics Society, 2012. IECON 2012*, November 2012.
- [40] J. O. Estima and A. J. Marques Cardoso, "A New Approach for Real-Time Multiple Open-Circuit Fault Diagnosis in Voltage-Source Inverters," *IEEE Transactions on Industry Applications*, vol. 47, no. 6, pp. 2487-2494, November 2011.
- [41] J. Estima and A. Cardoso, "A New Algorithm for Real-Time Multiple Open-Circuit Fault Diagnosis in Voltage-Fed PWM Motor Drives by the Reference Current Errors," *IEEE Transactions on Industrial Electronics*, no. 99, February 2012.

Anexo I

I. Transformada de Park

A transformada de Park, definida por (I.1), resulta na obtenção de variáveis nos eixos dq a partir de variáveis nos eixos abc , considera-se que os eixos dq possuem uma velocidade angular ω . Por outro lado, a transformada inversa de Park é definida por (I.2).

$$\begin{bmatrix} X_d \\ X_q \\ X_0 \end{bmatrix} = \frac{2}{3} \begin{bmatrix} \cos(\omega t) & \cos\left(\omega t - \frac{2\pi}{3}\right) & \cos\left(\omega t + \frac{2\pi}{3}\right) \\ -\sin(\omega t) & -\sin\left(\omega t - \frac{2\pi}{3}\right) & -\sin\left(\omega t + \frac{2\pi}{3}\right) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} X_a \\ X_b \\ X_c \end{bmatrix} \quad (\text{I.1})$$

$$\begin{bmatrix} X_a \\ X_b \\ X_c \end{bmatrix} = \frac{2}{3} \begin{bmatrix} \cos(\omega t) & \sin(\omega t) & 1 \\ \cos\left(\omega t - \frac{2\pi}{3}\right) & \sin\left(\omega t - \frac{2\pi}{3}\right) & 1 \\ \cos\left(\omega t + \frac{2\pi}{3}\right) & \sin\left(\omega t + \frac{2\pi}{3}\right) & 1 \end{bmatrix} \begin{bmatrix} X_d \\ X_q \\ X_0 \end{bmatrix} \quad (\text{I.2})$$

Onde X_a, X_b, X_c, X_d, X_q e X_0 representam grandezas de tensão ou corrente.

Anexo II

II. Tabelas de Modulação SVPWM

II.1. Tabelas de Sequência de Comutação do Modulador SVPWM 2-D

Para a implementação do modulador SVPWM foram usadas as Tabelas II.1-II.6. Trata-se de sequências de 7 segmentos para um inversor NPC de 3 níveis com eliminação de harmônicos de ordem par.

SECTOR I																	
1			2			3			4			5			6		
\vec{V}_{1P}	POO	$T_A/4$	\vec{V}_{2N}	OON	$T_B/4$	\vec{V}_{1P}	POO	$T_A/4$	\vec{V}_{2N}	OON	$T_B/4$	\vec{V}_{1P}	POO	$T_C/4$	\vec{V}_{2N}	OON	$T_C/4$
\vec{V}_0	OOO	$T_C/2$	\vec{V}_0	OOO	$T_C/2$	\vec{V}_7	PON	$T_C/2$	\vec{V}_7	PON	$T_C/2$	\vec{V}_7	PON	$T_B/2$	\vec{V}_7	PON	$T_A/2$
\vec{V}_{2N}	OON	$T_B/2$	\vec{V}_{1P}	POO	$T_A/2$	\vec{V}_{2N}	OON	$T_B/2$	\vec{V}_{13}	POO	$T_A/2$	\vec{V}_{13}	PNN	$T_A/2$	\vec{V}_{14}	PPN	$T_B/2$
\vec{V}_{1N}	ONN	$T_A/2$	\vec{V}_{2P}	PPO	$T_B/2$	\vec{V}_{1N}	ONN	$T_A/2$	\vec{V}_{2P}	PPO	$T_B/2$	\vec{V}_{1N}	ONN	$T_C/2$	\vec{V}_{2P}	PPO	$T_C/2$
\vec{V}_{2N}	OON	$T_B/2$	\vec{V}_{1P}	POO	$T_A/2$	\vec{V}_{2N}	OON	$T_B/2$	\vec{V}_{13}	POO	$T_A/2$	\vec{V}_{13}	PNN	$T_A/2$	\vec{V}_{14}	PPN	$T_B/2$
\vec{V}_0	OOO	$T_C/2$	\vec{V}_0	OOO	$T_C/2$	\vec{V}_7	PON	$T_C/2$	\vec{V}_7	PON	$T_C/2$	\vec{V}_7	PON	$T_B/2$	\vec{V}_7	PON	$T_A/2$
\vec{V}_{1P}	POO	$T_A/4$	\vec{V}_{2N}	OON	$T_B/4$	\vec{V}_{1P}	POO	$T_A/4$	\vec{V}_{2N}	OON	$T_B/4$	\vec{V}_{1P}	POO	$T_C/4$	\vec{V}_{2N}	OON	$T_C/4$

Tabela II.1 – Sequência de comutação no Sector I

SECTOR II																	
1			2			3			4			5			6		
\vec{V}_{2N}	OON	$T_C/4$	\vec{V}_{3P}	OPO	$T_B/4$	\vec{V}_{2N}	OON	$T_A/4$	\vec{V}_{3P}	OPO	$T_C/4$	\vec{V}_{2N}	OON	$T_A/4$	\vec{V}_{3P}	OPO	$T_A/4$
\vec{V}_0	OOO	$T_A/2$	\vec{V}_0	OOO	$T_A/2$	\vec{V}_8	OPN	$T_B/2$	\vec{V}_8	OPN	$T_B/2$	\vec{V}_8	OPN	$T_B/2$	\vec{V}_8	OPN	$T_C/2$
\vec{V}_{3P}	OPO	$T_B/2$	\vec{V}_{2N}	OON	$T_C/2$	\vec{V}_{3P}	OPO	$T_C/2$	\vec{V}_{2N}	OON	$T_A/2$	\vec{V}_{14}	PPN	$T_C/2$	\vec{V}_{15}	NPN	$T_B/2$
\vec{V}_{2P}	PPO	$T_C/2$	\vec{V}_{3N}	NON	$T_B/2$	\vec{V}_{2P}	PPO	$T_A/2$	\vec{V}_{3N}	NON	$T_C/2$	\vec{V}_{2P}	PPO	$T_A/2$	\vec{V}_{3N}	NON	$T_A/2$
\vec{V}_{3P}	OPO	$T_B/2$	\vec{V}_{2N}	OON	$T_C/2$	\vec{V}_{3P}	OPO	$T_C/2$	\vec{V}_{2N}	OON	$T_A/2$	\vec{V}_{14}	PPN	$T_C/2$	\vec{V}_{15}	NPN	$T_B/2$
\vec{V}_0	OOO	$T_A/2$	\vec{V}_0	OOO	$T_A/2$	\vec{V}_8	OPN	$T_B/2$	\vec{V}_8	OPN	$T_B/2$	\vec{V}_8	OPN	$T_B/2$	\vec{V}_8	OPN	$T_C/2$
\vec{V}_{2N}	OON	$T_C/4$	\vec{V}_{3P}	OPO	$T_B/4$	\vec{V}_{2N}	OON	$T_A/4$	\vec{V}_{3P}	OPO	$T_C/4$	\vec{V}_{2N}	OON	$T_A/4$	\vec{V}_{3P}	OPO	$T_A/4$

Tabela II.2 – Sequência de comutação no Sector II

SECTOR III																	
1			2			3			4			5			6		
\vec{V}_{3P}	OPO	T _{B/4}	\vec{V}_{4N}	NOO	T _{C/4}	\vec{V}_{3P}	OPO	T _{C/4}	\vec{V}_{4N}	NOO	T _{A/4}	\vec{V}_{3P}	OPO	T _{A/4}	\vec{V}_{4N}	NOO	T _{A/4}
\vec{V}_0	OOO	T _{A/2}	\vec{V}_0	OOO	T _{A/2}	\vec{V}_9	NPO	T _{B/2}	\vec{V}_9	NPO	T _{B/2}	\vec{V}_9	NPO	T _{C/2}	\vec{V}_9	NPO	T _{B/2}
\vec{V}_{4N}	NOO	T _{C/2}	\vec{V}_{3P}	OPO	T _{B/2}	\vec{V}_{4N}	NOO	T _{A/2}	\vec{V}_{3P}	OPO	T _{C/2}	\vec{V}_{15}	NPN	T _{B/2}	\vec{V}_{16}	NPP	T _{C/2}
\vec{V}_{3N}	NON	T _{B/2}	\vec{V}_{4P}	OPP	T _{C/2}	\vec{V}_{3N}	NON	T _{C/2}	\vec{V}_{4P}	OPP	T _{A/2}	\vec{V}_{3N}	NON	T _{A/2}	\vec{V}_{4P}	OPP	T _{A/2}
\vec{V}_{4N}	NOO	T _{C/2}	\vec{V}_{3P}	OPO	T _{B/2}	\vec{V}_{4N}	NOO	T _{A/2}	\vec{V}_{3P}	OPO	T _{C/2}	\vec{V}_{15}	NPN	T _{B/2}	\vec{V}_{16}	NPP	T _{C/2}
\vec{V}_0	OOO	T _{A/2}	\vec{V}_0	OOO	T _{A/2}	\vec{V}_9	NPO	T _{B/2}	\vec{V}_9	NPO	T _{B/2}	\vec{V}_9	NPO	T _{C/2}	\vec{V}_9	NPO	T _{B/2}
\vec{V}_{3P}	OPO	T _{B/4}	\vec{V}_{4N}	NOO	T _{C/4}	\vec{V}_{3P}	OPO	T _{C/4}	\vec{V}_{4N}	NOO	T _{A/4}	\vec{V}_{3P}	OPO	T _{A/4}	\vec{V}_{4N}	NOO	T _{A/4}

Tabela II.3 – Sequência de comutação no Sector III

SECTOR IV																	
1			2			3			4			5			6		
\vec{V}_{4N}	NOO	T _{B/4}	\vec{V}_{5P}	OOP	T _{A/4}	\vec{V}_{4N}	NOO	T _{B/4}	\vec{V}_{5P}	OOP	T _{A/4}	\vec{V}_{4N}	NOO	T _{C/4}	\vec{V}_{5P}	OOP	T _{C/4}
\vec{V}_0	OOO	T _{C/2}	\vec{V}_0	OOO	T _{C/2}	\vec{V}_{10}	NOP	T _{C/2}	\vec{V}_{10}	NOP	T _{C/2}	\vec{V}_{10}	NOP	T _{A/2}	\vec{V}_{10}	NOP	T _{B/2}
\vec{V}_{5P}	OOP	T _{A/2}	\vec{V}_{4N}	NOO	T _{B/2}	\vec{V}_{5P}	OOP	T _{A/2}	\vec{V}_{4N}	NOO	T _{B/2}	\vec{V}_{16}	NPP	T _{B/2}	\vec{V}_{17}	NNP	T _{A/2}
\vec{V}_{4P}	OPP	T _{B/2}	\vec{V}_{5N}	NNO	T _{A/2}	\vec{V}_{4P}	OPP	T _{B/2}	\vec{V}_{5N}	NNO	T _{A/2}	\vec{V}_{4P}	OPP	T _{C/2}	\vec{V}_{5N}	NNO	T _{C/2}
\vec{V}_{5P}	OOP	T _{A/2}	\vec{V}_{4N}	NOO	T _{B/2}	\vec{V}_{5P}	OOP	T _{A/2}	\vec{V}_{4N}	NOO	T _{B/2}	\vec{V}_{16}	NPP	T _{B/2}	\vec{V}_{17}	NNP	T _{A/2}
\vec{V}_0	OOO	T _{C/2}	\vec{V}_0	OOO	T _{C/2}	\vec{V}_{10}	NOP	T _{C/2}	\vec{V}_{10}	NOP	T _{C/2}	\vec{V}_{10}	NOP	T _{A/2}	\vec{V}_{10}	NOP	T _{B/2}
\vec{V}_{4N}	NOO	T _{B/4}	\vec{V}_{5P}	OOP	T _{A/4}	\vec{V}_{4N}	NOO	T _{B/4}	\vec{V}_{5P}	OOP	T _{A/4}	\vec{V}_{4N}	NOO	T _{C/4}	\vec{V}_{5P}	OOP	T _{C/4}

Tabela II.4 – Sequência de comutação no Sector IV

SECTOR V																	
1			2			3			4			5			6		
\vec{V}_{5P}	OOP	T _{C/4}	\vec{V}_{6N}	ONO	T _{A/4}	\vec{V}_{5P}	OOP	T _{B/4}	\vec{V}_{6N}	ONO	T _{C/4}	\vec{V}_{5P}	OOP	T _{B/4}	\vec{V}_{6N}	ONO	T _{B/4}
\vec{V}_0	OOO	T _{B/2}	\vec{V}_0	OOO	T _{B/2}	\vec{V}_{11}	ONP	T _{A/2}	\vec{V}_{11}	ONP	T _{A/2}	\vec{V}_{11}	ONP	T _{A/2}	\vec{V}_{11}	ONP	T _{C/2}
\vec{V}_{6N}	ONO	T _{A/2}	\vec{V}_{5P}	OOP	T _{C/2}	\vec{V}_{6N}	ONO	T _{C/2}	\vec{V}_{5P}	OOP	T _{B/2}	\vec{V}_{17}	NNP	T _{C/2}	\vec{V}_{18}	PNP	T _{A/2}
\vec{V}_{5N}	NNO	T _{C/2}	\vec{V}_{6P}	POP	T _{A/2}	\vec{V}_{5N}	NNO	T _{B/2}	\vec{V}_{6P}	POP	T _{C/2}	\vec{V}_{5N}	NNO	T _{B/2}	\vec{V}_{6P}	POP	T _{B/2}
\vec{V}_{6N}	ONO	T _{A/2}	\vec{V}_{5P}	OOP	T _{C/2}	\vec{V}_{6N}	ONO	T _{C/2}	\vec{V}_{5P}	OOP	T _{B/2}	\vec{V}_{17}	NNP	T _{C/2}	\vec{V}_{18}	PNP	T _{A/2}
\vec{V}_0	OOO	T _{B/2}	\vec{V}_0	OOO	T _{B/2}	\vec{V}_{11}	ONP	T _{A/2}	\vec{V}_{11}	ONP	T _{A/2}	\vec{V}_{11}	ONP	T _{A/2}	\vec{V}_{11}	ONP	T _{C/2}
\vec{V}_{5P}	OOP	T _{C/4}	\vec{V}_{6N}	ONO	T _{A/4}	\vec{V}_{5P}	OOP	T _{B/4}	\vec{V}_{6N}	ONO	T _{C/4}	\vec{V}_{5P}	OOP	T _{B/4}	\vec{V}_{6N}	ONO	T _{B/4}

Tabela II.5 – Sequência de comutação no Sector V

SECTOR VI																	
1			2			3			4			5			6		
\vec{V}_{6N}	ONO	$T_A/4$	\vec{V}_{1P}	POO	$T_C/4$	\vec{V}_{6N}	ONO	$T_C/4$	\vec{V}_{1P}	POO	$T_B/4$	\vec{V}_{6N}	ONO	$T_B/4$	\vec{V}_{1P}	POO	$T_B/4$
\vec{V}_0	OOO	$T_B/2$	\vec{V}_0	OOO	$T_B/2$	\vec{V}_{12}	PNO	$T_A/2$	\vec{V}_{12}	PNO	$T_A/2$	\vec{V}_{12}	PNO	$T_C/2$	\vec{V}_{12}	PNO	$T_A/2$
\vec{V}_{1P}	POO	$T_C/2$	\vec{V}_{6N}	ONO	$T_A/2$	\vec{V}_{1P}	POO	$T_B/2$	\vec{V}_{6N}	ONO	$T_C/2$	\vec{V}_{18}	PNP	$T_A/2$	\vec{V}_{13}	PNN	$T_C/2$
\vec{V}_{6P}	POP	$T_A/2$	\vec{V}_{1N}	ONN	$T_C/2$	\vec{V}_{6P}	POP	$T_C/2$	\vec{V}_{1N}	ONN	$T_B/2$	\vec{V}_{6P}	POP	$T_B/2$	\vec{V}_{1N}	ONN	$T_B/2$
\vec{V}_{1P}	POO	$T_C/2$	\vec{V}_{6N}	ONO	$T_A/2$	\vec{V}_{1P}	POO	$T_B/2$	\vec{V}_{6N}	ONO	$T_C/2$	\vec{V}_{18}	PNP	$T_A/2$	\vec{V}_{13}	PNN	$T_C/2$
\vec{V}_0	OOO	$T_B/2$	\vec{V}_0	OOO	$T_B/2$	\vec{V}_{12}	PNO	$T_A/2$	\vec{V}_{12}	PNO	$T_A/2$	\vec{V}_{12}	PNO	$T_C/2$	\vec{V}_{12}	PNO	$T_A/2$
\vec{V}_{6N}	ONO	$T_A/4$	\vec{V}_{1P}	POO	$T_C/4$	\vec{V}_{6N}	ONO	$T_C/4$	\vec{V}_{1P}	POO	$T_B/4$	\vec{V}_{6N}	ONO	$T_B/4$	\vec{V}_{1P}	POO	$T_B/4$

Tabela II.6 – Sequência de comutação no Sector VI

II.2. Tabelas de Sequência de Comutação do Modulador SVPWM 3-D

A sequência dos vectores de estado e a determinação dos tempos de comutação em função do tetraedro mais adequado a um dado vector de tensão de referência estão presentes na Tabela II.7.

Tetraedro	Sequência dos vectores de estado	Tempos de comutação
Caso 1.1	$S^1_a, S^1_b, S^1_c=(a,b,c)$ $S^2_a, S^2_b, S^2_c=(a+1,b,c)$ $S^3_a, S^3_b, S^3_c=(a+1,b,c+1)$ $S^4_a, S^4_b, S^4_c=(a+1,b+1,c+1)$	$d_1=1+a-u_a$ $d_2=-a+c+u_a-u_c$ $d_3=b-c-u_b+u_c$ $d_4=-b+u_b$
Caso 1.2	$S^1_a, S^1_b, S^1_c=(a,b,c)$ $S^2_a, S^2_b, S^2_c=(a,b,c+1)$ $S^3_a, S^3_b, S^3_c=(a+1,b,c+1)$ $S^4_a, S^4_b, S^4_c=(a+1,b+1,c+1)$	$d_1=1+c-u_c$ $d_2=a-c-u_a+u_c$ $d_3=-a+b+u_a-u_b$ $d_4=-b+u_b$
Caso 1.3	$S^1_a, S^1_b, S^1_c=(a,b,c)$ $S^2_a, S^2_b, S^2_c=(a,b,c+1)$ $S^3_a, S^3_b, S^3_c=(a,b+1,c+1)$ $S^4_a, S^4_b, S^4_c=(a+1,b+1,c+1)$	$d_1=1+c-u_c$ $d_2=b-c-u_b+u_c$ $d_3=-a-b-u_a+u_b$ $d_4=-a+u_a$
Caso 2.1	$S^1_a, S^1_b, S^1_c=(a,b,c)$ $S^2_a, S^2_b, S^2_c=(a,b+1,c)$ $S^3_a, S^3_b, S^3_c=(a,b+1,c+1)$ $S^4_a, S^4_b, S^4_c=(a+1,b+1,c+1)$	$d_1=1+b-u_b$ $d_2=-b+c+u_b-u_c$ $d_3=a-c-u_a+u_c$ $d_4=-a+u_a$
Caso 2.2	$S^1_a, S^1_b, S^1_c=(a,b,c)$ $S^2_a, S^2_b, S^2_c=(a,b+1,c)$ $S^3_a, S^3_b, S^3_c=(a+1,b+1,c)$ $S^4_a, S^4_b, S^4_c=(a+1,b+1,c+1)$	$d_1=1+b-u_b$ $d_2=a-b-u_a+u_b$ $d_3=-a+c+u_a-u_c$ $d_4=-c+u_c$
Caso 2.3	$S^1_a, S^1_b, S^1_c=(a,b,c)$ $S^2_a, S^2_b, S^2_c=(a+1,b,c)$ $S^3_a, S^3_b, S^3_c=(a+1,b+1,c)$ $S^4_a, S^4_b, S^4_c=(a+1,b+1,c+1)$	$d_1=1+a-u_a$ $d_2=-a+b+u_a-u_b$ $d_3=-b+c+u_b-u_c$ $d_4=-c+u_c$

Tabela II.7 – Sequência e tempos de comutação em função do tetraedro mais adequado

Apêndice A

A. Considerações Sobre Componentes do Filtro Activo

A implementação de um filtro activo requer um dimensionamento adequando de alguns componentes, tais como as indutâncias de *choke* e os condensadores que fazem parte integrante do barramento dc. Além disso, o nível de tensão V_{dc} deve respeitar algumas regras fundamentais.

Indutâncias de *choke*:

É desejável utilizar baixos valores de indutância de forma a permitirem uma rápida resposta do sistema, ou seja, um elevado di/dt . No entanto, se os valores de indutância forem excessivamente reduzidos, a impedância entre as duas fontes de tensão (rede e conversor NPC) será também muito reduzida, levando à circulação de correntes demasiado elevadas e à introdução de correntes de alta frequência na rede. Note-se ainda que valores de indutância pequenos exigem uma frequência de comutação elevada.

Condensadores do barramento dc:

Tipicamente, quanto maior a capacidade de um condensador, considerando iguais níveis de tensão, maior é o seu custo. Neste sentido, pretende-se que este tenha uma capacidade o mais reduzida possível. No entanto, uma baixa capacidade é sinónima de um grande *ripple* de tensão no barramento dc, pelo que existe um compromisso entre estes dois aspectos.

Nível de tensão no barramento dc:

O nível de tensão no barramento dc é restringido a dois limites, um superior e um inferior. Por um lado, a sua tensão não pode ser superior à suportada pelos semicondutores, o que levaria à avaria destes. Por outro lado, de modo a evitar a polarização directa dos díodos em antiparalelo com os IGBTs, o valor de V_{dc} deverá ser superior ao pico da onda de tensão composta que alimenta o lado ac do conversor. Se considerarmos que o conversor é alimentado por uma tensão simples de valor eficaz V_s , o valor mínimo de V_{dc} é dado por (A.1).

$$V_{dc_min} = \sqrt{2} \times \sqrt{3} V_s \quad (\text{A.1})$$

Contudo, é aconselhável manter a tensão no barramento dc num nível significativamente superior a este limite inferior de modo a proporcionar uma rápida resposta ao sistema. Este nível de tensão está ainda profundamente relacionado com o valor das indutâncias de *choke*. Por outras palavras, para uma resposta de corrente idêntica, se a tensão V_{dc} aumentar, o valor das indutâncias de *choke* deverá também aumentar.

Apêndice B

B. Simulação

B.1. Modelos de Simulação em Matlab/Simulink®

Todas as simulações computacionais foram efectuadas recorrendo ao software Matlab/Simulink®. Uma vez que a implementação do filtro activo de 3 e 4 fios é bastante semelhante em diversos aspectos, serão apenas apresentados os modelos relativos ao filtro de 4 fios que diferem claramente dos modelos do filtro de 3 fios. As Figuras B.1-B.12 permitem visualizar os blocos mais importantes desenvolvidos neste software.

B.1.1. Filtro Activo de Potência de 3 Fios

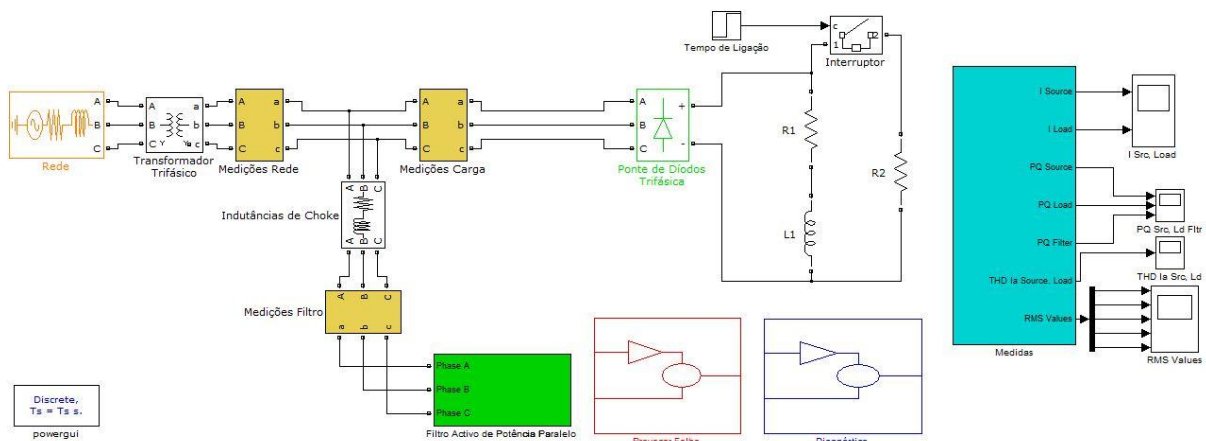


Figura B.1 – Visão global do modelo de simulação do filtro de 3 fios

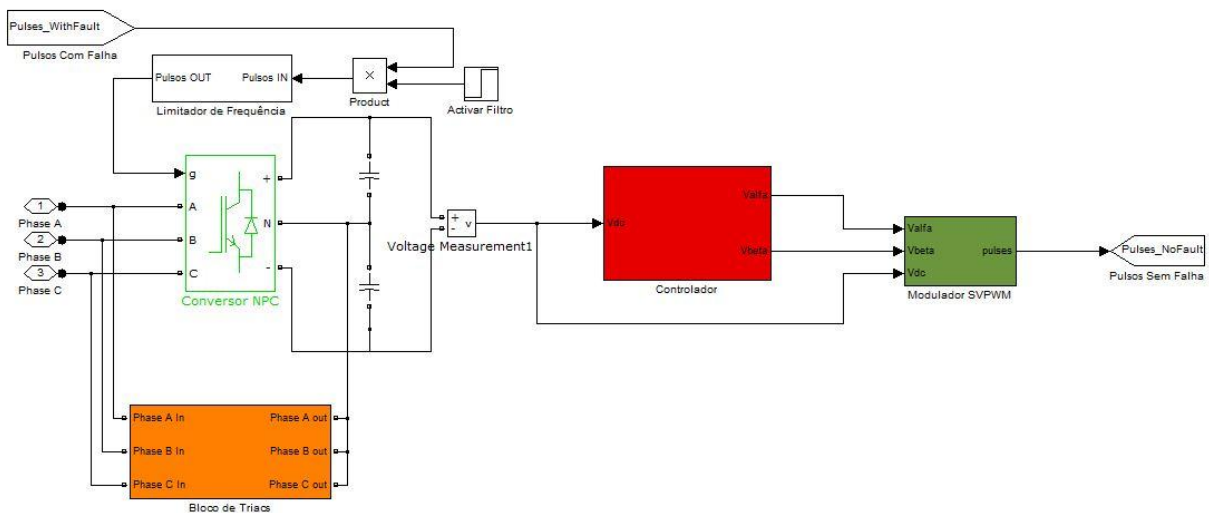


Figura B.2 – Componentes do filtro de 3 fios

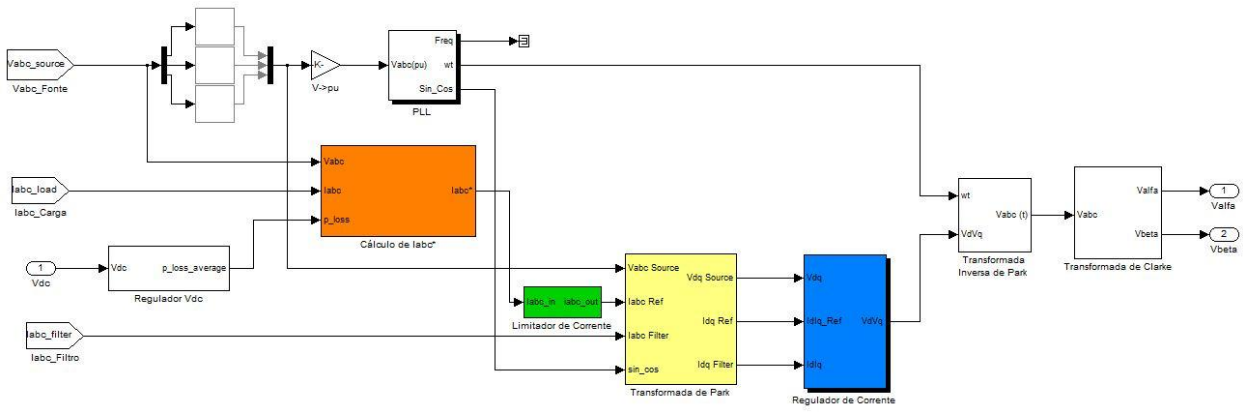


Figura B.3 – Controlador de filtro de 3 fios

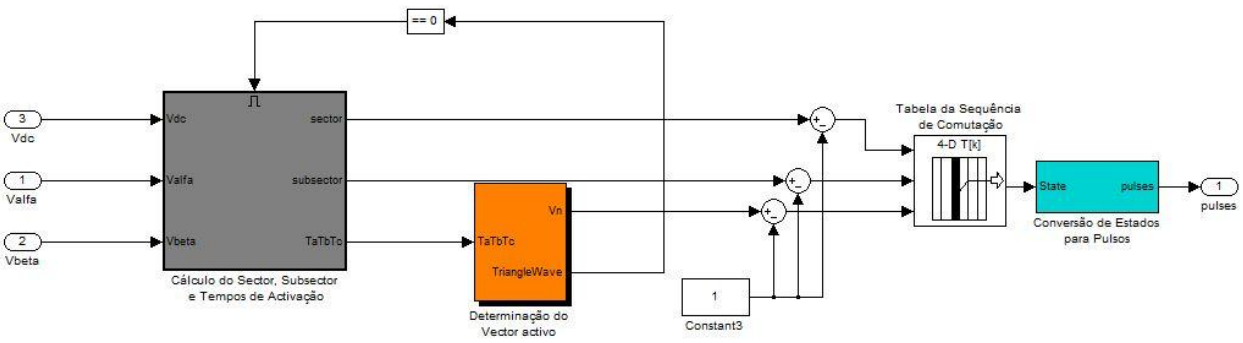


Figura B.4 – Modulador SVPWM do filtro de 3 fios

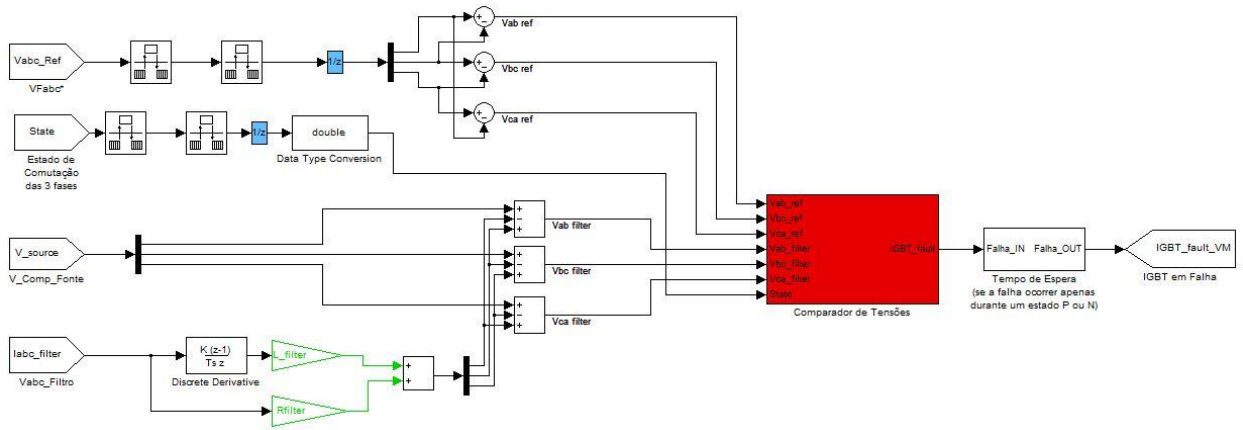


Figura B.5 – Método de diagnóstico baseado nos erros de tensão à entrada do conversor

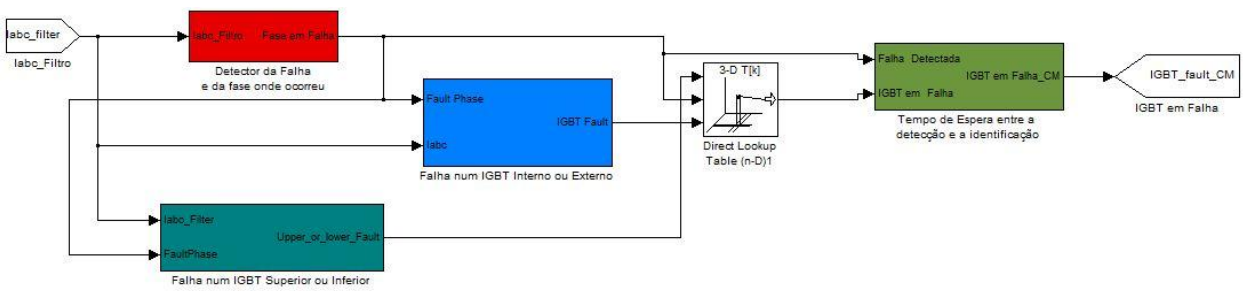


Figura B.6 – Método de diagnóstico baseado no erro dos valores médios normalizados do módulo das correntes

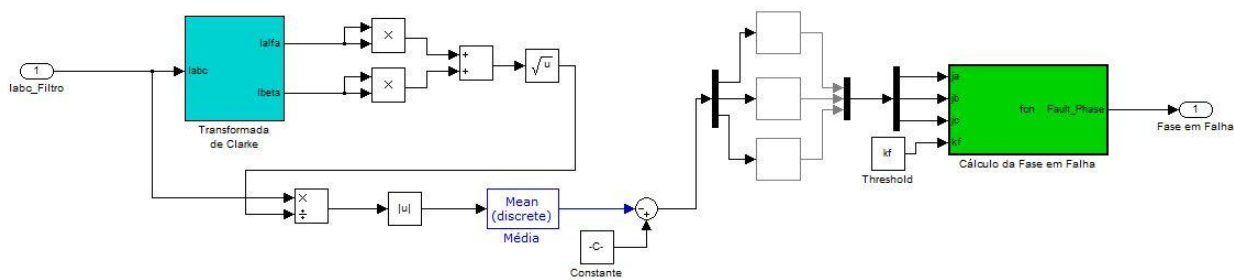


Figura B.7 – Pormenor do detector de falhas do método baseado no erro dos valores médios normalizados do módulo das correntes

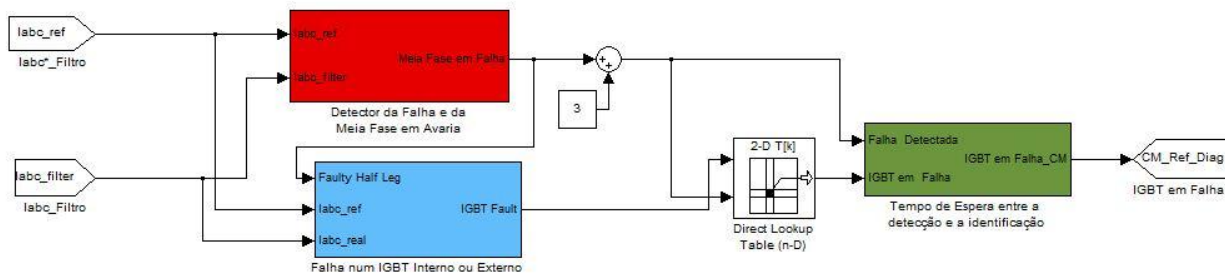


Figura B.8 – Método de diagnóstico baseado no erro entre as correntes medidas à entrada do conversor e as suas referências

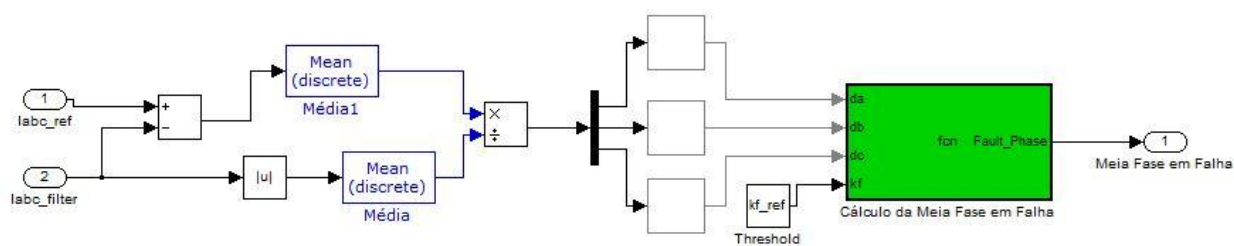


Figura B.9 – Pormenor do detector de falhas do método baseado no erro entre as correntes medidas à entrada do conversor e as suas referências

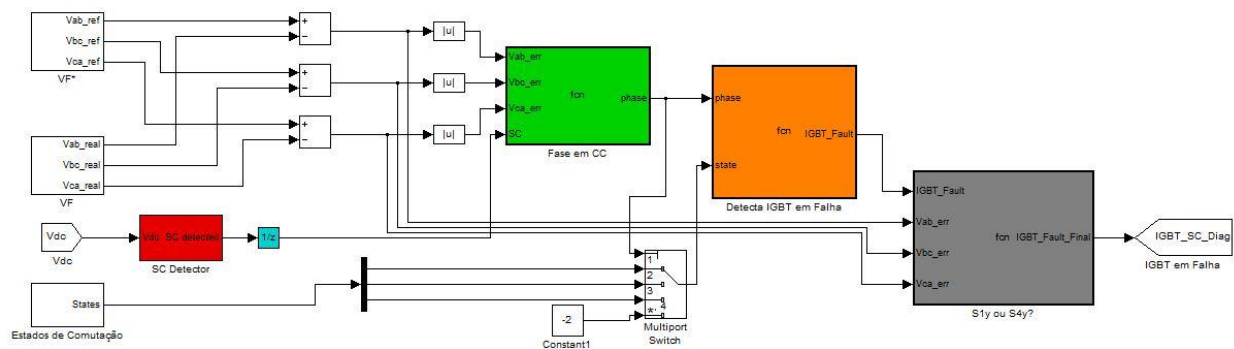


Figura B.10 – Método de diagnóstico de curto-circuitos

B.1.2. Filtro Activo de Potência de 4 Fios

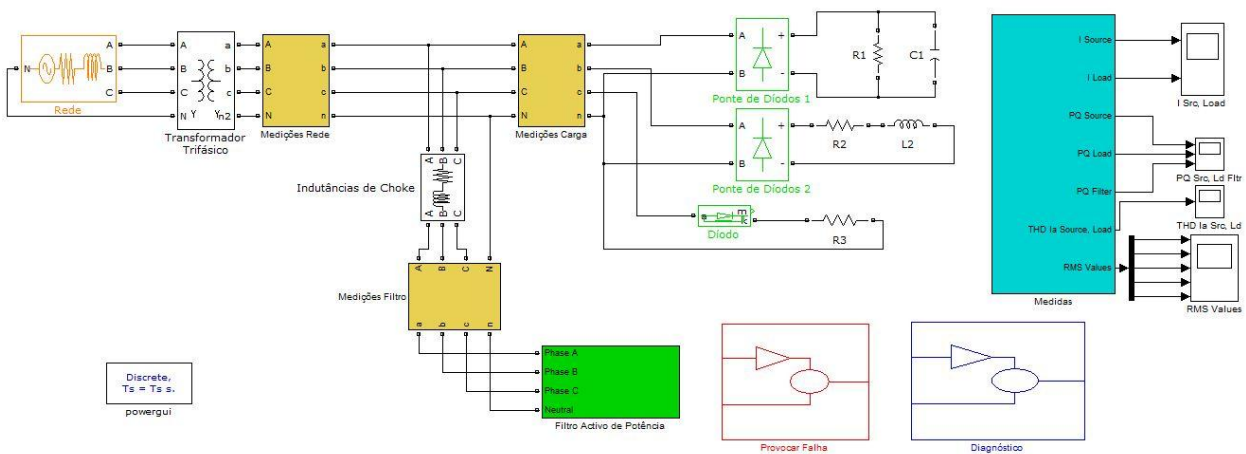


Figura B.11 - Visão global do modelo de simulação do filtro de 4 fios

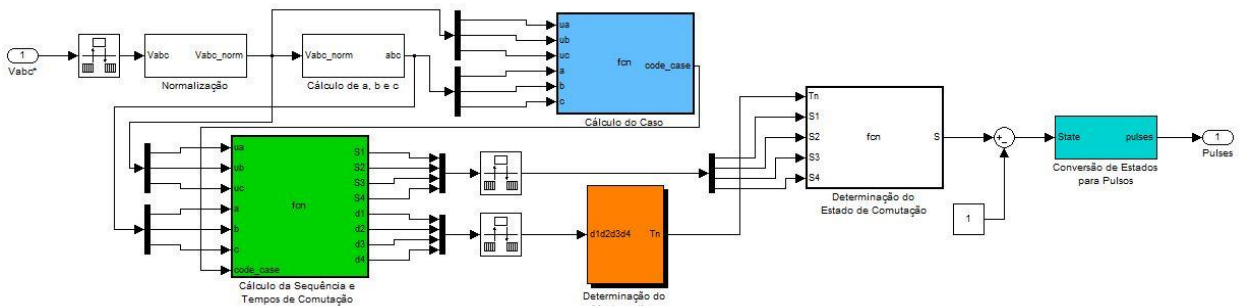


Figura B.12 – Modulador SVPWM 3-D aplicado ao filtro de 4 fios

B.2. Parâmetros de Simulação

Alguns parâmetros usados em simulação encontram-se nas Tabelas B.1-B.6.

Parâmetros	Valores
V_{linha}	400V (rms)
f	50Hz
R_{fonte}	1m Ω
L_{fonte}	0,1mH

Tabela B.1 – Parâmetros da fonte de tensão trifásica

Parâmetros	Valores
L	9mH
R	0,9 Ω

Tabela B.2 – Parâmetros das indutâncias de choke

Parâmetros	Valores
$S_{nominal}$	6000VA
$f_{nominal}$	50Hz
$V_{primário}$	230V
$R_{primário}$	1,22 Ω
$L_{primário}$	1,7mH
$V_{secundário}$	127V
$R_{secundário}$	0,41 Ω
$L_{secundário}$	0,55mH

Tabela B.3 – Parâmetros do transformador trifásico

Parâmetros	Valores
C_1	3,3mF
C_2	3,3mF
$R_{snubber}$	100k Ω
$C_{snubber}$	inf
R_{on}	3,7m Ω
V_{on_IGBT}	1,45V
$V_{on_Díodo}$	1,4V

Tabela B.4 – Parâmetros do conversor NPC

Parâmetros	Valores
R_1	25 Ω
R_2	35 Ω
R_3	50 Ω
L_1	20mH
C_1	3mF

Tabela B.5 – Parâmetros das cargas usadas na simulação do filtro de 3 fios

Parâmetros	Valores
R_1	10 Ω
R_2	80 Ω
R_3	30 Ω
L_1	50mH
C_1	1mF

Tabela B.6 – Parâmetros das cargas usadas na simulação do filtro de 4 fios

Apêndice C

C. Material Utilizado na Validação Experimental

Neste apêndice encontra-se informação visual e algumas características do material laboratorial utilizado. Uma vez que a implementação prática requeria material que não se encontrava disponível em laboratório, surgiu a necessidade de desenvolver ou adaptar alguns equipamentos.

C.1. Material Desenvolvido

C.1.1. Sensores de tensão e corrente

Foram desenvolvidos 3 módulos monofásicos e 2 trifásicos de medição de correntes e tensões.

Os sensores monofásicos foram construídos a partir de uma placa PCB (*Printed Circuit Board*) já existente e acondicionados de modo a constituírem um módulo independente, como é visível nas Figuras C.1 e C.2. As características de cada módulo são apresentadas na Tabela C.1.

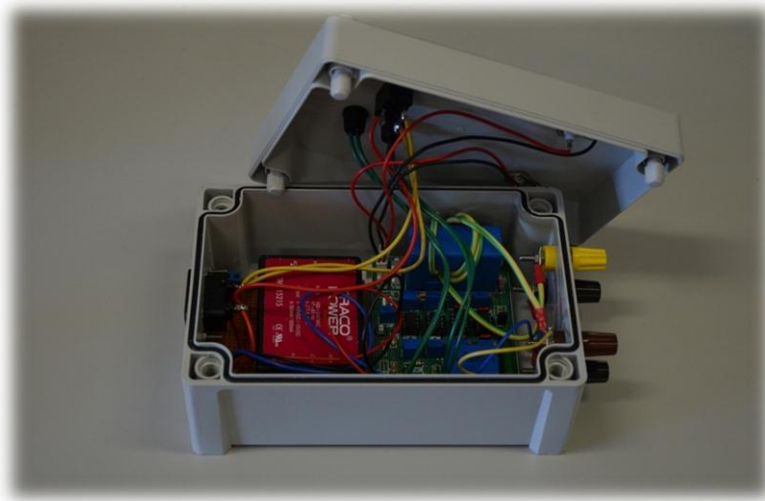


Figura C.1 – Aspecto interior do módulo monofásico, o qual permite a medição de um valor de corrente e de tensão



Figura C.2 – Aspecto exterior do módulo monofásico

V_{rms}	V_{pico}	I_{rms}	I_{pico}	<i>Ganho de Tensão</i>	<i>Ganho de Corrente</i>
460V	650V	30A	42A	65	5

Tabela C.1 – Características do módulo monofásico de medição de corrente e tensão

Por outro lado, a implementação dos módulos trifásicos passou ainda pelo desenvolvimento do circuito eléctrico e *design* da respectiva placa PCB recorrendo ao software EAGLE. O *design* PCB e o esquemático que lhe deu origem estão presentes nas Figuras C.3 e C.4. A placa PCB, ainda sem qualquer componente soldado encontra-se na Figura C.5, enquanto que o seu aspecto final está patente na Figura C.6. Estes módulos foram desenvolvidos de modo a serem usados no interior do conversor de potência e as suas características encontram-se na Tabela C.2.

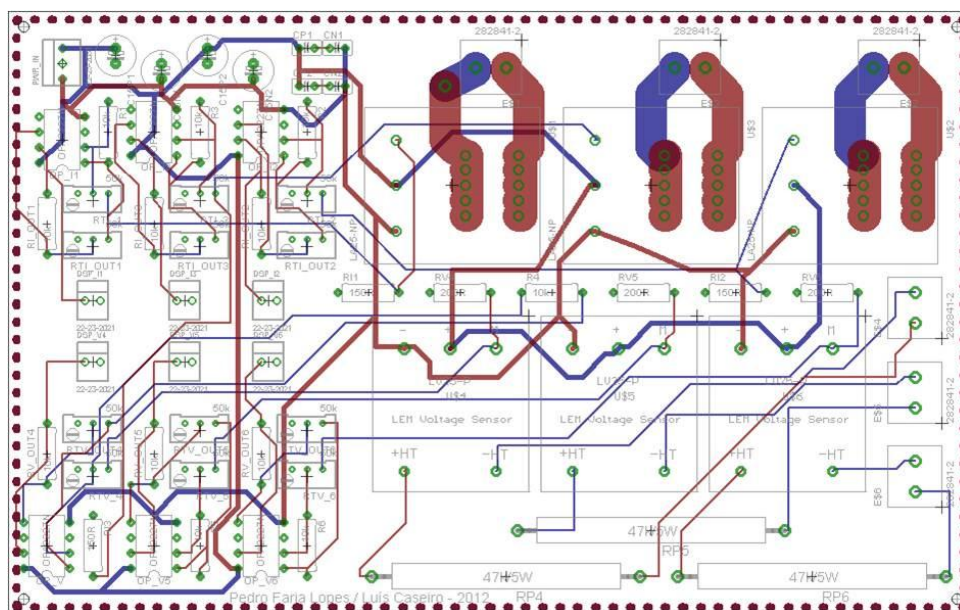


Figura C.3 – *Design* PCB do módulo trifásico de medição de correntes e tensões

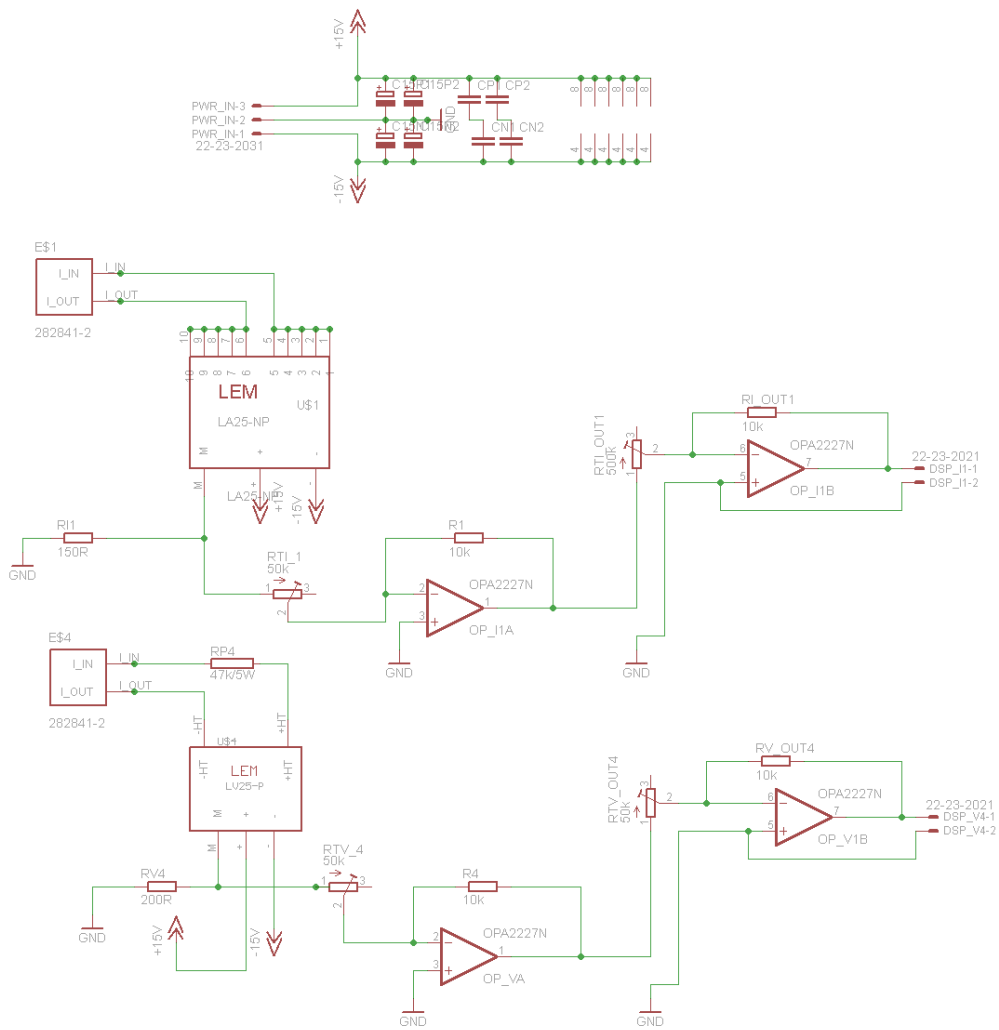


Figura C.4 – Esquemático do módulo trifásico. Estão apenas incluídos, por simplificação, um sensor de tensão e de corrente

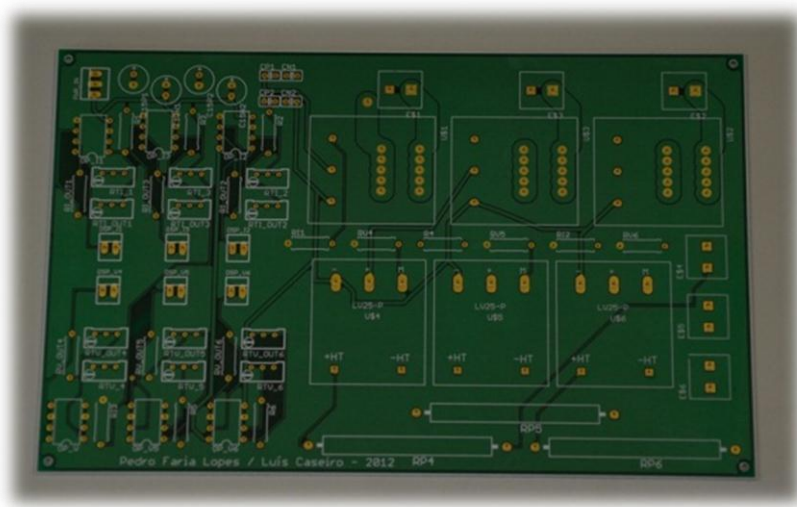


Figura C.5 – Placa PCB sem qualquer componente soldado

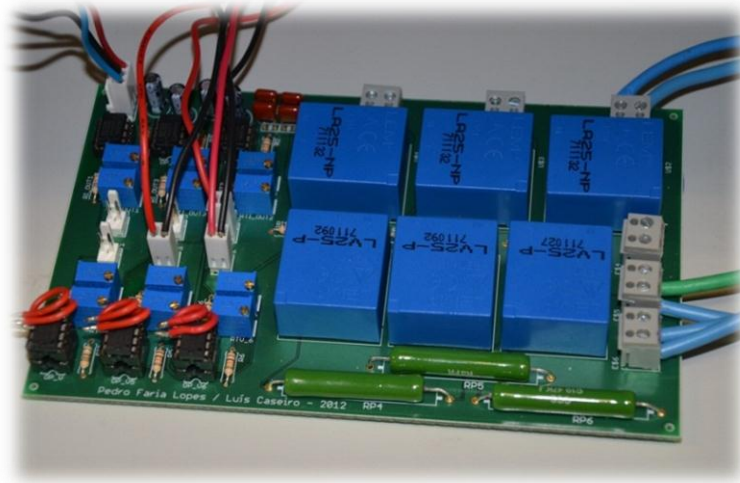


Figura C.6 – Placa PCB com todos os seus componentes

V_{rms}	V_{pico}	I_{rms}	I_{pico}	<i>Ganho de Tensão</i>	<i>Ganho de Corrente</i>
460V	650V	25A	35A	65	4

Tabela C.2 – Características do módulo trifásico de medição de corrente e tensão

C.1.2. Acondicionadores de sinal digital para o comando de IGBTs

Os pulsos de controlo dos IGBTs, gerados pelo dSPACE, têm uma amplitude de 5V. No entanto, os semicondutores usados são activados mediante um sinal de 15V, sendo necessário converter a saída digital para este nível de tensão. Além disso, torna-se indispensável garantir o isolamento eléctrico entre o driver de controlo dos IGBTs e o próprio dSPACE no sentido de proteger este último de eventuais picos de tensão. Por fim, os diferentes pulsos devem ser reencaminhados para os respectivos drivers de controlo, controlando cada um 2 IGBTs. A placa de isolamento e a placa de direccionamento dos pulsos são apresentadas nas Figuras C.7 e C.8. Ambas as placas PCB já se encontravam disponíveis no laboratório.

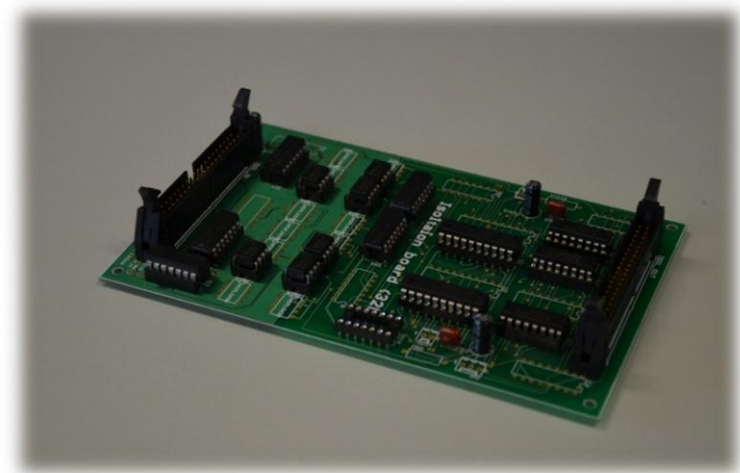


Figura C.7 – Placa de isolamento

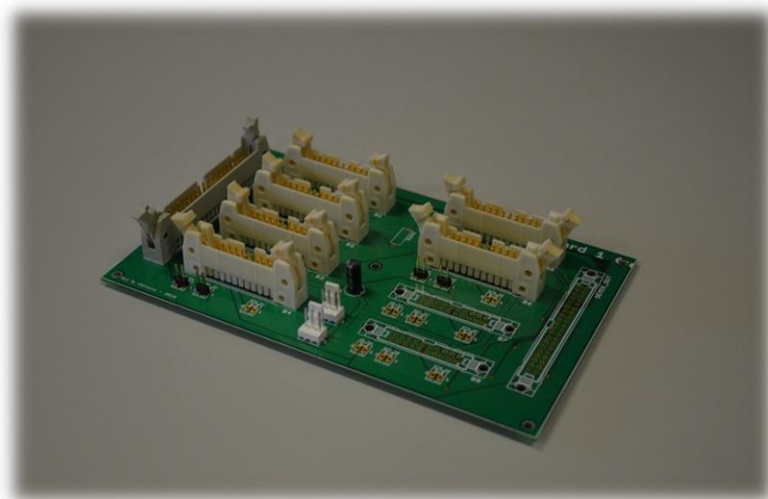


Figura C.8 – Placa de direccionamento dos pulsos

De modo a controlar os IGBTs a partir dos pulsos de 15V, foi usado o driver *SKYPER 32PRO R* e a *Board 2s SKYPER 32PRO R*, visíveis na Figura C.9. Esta última placa deverá ser alterada de acordo com os IGBTs que irá controlar. Neste sentido, foram usados os componentes na Tabela C.3.

R43	-	R154 // R155 // R156	22Ω//--/-
R44	0Ω	R251 // R252 // R253	22Ω//--/-
R45	-	R254 // R255 // R256	22Ω//--/-
R46	-	R101	0Ω
R162	18kΩ	R102	0Ω
C150	330pF	R201	0Ω
R262	18kΩ	R202	0Ω
C250	330pF	R160 //R161	33Ω
R150	0Ω	R260 // R261	33Ω
R250	0Ω	R172	2,7kΩ
R151 // R152 // R153	22Ω//--/-		

Tabela C.3 – Componentes usados na *Board 2s SKYPER 32PRO R*



Figura C.9 – Conjunto driver SKYPER 32PRO R e Board 2s SKYPER 32PRO R

C.1.3. Conversor NPC

Cada braço do conversor NPC é constituído por um módulo de IGBTs SEMITOP® 3 SK20MLI066 da Semikron, presente na Figura C.10. As suas características mais importantes encontram-se na Tabela C.4. Revelou-se ainda essencial o uso de circuitos *snubber* de forma a diminuir os picos de tensão que ocorrem em cada IGBT. Estes circuitos são constituídos por um condensador de 0,47µF, o qual é colocado aos terminais de cada par inferior e superior de IGBTs (Figura C.11).

De modo a evitar um sobreaquecimento excessivo dos módulos de IGBTs, estes foram colocados junto a um dissipador e a um ventilador, como é indicado na Figura C.12.

O aspecto geral do conversor de potência é mostrado nas Figuras C.13-C.16. Além dos circuitos de potência, este inclui ainda os circuitos de controlo dos IGBTs e 6 sensores de corrente e de tensão. Note-se que o conversor foi construído de modo a conferir-lhe uma grande versatilidade, podendo também ser usado como retificador. Algumas características do conversor são apresentadas na Tabela C.5.

$V_{ce(máx)}$	$I_{c(rms)}$	r_{ce}	$V_{ce(sat)}$	$td_{(on)}$	$td_{(off)}$
600V	20A	27,5Ω	1,45V	20ns	200ns

Tabela C.4 – Características dos IGBTs SEMITOP® 3 SK20MLI066 considerando uma temperatura de 25°C e uma resistência de gate R_{Gon} e R_{Goff} de 22Ω

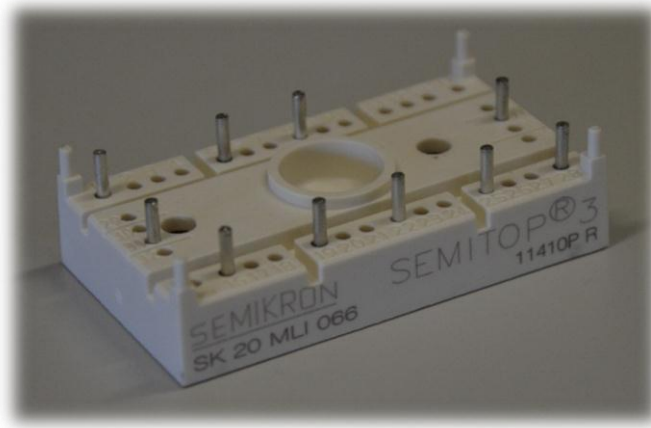


Figura C.10 – Módulo de IGBTs SEMIPACK® 3 SK20MLI066 da Semikron

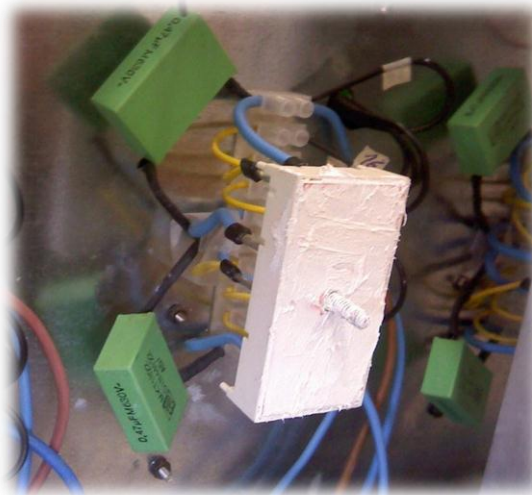


Figura C.11 – Par de snubbers colocados num braço de IGBTs

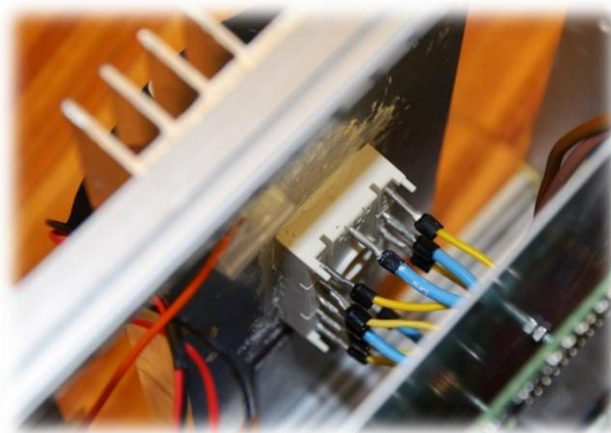


Figura C.12 – Pormenor do sistema de refrigeração dos módulos de IGBTs

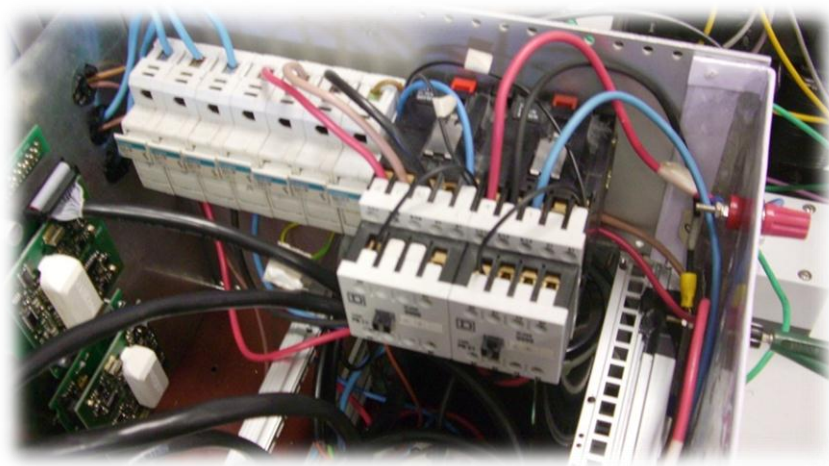


Figura C.13 – Pormenor dos condensadores, contactores e fusíveis de protecção

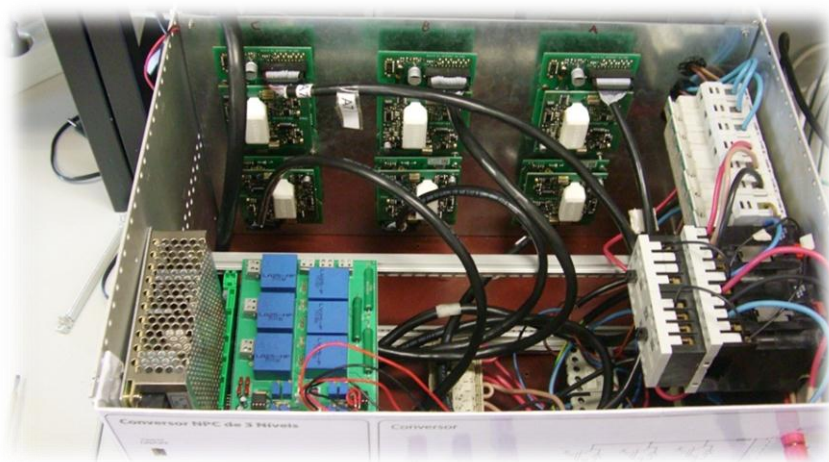


Figura C.14 – Vista superior do conversor de potência



Figura C.15 – Vista traseira do conversor de potência

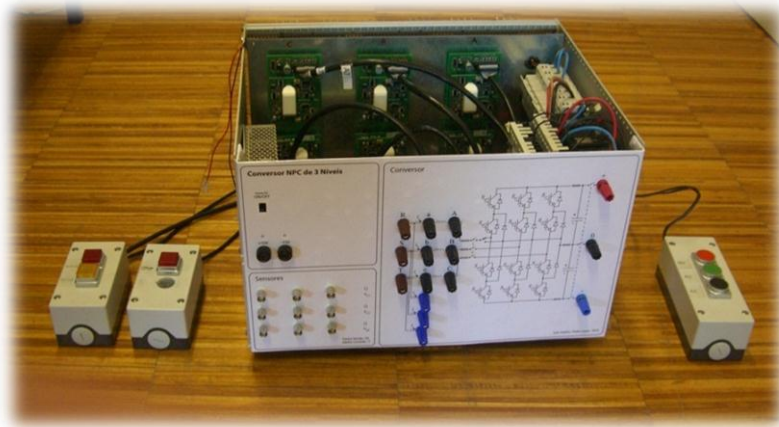


Figura C.16 – Vista frontal do conversor de potência, incluindo os controladores dos contactores

$S_{nominal}$	16kVA
$V_{dc_m\acute{a}x}$	650 (limitado pelos sensores)
$V_{linha_nominal}$	460 (limitado pelos sensores)
$I_{linha_nominal}$	20A
$f_{comut\acute{a}o_m\acute{a}x}$	45kHz
C_1	3,3mF / 400V
C_2	3,3mF / 400V

Tabela C.5 – Características do conversor de potência

C.2. Material Já Existente

Foi também usado material já existente no laboratório, o qual se encontra nas Figuras C.17-C.26.



Figura C.17 – Autotransformador usado para regular o nível de tensão de alimentação das cargas

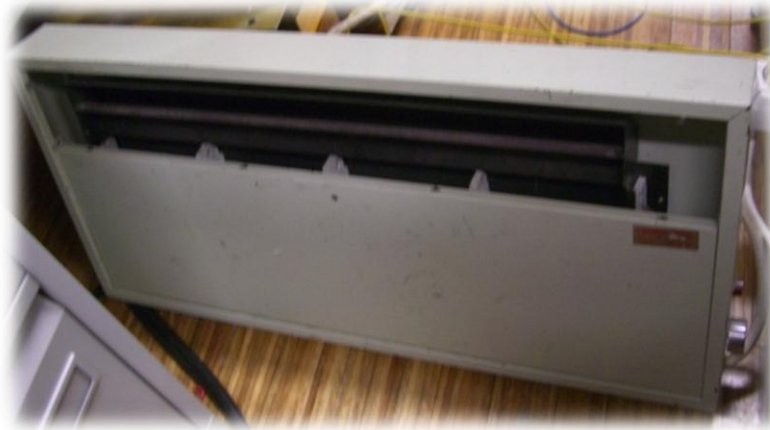


Figura C.18 – Resistência de 30Ω



Figura C.19 – Resistência de 27Ω

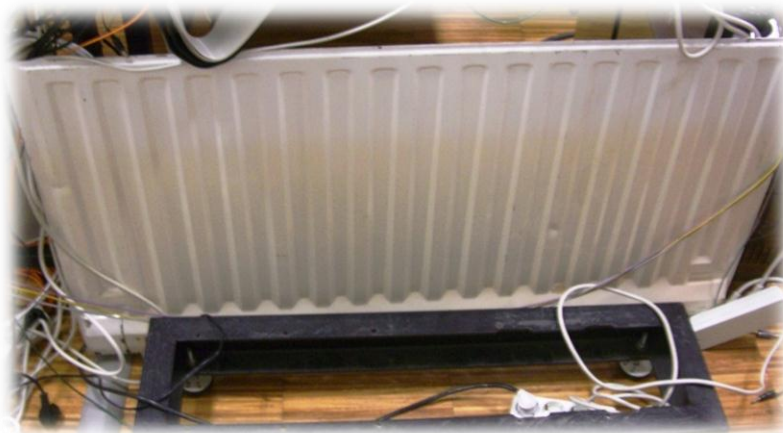


Figura C.20 – Resistência de 20Ω



Figura C.21 – Transformador usado como uma carga indutiva. Foi usado um enrolamento de 30mH e um de 40mH



Figura C.22 – Rectificador a díodos trifásico

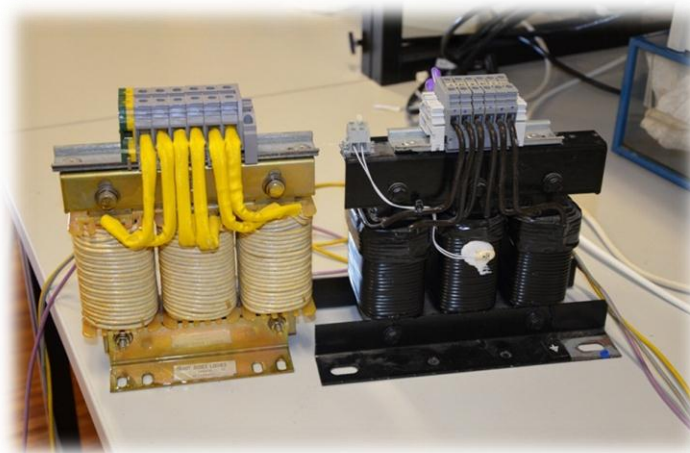


Figura C.23 – Indutâncias de *choke* usadas em série de modo a aumentar o valor equivalente de indutância. No seu conjunto apresentam aproximadamente 2,5mH

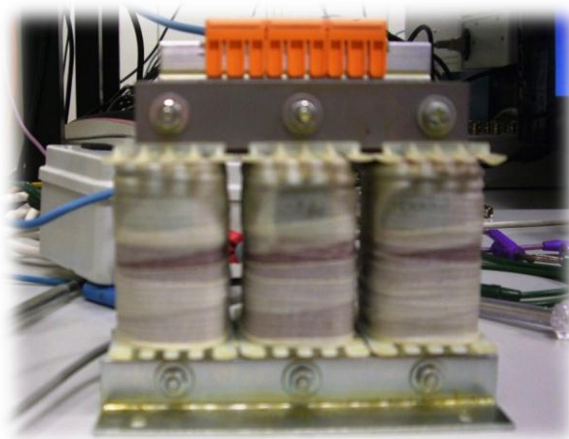


Figura C.24 – Indutâncias de 2,5mH



Figura C.25 – Sistema de controlo e aquisição de dados dSPACE



Figura C.26 – Módulo de processamento de dados DS1103 PPC Controller Board

C.3. Monitorização do Sistema

Nesta secção é apresentada informação visual sobre a perspectiva geral da bancada de trabalho (Figura C.27) e a interface de controlo e monitorização do sistema (Figuras C.28 e C.29).



Figura C.27 – Perspectiva geral da bancada de trabalho

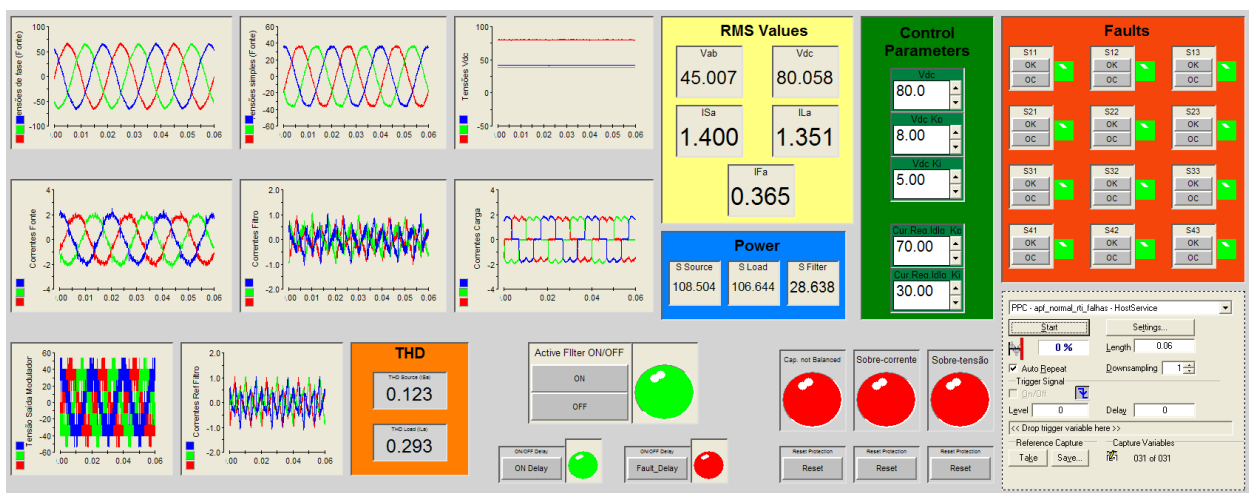


Figura C.28 – Layout em ControlDesk referente à monitorização e controlo do filtro activo de potência de 3 fios

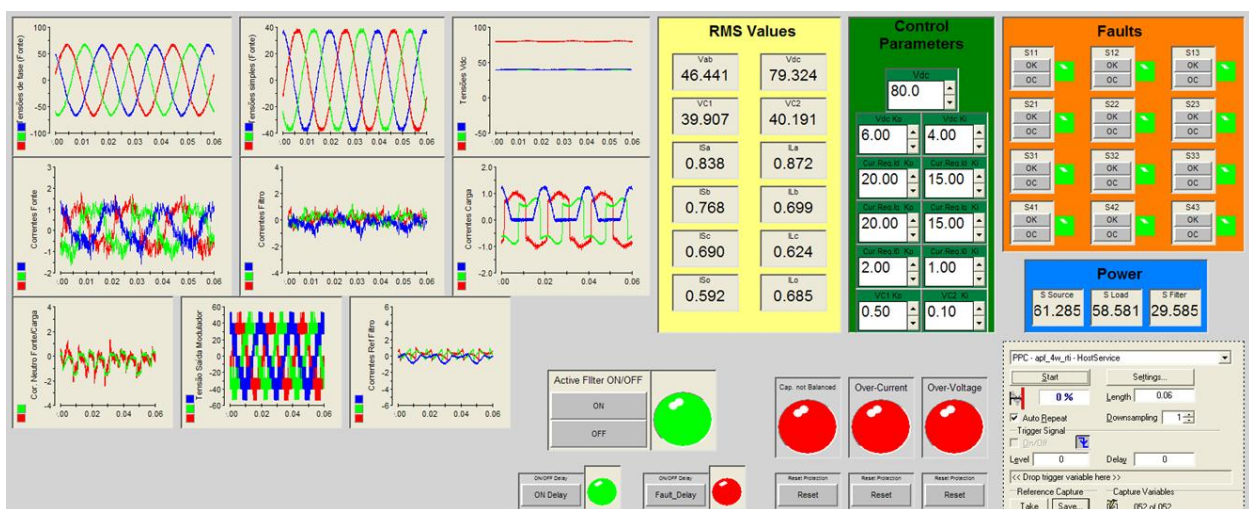


Figura C.29 - Layout em ControlDesk referente à monitorização e controlo do filtro activo de potência de 4 fios

Apêndice D

D. Efeitos de uma Falha na Corrente do Filtro

Neste apêndice são apresentados os resultados obtidos em relação ao efeito de uma dada falha na corrente da fase afectada do filtro de potência. Estes dados foram adquiridos nas mesmas condições de simulação ou de análise experimental presentes nas secções 5.2.1.2, 5.2.2.2, 5.3.1.2 e 5.3.2.2, surgindo como um apoio à análise de avarias patente nessas secções.

D.1. Simulação Computacional

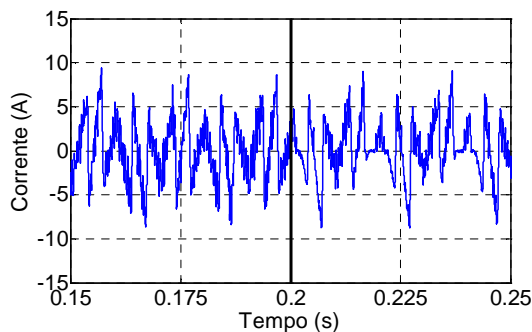


Figura D.1 – Corrente na fase a do filtro activo de 3 fios, ocorrendo uma avaria de circuito aberto em S_{1a} aos 0,2s

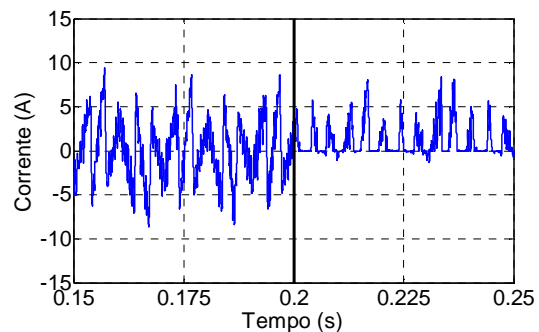


Figura D.2 – Corrente na fase a do filtro activo de 3 fios, ocorrendo uma avaria de circuito aberto em S_{2a} aos 0,2s

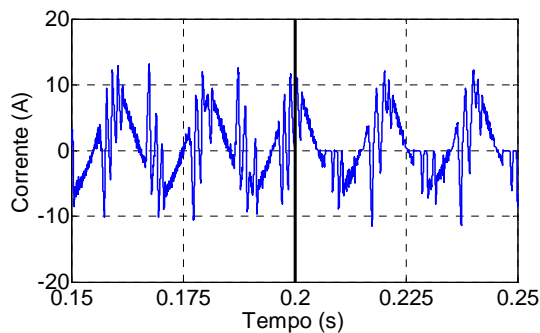


Figura D.3 – Corrente na fase a do filtro activo de 4 fios, ocorrendo uma avaria de circuito aberto em S_{4a} aos 0,2s

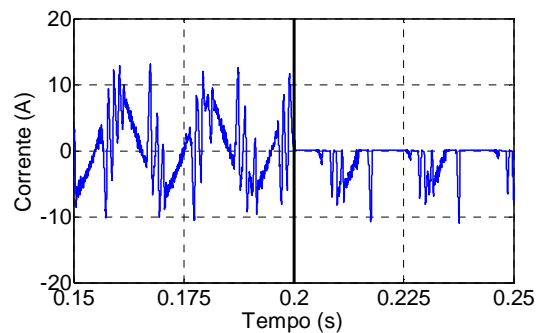


Figura D.4 – Corrente na fase a do filtro activo de 4 fios, ocorrendo uma avaria de circuito aberto em S_{3a} aos 0,2s

D.2. Validação Experimental

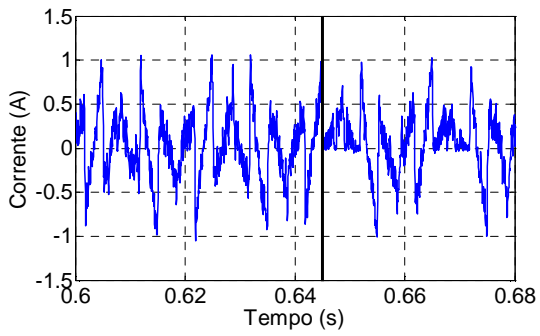


Figura D.5 – Corrente na fase a do filtro activo de 3 fios, ocorrendo uma avaria de circuito aberto em S_{1a} aos 0,645s

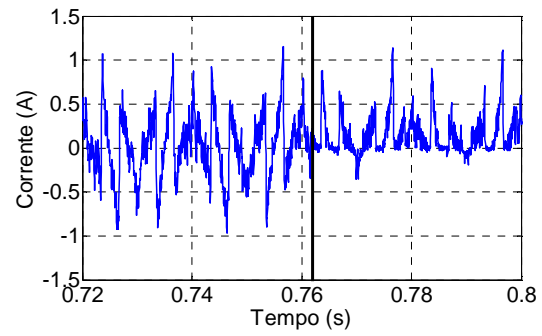


Figura D.6 – Corrente na fase a do filtro activo de 3 fios, ocorrendo uma avaria de circuito aberto em S_{2a} aos 0,762s

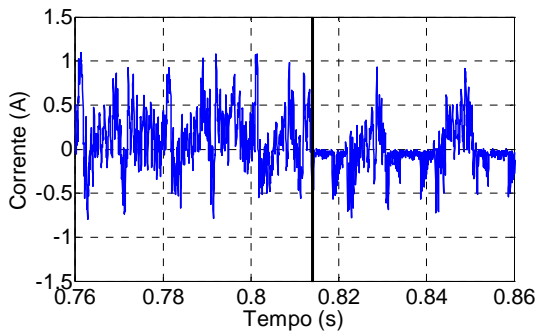


Figura D.7 – Corrente na fase a do filtro activo de 4 fios, ocorrendo uma avaria de circuito aberto em S_{4a} aos 0,814s

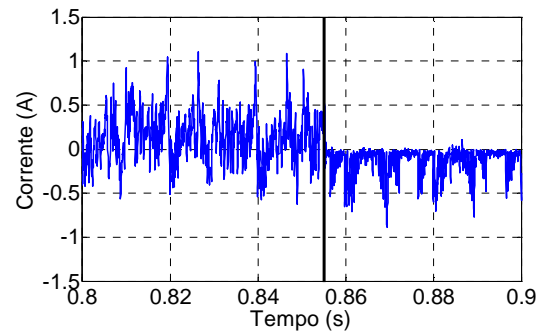


Figura D.8 – Corrente na fase a do filtro activo de 4 fios, ocorrendo uma avaria de circuito aberto em S_{3a} aos 0,855s